

# ANÁLISE TÉCNICA E OPERACIONAL DE LIMITADORES DE CORRENTES DE CURTO-CIRCUITO

A. Bitencourt, H. Koji, G. Scofano, D. H. N. Dias, B. W. França, F. Sass, G. G. Sotelo  
Universidade Federal Fluminense (UFF), Niterói – RJ, Brasil  
e-mail: alexandre\_bitencourt@id.uff.br, hkmiyamoto@id.uff.br, guilhermescofano@id.uff.br, dhndias@id.uff.br, bwfranca@id.uff.br, felipesass@id.uff.br, gsotelo@id.uff.br

**Resumo** — O aumento da demanda de energia elétrica e o crescimento da geração distribuída levam ao aumento da corrente de curto-circuito nas subestações. A maioria das subestações brasileiras, por exemplo, foram projetada décadas atrás, portanto seus equipamentos podem não suportar os novos níveis de corrente de curto-circuito. Para proteger os equipamentos instalados ou evitar altos custos de investimento na sua substituição destes, é possível instalar limitadores de corrente de curto-circuito. Este trabalho apresenta uma avaliação de duas topologias de limitadores através de análises dos aspectos técnicos e operacionais. Protótipos de pequena escala são empregados para entender melhor essas análises. As topologias estudadas são denominadas indutor série chaveado e circuito ressonante. A corrente de curto-circuito teve uma redução para a topologia indutor série chaveado de 69,7% e 72,6% para a topologia ressonante.

**Palavras-Chave** — Circuito Ressonante, Detecção de Falta, Indutor Série Chaveado, Limitador de Corrente de Curto-circuito

## TECHNICAL AND OPERATIONAL ANALYSIS OF FAULT CURRENT LIMITERS

**Abstract** — The increase in demand for electric power and the growing of distributed generation led to the increase of the short-circuit current in the substations. Most of these Brazilian substations, for example, were designed decades ago, so their equipment may not support the new short-circuit current levels. To protect the installed equipment or to avoid high investment costs in replacing them, it is possible to install fault current limiters. This work provides technical evaluation of two known topologies of fault current limiters through theoretical analyses of technical and operational aspects. Small-scale prototypes are employed to get a better understanding of those analyses. The studied topologies are called series switched-inductor and resonant circuit. The short-circuit current had a reduction for the switched-inductor topology of 69.7% and 72.6% for the resonant topology.

**Keywords** — Fault Detection, Resonant Circuit, Series Switched-Inductor Circuit, Short Circuit Current Limiter

## I. INTRODUÇÃO

Nos últimos anos, o consumo de energia elétrica no mundo cresceu de forma acelerada e tem projeção para um aumento de 28% até 2040 [1]. No Brasil o consumo em 2017 foi 1,2% maior em relação ao ano anterior [2]. Como a geração de energia não cresce na mesma proporção da demanda, o sistema é forçado a operar próximo ao limite de sua capacidade, com elevados fluxos de potência ativa e reativa. Este tipo de operação impacta diretamente na elevação do nível das correntes transitórias nas linhas de distribuição do sistema durante um curto-circuito. Como muitas das subestações presentes no sistema já foram projetadas há algumas décadas, tem-se como consequência uma corrente de curto-circuito superior àquela suportada pelos equipamentos instalados nas mesmas [3]. Outro fator que contribui para o aumento da corrente de curto-circuito é a introdução de geração distribuída na rede, uma vez que, dependendo do tipo de gerador, na ocorrência de uma falta, o fluxo de corrente desta geração se soma à corrente de curto-circuito [4] [5]. Uma forma de resolver esse problema é através da inserção de Limitadores de Corrente de Curto-Circuito (LCCCs) no sistema [6]–[9], que é uma solução técnica e economicamente mais interessante do que simplesmente efetuar a troca dos equipamentos já instalados.

Todos os sistemas elétricos estão susceptíveis a falhas. Uma falha em um sistema de potência é caracterizada por uma condição anormal que envolve um defeito elétrico. De forma específica uma das possíveis falhas é o curto-circuito, causado na maioria das vezes por uma falha mecânica em um condutor [10]. Em muitas situações os curtos-circuitos podem ocasionar maiores danos à rede elétrica do que apenas a descontinuidade do fornecimento de energia, como, por exemplo, a queima de equipamentos nas subestações, o que aumentam os prejuízos da concessionária. Para evitar estes danos, os LCCCs podem ser instalados nas subestações de sistemas de distribuição em que se detectam altos índices de queima de equipamentos devido à ocorrência de falhas [11].

Devido à natureza dos diferentes eventos que ocasionam as faltas, muitos têm curta duração, caracterizando-se como auto extintas. Considerando também os índices de qualidade de energia, como DEC (Duração Equivalente de Interrupção por Unidade Consumidora) e FEC (Frequência Equivalente de Interrupção por Unidade Consumidora), e o deslocamento de equipe para religamento do circuito, é mais vantajoso, no ponto de vista da distribuidora a limitação da corrente de falta. Existem diversas tecnologias de LCCCs e a escolha do

melhor tipo de limitador de corrente de curto-circuito a ser instalado em um determinado sistema deve ser baseada em critérios técnicos e econômicos [8].

Neste sentido, este trabalho tem como objetivo avaliar os aspectos técnicos de um LCCC utilizando um protótipo em escala reduzida desenvolvido para o estudo de duas topologias de LCCCs, sendo elas indutor série chaveado e circuito ressonante.

O LCCC tipo indutor série chaveado é composto por uma chave semicondutora bidirecional e um sistema de desvio de corrente, também chamado de bypass ou shunt. A chave bidirecional pode ser implementada com dispositivos semicondutores de estado sólido (SCR, GTO, ETO, IGBT, IGBT, etc), enquanto o sistema de shunt pode ser uma combinação de vários ramais em paralelo. Dependendo do algoritmo de resposta à faltas, o limitador de corrente de curto circuito de estado sólido pode usar um sistema de shunt mais ou menos sofisticado [12].

Um shunt de corrente de falta é empregado pelos LCCCs não-interruptivos. O objetivo é restringir a corrente de falta que flui no circuito de potência e permitir que outros dispositivos de proteção atuem de forma apropriada. O desvio de corrente de falha pode ser implementado com componentes resistivos ou indutivos. Devido ao gerenciamento térmico menos exigente, o shunt indutivo é a solução mais aplicada [12]. A Figura 1 apresenta o circuito da topologia indutor série chaveado, em que a área delimitada pela linha tracejada representa o limitador inserido no sistema. Este, por sua vez, é representado por uma fonte de tensão, uma resistência de carga e uma resistência de curto, que pode ser inserida ou retirada do circuito por meio de uma chave ideal. Nesta topologia as chaves semicondutoras estão em condução no regime permanente, Figura 1.a, fazendo com que o LCCC não acrescente impedância ao sistema. Com a ocorrência do curto-circuito, Figura 1.b, as chaves deixam de conduzir e o indutor entra em série com o circuito, aumentando a impedância no sistema e assim, reduzindo a corrente de curto-circuito.

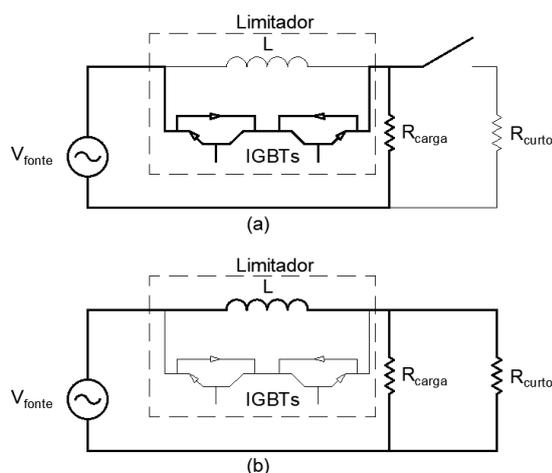


Fig. 1. (a) Circuito limitador topologia indutor série chaveado em regime permanente (b) Circuito limitador topologia indutor série chaveado em curto-circuito

A TABELA I apresenta alguns trabalhos desenvolvidos com a topologia de LCCC do tipo indutor série chaveado.

**TABELA I**  
**Tecnologias de LCCC Indutor Série Chaveado**

Tecnologia	Tipo	Tensão	Corrente	Autor	País
Chave SCR Bidirecional	Simulação	10 kV	1400 A	[13]	Alemanha
Chave ETO Bidirecional	Experimento	9 kV	8000 A	[14]	EUA
Chave GTO e disjuntor auxiliar a vácuo	Experimento	0,4 kV	2000 A	[15]	Japão
Chave IGBT e interruptor	Experimento	0,4 kV	3000 A	[16]	Reino Unido

Os LCCCs ressonantes usam chaves para reconfigurar suas redes tanto no estado normal quanto nas de condição de falta. A Figura 2 apresenta a topologia de limitador ressonante. O circuito é composto por um indutor em série com um capacitor, e são dimensionados de forma que suas impedâncias se anulem. Sob a condição de falta, uma chave em paralelo com o capacitor passa a conduzir, eliminando a ressonância. Portanto, uma impedância muito maior é apresentada à linha. Nesta topologia as chaves não conduzem em operação normal, vista na Figura 2.a. A operação no modo limitador pode ser vista na Figura 2.b.

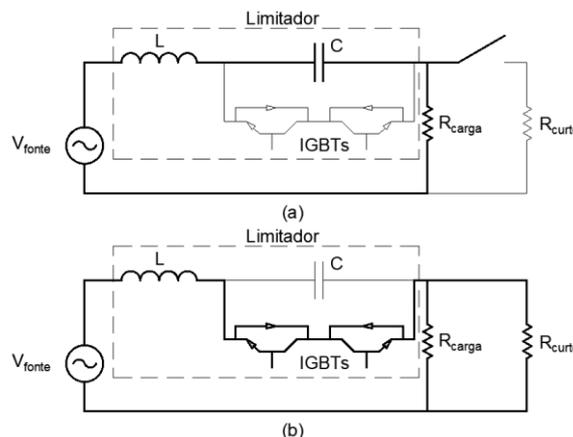


Fig. 2. (a) Circuito limitador topologia ressonante em regime permanente (b) Circuito limitador topologia ressonante em curto-circuito.

A TABELA II apresenta alguns trabalhos desenvolvidos utilizando o LCCC ressonante.

**TABELA II**  
**Tecnologias de LCCC Ressonante**

Tecnologia	Tipo	Tensão	Corrente	Autor	País
LCCC Ressonante	Simulação	133 kV	1000 A	[17]	Brasil
	Simulação	345 kV	17000 A	[18]	EUA
	Simulação	500 kV	23000 A	[19]	Japão
	Simulação	69 kV	1250 A	[20]	México
	Simulação e experimento	23 kV	5700 A	[21]	México

Este trabalho está dividido nas seguintes seções: depois dessa introdução, na seção II é apresentado em detalhes o aparato experimental utilizado para validação do funcionamento dos limitadores estudados e são apresentadas as simulações realizadas. Em seguida, a seção III apresenta os resultados obtidos e suas análises e, por fim, a seção IV apresenta as conclusões obtidas.

## II. METODOLOGIA

### A. Configuração Experimental

De forma a comprovar experimentalmente o funcionamento das duas topologias de LCCCs apresentadas, foi desenvolvido um protótipo em escala reduzida, cujo arranjo experimental pode ser visto na Figura 3.a. Este protótipo foi concebido de forma a permitir a troca rápida entre topologias sem a necessidade de remoção e/ou a inserção de equipamentos, devendo, para tal operação, realizar apenas a mudança na ligação dos barramentos mostrados na Figura 3.b.

Para medição e aquisição de dados foram utilizadas bobinas de rogowski (modelo FLUKE i600s-Flex 36) e tensão e um oscilógrafo (modelo Yokogawa DL850EV). Para representar o equivalente elétrico do sistema foi utilizada uma fonte de alimentação Pacific Power (modelo 3120AFX) de 12 kVA.

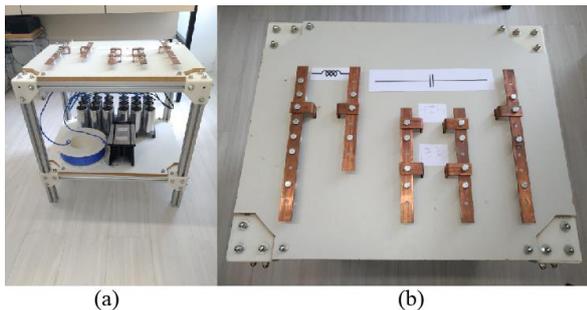


Fig. 3. Bancada do LCCC.

A Figura 4 mostra o arranjo experimental completo com todos os itens descritos anteriormente juntamente com as chaves de estado sólido (IGBTs) utilizadas no LCCC. O disparo das chaves é controlado por meio de um computador através de uma placa de aquisição de dados PCI Advantech 1711. As chaves semicondutoras utilizadas são dois módulos IGBTs Semikron SK50GB12T4T juntamente com dois drivers SKHI 20opA. Também faz parte do arranjo um transformador de potência de 75 kVA com relação de espiras  $n_p/n_s = 23/8$ .

Os valores dos componentes utilizados no arranjo bem como os parâmetros da fonte são apresentados na TABELA III. Vale ressaltar que o valor de tensão se refere ao obtido no secundário do transformador e a indutância do transformador foi considerada como uma impedância na fonte. O indutor utilizado para as duas topologias de LCCC foi projetado no software COMSOL e teve seus valores validados através de medições, com uma indutância total de 2,1 mH. O capacitor é composto por um banco de 18 capacitores não polarizados de 3,3 kVAR em paralelo, em que cada capacitor possui capacitância de 190  $\mu$ F e o banco possui capacitância

equivalente de 3420  $\mu$ F. Este valor de capacitância foi dimensionado considerando a impedância do indutor, com o intuito de garantir a ressonância em regime permanente. A resistência de carga é formada por dois reostatos em paralelo de forma a obter uma resistência equivalente de 8  $\Omega$ . Tal configuração foi utilizada para manter a corrente em cada reostato dentro do seu limite. Por fim, a resistência de curto tem valor de 0,7  $\Omega$ , formada pela equivalência de duas resistências de 1,4  $\Omega$  em paralelo. A resistência de curto foi construída a partir de fita de aço-carbono enrolada em dois tubos concêntricos de PVC, com enrolamentos em sentidos opostos em cada tubo, de forma a minimizar a sua indutância.

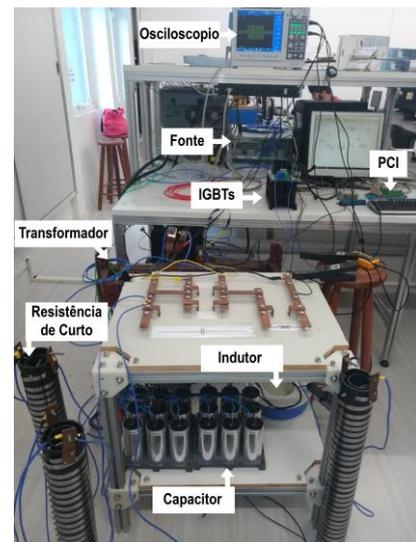


Fig. 4. Arranjo experimental dos LCCCs.

### B. Sistema Simulado

Para validação dos resultados experimentais obtidos, o arranjo experimental foi simulado utilizando o software Matlab/Simulink para posterior análise comparativa dos resultados. A Figura 5 ilustra o circuito simulado do arranjo com as duas topologias.

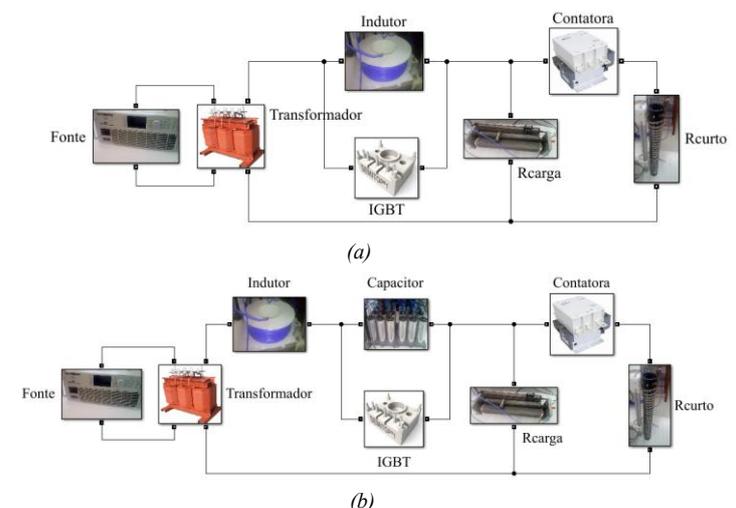


Fig. 5. (a) Circuito simulado da topologia indutor série chaveado e (b) da topologia ressonante.

Os dados utilizados para a simulação foram os mesmos dos equipamentos e componentes usados no experimento. Também foi considerada na simulação a queda de tensão do IGBT e o diodo de condução reversa, com valores respectivos de 2 V e 1,3 V.

O algoritmo utilizado para detecção de curto-circuito aplicado tanto nos ensaios experimentais quanto na simulação, foi desenvolvido na plataforma Simulink. São necessários 5 parâmetros de entrada para o algoritmo, sendo eles: a corrente medida do circuito; o valor da corrente máxima possível do circuito que caracteriza o sistema sem a ocorrência de curto; passo de medição; derivada máxima da corrente e estado das chaves semicondutoras na operação em curto-circuito (fechadas ou abertas). Como saída, tem-se definido o estado das chaves.

**TABELA III**  
**Parâmetros da Simulação, Conforme Esquemáticos das Figuras 1 e 2**

Fonte	V	30 pico
	L	1 mH
Indutor do Limitador	R	1,67 $\Omega$
	L	2,1 mH
Capacitor do Limitador	R	0,0877 $\Omega$
	C	190 $\mu$ F
Carga	R	8 $\Omega$
Curto-Circuito	R	0,7 $\Omega$

O fluxograma do algoritmo utilizado para detecção de curto pode ser visto na Figura 6. Inicialmente, a corrente do sistema é medida e calcula-se sua derivada. Em seguida a corrente é comparada com seu limite máximo e caso haja a violação deste é então caracterizado o curto-circuito. Porém caso a condição de corrente máxima não tenha sido infringida é feita então uma análise da derivada. Esta análise deve ser de forma cumulativa, e que só caracteriza violação do limite máximo ao demonstrar um comportamento preditivo crescente. Como resultado da detecção do curto, a saída do controlador é alterada para o estado das chaves inserido. Porém, após a detecção do curto-circuito, a condição para se caracterizar o fim deste é que ambos os limites, corrente e derivada, deixem de ser violados. Este procedimento faz-se necessário para que o algoritmo não identifique de forma equivocada a saída de uma condição de curto-circuito, uma vez que a corrente do circuito pode ter seu valor instantâneo menor do que o valor de referência, mesmo em situações de falta. Para a topologia indutor série chaveado deve-se utilizar o valor de estado 0, pois, ao detectar o curto, as chaves devem deixar de conduzir. Para a topologia ressonante deve-se utilizar o estado com valor 1, pois, ao detectar o curto, as chaves devem conduzir.

Cabe destacar que o algoritmo descrito não é capaz de operar em um sistema com harmônicos.

Além do algoritmo de detecção de falta, também foi desenvolvido um sistema automático para aplicação do curto-circuito para os ensaios através do Simulink. O objetivo é fazer com que a falta ocorra sempre próximo ao ângulo de 90° a fim de se ter os valores de corrente mais

críticos e facilitar a comparação entre elas. Os parâmetros de entrada desse sistema são a corrente do circuito medida, o ângulo desejado para o curto ocorrer e um sinal lógico que determina o intervalo de duração do curto. Também foi considerado o tempo de abertura e fechamento da contatora utilizada para tal automação, que foi medido como sendo de 30 ms, com possibilidade de variação de 0,5 ms. Assim, o sistema automático de aplicação de curto-circuito tem precisão de, aproximadamente, 10°.

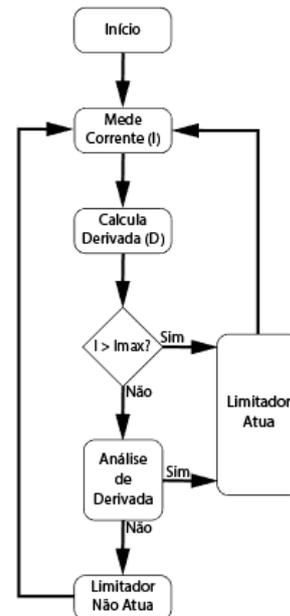


Fig. 6. Fluxograma do sistema de controle.

### III. RESULTADOS

O ensaio tem duração total de 500 ms. Este se inicia em regime permanente e, após 140 ms, aplica-se um curto-circuito de 220 ms de duração. São observadas duas grandezas elétricas, tensão e corrente. A tensão é observada no secundário do transformador para todos os ensaios. Já a corrente é observada em diferentes pontos, na rede, nas chaves semicondutoras, no indutor para a topologia indutor série chaveado e no capacitor para a topologia ressonante. A corrente base para os cálculos em pu é de 2,4  $A_{RMS}$ .

A Figura 7 apresenta uma comparação dos resultados medidos e simulados da corrente prospectiva do circuito. A corrente prospectiva é definida como sendo a corrente de curto-circuito que circularia no sistema sem a presença do LCCC. A medição apresenta uma diferença percentual menor do que 1% em relação ao simulado, com pico de aproximadamente 1,41 pu em regime permanente e 16,22 pu no curto-circuito, um aumento de 11,5 vezes.

Na Figura 8 é possível observar o comportamento da corrente no circuito indutor série chaveado. O gráfico é dividido nas 3 correntes analisadas, corrente no circuito, corrente no indutor e corrente no IGBT. Na corrente do circuito tem-se o resultado medido muito próximo do resultado simulado, tanto em regime permanente quanto durante a ocorrência do curto-circuito. Entretanto, a corrente no indutor e no IGBT apresentam uma pequena diferença no regime permanente, que pode ser explicada pela ausência de

alguns elementos resistivos na simulação, como resistências de contato por exemplo. Outra característica a ser observada é a existência de uma corrente circulando pelo indutor durante o regime permanente, quando se espera um valor próximo de zero, uma vez que este está em paralelo com a chave em condução. Esta corrente pode ser explicada pela queda de tensão necessária para polarização do IGBT. Enquanto este valor não for suficiente para polarizar a chave, o indutor passa a fornecer um caminho de menor impedância para a corrente. Já durante o curto-circuito tem-se o resultado esperado, em que a corrente circula completamente pelo indutor. Vale ressaltar que o efeito observado em regime permanente se torna desprezível quando a tensão do sistema se eleva a níveis usuais aplicados a sistemas de distribuição de energia elétrica.

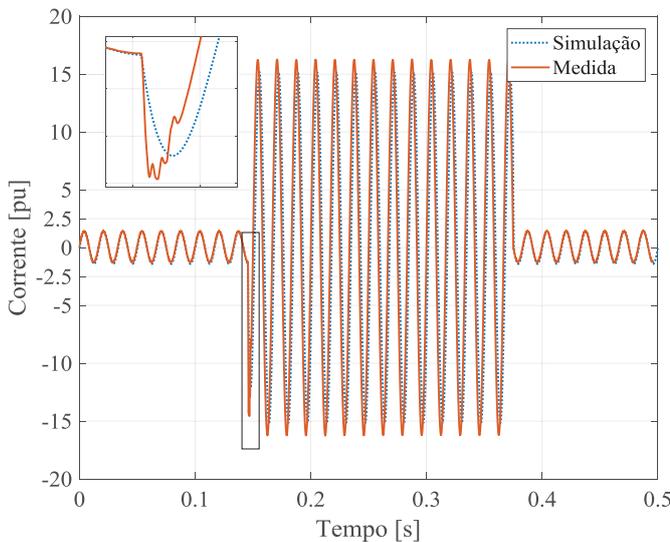


Fig. 7. Corrente prospectiva simulada e medida.

A Figura 9 apresenta o mesmo resultado da Figura 8, porém para a topologia ressonante. Assim como na topologia anterior, a corrente no circuito teve comportamento semelhante tanto na medição quanto na simulação para o regime permanente e o curto-circuito. As correntes no capacitor e no IGBT, em regime permanente, também apresentaram o comportamento esperado, em que não há circulação de corrente no IGBT e a corrente do circuito atravessa o conjunto série indutor e capacitor, que se encontram em ressonância. Porém, durante o curto-circuito, assim como na topologia anterior, idealmente era esperado que não houvesse corrente circulando pelo capacitor. Como já mencionado, esta corrente surge devido à necessidade de polarização do IGBT.

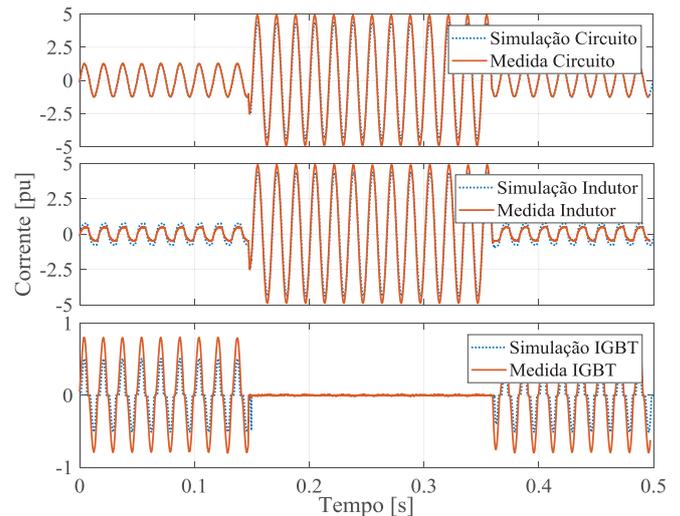


Fig. 8. Corrente no circuito (superior), no indutor (no meio) e no IGBT (inferior) na topologia indutor série chaveado.

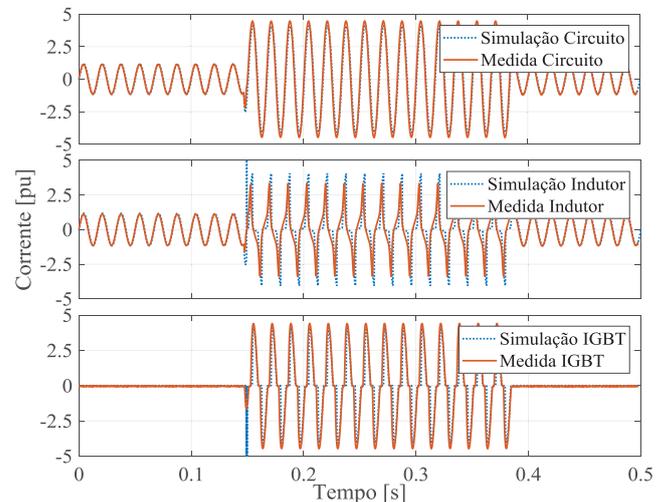


Fig. 9. Corrente no circuito (superior), no capacitor (no meio) e no IGBT (inferior) na topologia ressonante.

A Figura 10 apresenta a comparação entre as correntes medidas do circuito sem limitador e com as topologias indutor série chaveado e ressonante, cujos valores de pico em regime permanente são de 1,41 pu, 1,26 pu e 1,14 pu, respectivamente. Idealmente não deveria haver diferença de corrente entre o circuito sem limitador e a topologia indutor série chaveado. Entretanto, como visto na Figura 8, há circulação de corrente no indutor no regime permanente. Parte dessa potência é dissipada por perdas Joule no indutor e na chave, causando a diferença encontrada. Já na topologia ressonante era esperada uma diferença, já que a corrente flui completamente pelo circuito ressonante no regime permanente, sendo esta dissipada parcialmente por perdas no indutor e no capacitor. Já no curto-circuito os valores das correntes prospectiva e limitada, na topologia indutor série chaveado e ressonante, tem valores de pico de 16,23 pu, 4,92 pu e 4,45 pu, respectivamente. Uma redução de 69,7% na corrente limitada para a topologia indutor série chaveado e de 72,6% para a topologia ressonante. Com relação a velocidade de detecção do início e fim do curto circuito as duas topologias apresentaram resposta na ordem de

microsegundos com o controle utilizado. Entretanto, pela variação do tempo de abertura e fechamento da contatora, não foi possível executar com exatidão a duração do curto-circuito. Por fim, pode-se observar também que o sistema de controle foi capaz de detectar a extinção do curto-circuito, encerrando a limitação das topologias.

Os resultados encontrados para a tensão no circuito são próximos do esperado pela simulação e foi possível observar uma redução de queda de tensão nas topologias com limitador. O circuito sem limitador apresentou uma queda de tensão na rede de 12,5%, enquanto a topologia indutor série chaveada teve uma queda de 4,3% e a topologia ressonante de 2,3%.

A Figura 11 mostra a detecção do curto-circuito pelo sinal de controle de ambas as topologias. O tempo de atuação do controlador após a aplicação do curto-circuito foi na ordem de microssegundos. Este resultado pode ser observado tanto em simulação quanto no experimento.

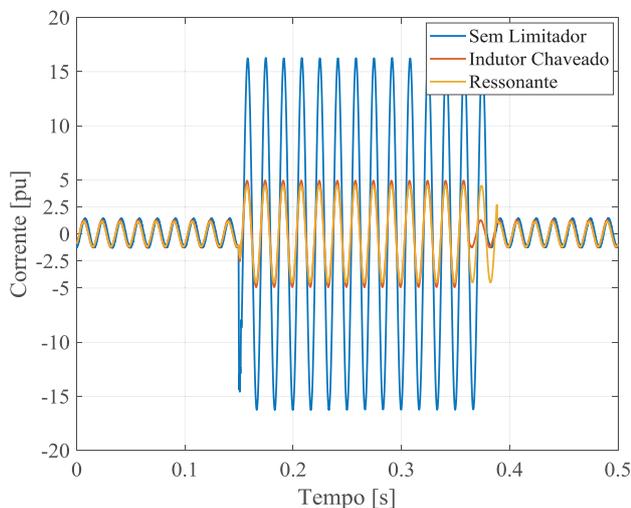


Fig. 10 Corrente prospectiva e limitadas.

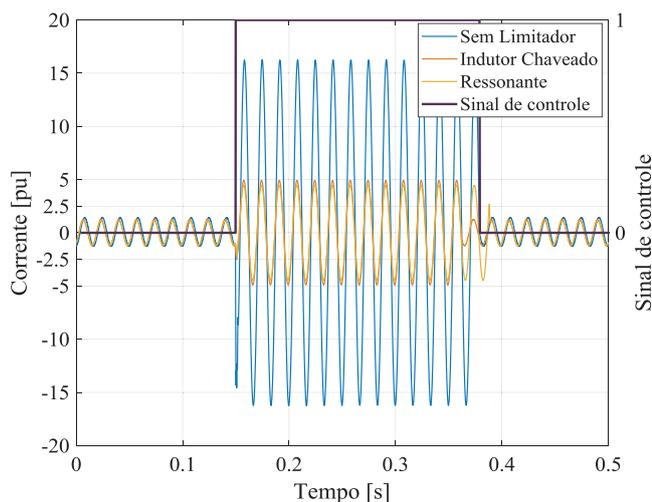


Fig. 11. Correntes e sinal de controle.

#### IV. CONCLUSÃO

A aplicação de limitadores de corrente de curto-circuito pode contribuir com a redução das correntes de curto-circuito e postergar investimentos em atualização de equipamentos

nas subestações. Assim este trabalho teve como objetivo avaliar os aspectos técnicos de dois protótipos em escala reduzida de LCCCs.

Ambas as topologias estudadas obtiveram a redução de corrente de curto-circuito esperada em relação à corrente prospectiva, sendo a topologia indutor série chaveada de 69,7% e 72,6% de redução para a topologia ressonante. Esse valor é justificado pelo uso do mesmo indutor para as duas topologias.

Outra vantagem técnica do limitador é a capacidade de mitigar a queda de tensão da rede no momento do curto. O circuito sem limitador teve uma queda de tensão na rede de 12,5%. Com a topologia indutor série chaveado houve uma queda de 4,3%, e para a topologia ressonante 2,3%.

Por fim também foi avaliada a lógica de detecção do curto-circuito, que foi capaz de identificar o início e o fim do evento na ordem de microssegundos.

Entretanto, apesar dos valores de corrente limitada serem semelhantes, as considerações a serem feitas ao dimensionar a chave não são as mesmas. Na topologia indutor série chaveado, a chave deve ser dimensionada de forma a suportar a corrente nominal do circuito e a variação de tensão durante a limitação da falta. Já para a topologia Ressonante, a chave deve ser dimensionada para suportar a corrente limitada. Para ambas as topologias, deve ser considerada a tensão de bloqueio da chave, pois uma única chave semicondutora não é capaz de suportar os níveis de média tensão. Logo é preciso uma modularização das chaves, assim como o desenvolvimento de um controle que garante o sincronismo de abertura e de fechamento de todas as chaves.

Ao se considerar um equipamento de escala real deve ser considerada a capacidade dos componentes que o constitui de suportar os surtos de tensão. Na topologia indutor série chaveado, a chave deve ser acompanhada de um *snubber*, já na topologia Ressonante, os capacitores em paralelo já atuam como um circuito de proteção. Ainda na topologia Ressonante, também há uma preocupação com a quantidade de capacitores a serem utilizados. A capacitância é inversamente proporcional à indutância no circuito ressonante, ou seja, quanto menor for a impedância do indutor, mais capacitores serão necessários. Isso pode inviabilizar a topologia pelo seu custo.

Assim, para um limitador em escala real, a topologia, a indutância e a capacidade da chave semicondutora são os aspectos técnicos mais importantes a serem considerados.

Com as constatações feitas neste artigo, fazem parte dos trabalhos futuros o aprimoramento do sistema de detector de faltas considerando uma rede com harmônicos, capacidade de distinção dos efeitos transitórios do sistema, ensaios em maiores níveis de tensão e corrente, assim como a construção de um protótipo de escala real, com os níveis de 13,8 kV e 3 kA.

#### AGRADECIMENTOS

Os autores gostariam de agradecer a Light Serviços de Eletricidade S/A pela concessão do projeto de Pesquisa e Desenvolvimento ANEEL (P&D) 108 intitulado Limitador de Corrente de Curto Circuito Híbrido para Sistemas de Distribuição.

## REFERÊNCIAS

- [1] EIA, “EIA projects 28% increase in world energy use by 2040”, *U. S. Energy Information Administration*, 2017. [Online]. Disponível em: <https://www.eia.gov/todayinenergy/detail.php?id=32912>. [Acessado: 11-fev-2019].
- [2] EPE, “Anuário Estatístico de Energia Elétrica”, *Empresa de Pesquisa Energética*, 2018. [Online]. Disponível em: <http://www.epe.gov.br/sites-pt/publicacoes-dados-abertos/publicacoes/PublicacoesArquivos/publicacao-160/topico-168/Anuario2018vf.pdf>. [Acessado: 11-fev-2019].
- [3] J. Prigmore e J. S. Schaffer, “Triggered Current Limiters—Their Arc Flash Mitigation and Damage Limitation Capabilities”, *IEEE Trans. Power Deliv.*, vol. 32, n° 2, p. 1114–1122, abr. 2017.
- [4] A. Y. Hatata, A. S. Ebeid, e M. M. El-Saadawi, “Application of resistive super conductor fault current limiter for protection of grid-connected DGs”, *Alex. Eng. J.*, vol. 57, n° 4, p. 4229–4241, dez. 2018.
- [5] F. G. Kaehler Guarda, G. Cardoso Junior, C. D. Lana da Silva, e A. Peres de Moraes, “Fault Current Limiter Placement to Reduce Recloser - Fuse Miscoordination in Electric Distribution Systems with Distributed Generation using Multiobjective Particle Swarm Optimization”, *IEEE Lat. Am. Trans.*, vol. 16, n° 7, p. 1914–1920, jul. 2018.
- [6] J. Kozak, M. Majka, e S. Kozak, “Experimental Results of a 15 kV, 140 A Superconducting Fault Current Limiter”, *IEEE Trans. Appl. Supercond.*, vol. 27, n° 4, p. 1–4, jun. 2017.
- [7] A. Sahebi, H. Samet, e T. Ghanbari, “Evaluation of power transformer inrush currents and internal faults discrimination methods in presence of fault current limiter”, *Renew. Sustain. Energy Rev.*, vol. 68, p. 102–112, fev. 2017.
- [8] L. M. Castro, D. Guillen, e F. Trillaud, “On Short-Circuit Current Calculations Including Superconducting Fault Current Limiters (ScFCLs)”, *IEEE Trans. Power Deliv.*, vol. 33, n° 5, p. 2513–2523, out. 2018.
- [9] W. F. Souza, M. A. S. Mendes, e L. A. C. Lopes, “Proteção direta de sobrecorrente no controle de uma microrrede trifásica”, *Eletrônica Potência*, vol. 20, n° 2, p. 185–194, 2015.
- [10] M. de Campos, P. S. Sausen, A. C. Oliveira, e A. M. N. Lima, “Proposição de uma nova técnica de detecção de faltas de alta impedância em sistemas de distribuição de energia elétrica”, *Eletrônica Potência*, vol. 21, n° 2, p. 138–147, 2016.
- [11] M. Badakhshan e S. M. Mousavi G., “Flux-lock type of superconducting fault current limiters: A comprehensive review”, *Phys. C Supercond. Its Appl.*, vol. 547, p. 51–54, abr. 2018.
- [12] A. Abramovitz e K. Ma Smedley, “Survey of Solid-State Fault Current Limiters”, *IEEE Trans. Power Electron.*, vol. 27, n° 6, p. 2770–2782, jun. 2012.
- [13] C. Meyer, P. Kollensperger, e R. W. De Doncker, “Design of a novel low loss fault current limiter for medium-voltage systems”, in *Nineteenth Annual IEEE Applied Power Electronics Conference and Exposition, 2004. APEC '04.*, Anaheim, CA, USA, 2004, vol. 3, p. 1825–1831.
- [14] B. Chen, A. Q. Huang, M. Baran, C. Han, e W. Song, “Operation Characteristics of Emitter Turn-Off Thyristor (ETO) for Solid-State Circuit Breaker and Fault Current Limiter”, in *Twenty-First Annual IEEE Applied Power Electronics Conference and Exposition, 2006. APEC '06.*, USA, 2006, p. 174–178.
- [15] T. Genji, O. Nakamura, M. Isozaki, M. Yamada, T. Morita, e M. Kaneda, “400 V class high-speed current limiting circuit breaker for electric power system”, *IEEE Trans. Power Deliv.*, vol. 9, n° 3, p. 1428–1435, jul. 1994.
- [16] M. M. R. Ahmed, G. A. Putrus, L. Ran, e R. Penlington, “Development of a Prototype Solid-State Fault-Current Limiting and Interrupting Device for Low-Voltage Distribution Networks”, *IEEE Trans. Power Deliv.*, vol. 21, n° 4, p. 1997–2005, out. 2006.
- [17] M. Martins Lanes, H. A. Carvalho Braga, e P. Gomes Barbosa, “Fault Current Limiter Based on Resonant Circuit Controlled by Power Semiconductor Devices”, *IEEE Lat. Am. Trans.*, vol. 5, n° 5, p. 311–320, set. 2007.
- [18] G. G. Karady, “Principles of fault current limitation by a resonant LC circuit”, *IEE Proc. C Gener. Transm. Distrib.*, vol. 139, n° 1, p. 1, 1992.
- [19] S. Sugimoto, J. Kida, H. Arita, C. Fukui, e T. Yamagiwa, “Principle and characteristics of a fault current limiter with series compensation”, *IEEE Trans. Power Deliv.*, vol. 11, n° 2, p. 842–847, abr. 1996.
- [20] E. Fernandez e A. Conde, “Dynamic Analysis of Fault Current Limiters Performance in Distribution Systems”, *IEEE Lat. Am. Trans.*, vol. 14, n° 1, p. 171–178, jan. 2016.
- [21] H. G. Sarmiento, “A fault current limiter based on an LC resonant circuit: Design, scale model and prototype field tests”, in *2007 iREP Symposium - Bulk Power System Dynamics and Control - VII. Revitalizing Operational Reliability*, Charleston, SC, USA, 2007, p. 1–5.

**Alexandre Bitencourt** é graduado em Engenharia Elétrica pela Universidade Federal Fluminense (UFF), 2016. Atualmente é aluno de mestrado do curso de Engenharia Elétrica e de Telecomunicações da UFF. Tem experiências nas áreas de eletrônica de potência, programação e sistemas elétricos. Possui interesse nas áreas de modelagem de sistemas elétricos, eletrônica de potência e veículos elétricos.

**Guilherme Scofano** é graduado em Engenharia Elétrica pela Universidade Federal Fluminense (UFF). Tem experiências nas áreas de eletrônica, programação e sistemas embarcados. Possui interesse nas áreas de instrumentação, eletrônica de potência e simulações de sistemas eletrônicos.

**Henrique Koji** nasceu no Rio de Janeiro, Brasil, em 1988. Ele recebeu o título de Bacharel em engenharia elétrica, em 2012, pela Universidade Federal Fluminense (UFF) Niterói, Brasil e Pós-graduado em Engenharia de Segurança do Trabalho na Universidade Católica de Petrópolis (UCP), Petrópolis, Brasil, atualmente é aluno de mestrado do curso de Engenharia Elétrica e de Telecomunicações da UFF, Niterói, Brasil. Possui interesse nas áreas de eletrônica de potência e aplicação de supercondutividade na engenharia.

**Daniel Henrique Nogueira Dias** recebeu o bacharelado em física e engenharia elétrica pela Universidade Federal do Rio de Janeiro (UFRJ), em 2003 e 2011, respectivamente. Recebeu o título de Mestre em física pela Universidade Federal Fluminense (UFF) e o de Doutor pela UFRJ em 2009. Atualmente, ocupa um cargo de professor associado na UFF, no Departamento de Engenharia Elétrica. Seu interesse de pesquisa tem sido na aplicação de supercondutores para engenharia elétrica e o estudo de sistemas de energias renováveis.

**Bruno Wanderley Franca** nasceu no Rio de Janeiro, Brasil, em 1986. Ele recebeu o título de Bacharel, Mestrado e Doutorado em engenharia elétrica, em 2009, 2012 e 2016, respectivamente, pela Universidade Federal do Rio de Janeiro (UFRJ), Rio de Janeiro, Brasil, atualmente trabalha

para na Universidade Federal Fluminense (UFF), Niterói, RJ, Brasil. Desde 2003, está envolvido em projetos de pesquisa com o Laboratório de Eletrônica de Potência e Aplicações de Média Tensão (LEMT), Instituto Alberto Luiz Coimbra de Pós-Graduação e Pesquisa em Engenharia (COPPE), da UFRJ.

**Felipe Sass** recebeu o título de Mestrado e Doutorado em engenharia elétrica pela Universidade Federal do Rio de Janeiro, Rio de Janeiro, Brasil, em 2011 e 2015, respectivamente. Atualmente é professor assistente do Departamento de Engenharia Elétrica da Universidade Federal Fluminense, Niterói, Brasil. Seus interesses de pesquisa atuais incluem aplicações industriais, dispositivos supercondutores e sistemas embarcados.

**Guilherme Goncalves Sotelo** nasceu no Rio de Janeiro, Brasil. Ele recebeu o título de Mestrado e Doutorado em engenharia elétrica pela Universidade Federal do Rio de Janeiro em 2003 e 2007, respectivamente. Foi Professor Assistente de 2009 a 2017 e atualmente é Professor Associado do Departamento de Engenharia Elétrica da Universidade Federal Fluminense, em Niterói, Brasil, trabalhando em aplicações de energia elétrica supercondutoras.