

ESTRATÉGIA DE PARALELISMO BASEADO NO CONCEITO DE IMPEDÂNCIA VIRTUAL PARA INVERSORES TRIFÁSICOS A QUATRO FIOS

Cesar A. Arbuger, Tiago K. Jappe, Telles B. Lazzarin, Samir A. Mussa
Universidade Federal de Santa Catarina–UFSC, Departamento de Engenharia Elétrica e Eletrônica–EEL
Instituto de Eletrônica de Potência – INEP, Florianópolis – SC, Brasil
e-mail: cesar.a@inep.ufsc.br, tiagokj@inep.ufsc.br, telles@inep.ufsc.br, samir@inep.ufsc.br

Resumo – O artigo propõe uma estratégia para a conexão em paralelo de inversores trifásicos, a qual pode ser aplicada em sistemas baseados em fontes de alimentação ininterrupta (UPS – *Uninterruptible Power Supply*). A estratégia de controle proposta é baseada no conceito de impedância virtual e sem comunicação entre os módulos. A principal característica da proposta é a simplicidade de implementação, que é similar às abordagens convencionais de modulação e controle de inversores trifásicos. As principais vantagens obtidas são a modularidade, a rápida resposta dinâmica e a boa regulação estática dos conversores, mesmo durante ocorrências de distúrbios de carga ou de eventos de conexão/desconexão de inversores da associação em paralelo. O procedimento de implementação digital é elucidado, assim como os resultados da validação experimental, com base em dois módulos trifásicos, a quatro fios, com potência individual de 6 kVA.

Palavras-chave – Impedância Virtual, Inversores Trifásicos, Paralelismo de Conversores

VIRTUAL IMPEDANCE BASED CONTROL STRATEGY FOR PARALLEL CONNECTED THREE-PHASE FOUR-WIRE VOLTAGE SOURCE INVERTERS

Abstract – The paper proposes a strategy for parallel connection of three-phase inverters, which can be applied in UPS (uninterruptible power supply). The control strategy is based on the virtual impedance concept, with no communication among the inverters. The proposed strategy is highlighted by its easy implementation that is similar to the conventional control of one inverter. The main features of the proposed strategy are modularity, fast dynamic response and good static regulation, even under load disturbances or hot-swap connection of inverters. The digital design implementation of the control strategy is described and experimental verification using two four-wires VSI modules with rated power of 6 kVA each are reported herein.

Keywords – Parallel-Connected Inverters, Three-Phase Four-Wires VSI, Virtual Impedance.

Artigo submetido em 10/11/2017. Primeira revisão em 04/01/2018. Aceito para publicação em 02/03/2018 por recomendação do Editor Marcelo Cabral Cavalcanti.

I. INTRODUÇÃO

A conexão em paralelo de inversores trifásicos de tensão (VSI – Voltage Source Inverter), exemplificada na Figura 1, é aplicável a UPS (fonte de alimentação ininterrupta), data centers, fontes de alimentação, fontes renováveis, microrredes, máquinas elétricas, dentre outras aplicações. Mesmo já sendo utilizado na indústria em inúmeras aplicações, o paralelismo de inversores continua sendo tópico de muitas pesquisas devido a sua complexidade e os inúmeros desafios que ainda estão por ser superados para se ter uma estratégia de controle padrão. Estudos na área de paralelismo de inversores monofásicos modulares [1], aplicações em UPS [2], paralelismo de inversores trifásicos a três e a quatro fios [3]–[5], comunicação entre os inversores [6], [7], diferentes arquiteturas de controle como o *droop control* [8]–[11] e controle de corrente [12], alimentação de diferentes cargas [11] e problemas como a circulação de corrente entre os inversores [13] são alguns dos tópicos ainda em evidência na literatura.

Na conexão em paralelo, uma operação adequada significa que os conversores estáticos suprem e compartilham a energia demandada pela carga de forma homogênea e equilibrada. Portanto, é mandatório o uso de uma estratégia de controle de paralelismo que atue na regulação das correntes sintetizadas por cada conversor. No que concerne aos desafios para esta estratégia, ressalta-se que esta deve garantir a divisão adequada da corrente de carga entre os n conversores conectados em paralelo, assim como minimizar a circulação de corrente entre os circuitos de potência (efeito de um conversor atuar como carga para outro e vice-versa) conforme aborda a literatura [1]–[14].

Sob ponto de vista de aplicações industriais, é crescente a demanda por soluções que propiciem a conexão em

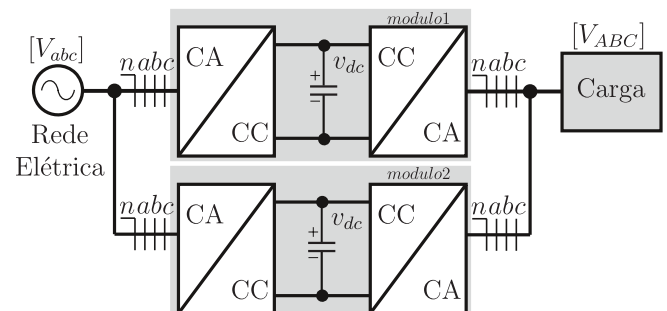


Fig. 1. Descrição de um sistema constituído por módulos de conversores CC–CA, conectados em paralelo, no suprimento de uma carga tendo como fonte primária a rede elétrica em CA de fornecimento de energia.

paralelo de conversores estáticos e que estas alternativas, concomitantemente, agreguem elevada robustez e confiabilidade ao sistema de conversão de energia. O conceito de modularidade de conversores estáticos é atraente para a indústria que, por exemplo, já possui um consolidado portfólio de conversores CC-CA. Neste caso, na demanda por soluções com potência superior ao que consta na linha de produtos convencionais, uma alternativa promissora remete ao uso de conversores em paralelo e, assim, propiciará que estes sejam hábeis para suprimento da carga em aplicações com elevada potência. Ressalta-se também que o emprego de técnicas de paralelismo de conversores CC-CA é estendido para uma ampla gama de aplicações, como geração distribuída, filtragem ativa de harmônicos, fontes de alimentação de elevada potência, sistemas ininterruptos de suprimento de energia elétrica, etc.

Adicionalmente, o emprego de inversores conectados em paralelo viabiliza também o incremento da potência instalada do sistema empregando o conceito de modularidade de conversores. Neste contexto, n conversores estáticos podem suprir ($n \cdot P$) da potência total da carga. Neste âmbito, ainda é possível o uso de arranjos com $(n + 1)$, $(n + 2)$ ou outras configurações, que agregará elevada confiabilidade e redundância ao sistema, nas hipóteses de desconexão ou falha de algum módulo.

Neste contexto, este artigo propõe a implementação de uma estratégia de paralelismo para inversores trifásicos de tensão a quatro fios. Ressalta-se que a simplicidade é uma das principais características da estratégia proposta, haja visto que cada módulo trifásico precisa monitorar apenas as suas próprias grandezas de tensão e corrente de fase. Estas informações já são mensuradas na abordagem convencional de controle para inversores trifásicos, logo, não há alterações significativas da arquitetura de controle que já é usualmente empregada. Desta forma, a estratégia mantém o conceito de modularidade em cada inversor, o que permite utilizá-la no paralelismo de inversores em sistemas com redundância (independentemente da arquitetura).

O artigo está estruturado da seguinte forma: a Seção II faz uma revisão das estratégias de paralelismo de inversores trifásicos de tensão presentes na literatura, e na sequência, contextualiza a estratégia proposta neste artigo. A composição e a arquitetura dos conversores estáticos de quatro fios é abordada na Seção III. A descrição e o procedimento de implementação digital da estratégia de controle em conjunto com o bloco do paralelismo são elucidada na Seção IV. Resultados experimentais constam na Seção V, no intuito de validar a implementação da estratégia de paralelismo proposta considerando dois conversores estáticos com potência individual de 6 kVA.

II. REVISÃO DAS ESTRATÉGIAS DE PARALELISMO PARA CONVERSORES ESTÁTICOS

Com base na literatura [5], é possível classificar as distintas estratégias de paralelismo de inversores de tensão em basicamente dois grupos: (i) com sinal de comunicação entre os módulos inversores e (ii) sem comunicação entre os conversores, conforme é ilustrado na Figura 2.

O emprego de técnicas de paralelismo de inversores

sem a troca de informações entre os módulos é difundida na literatura como *droop control*, a qual apresenta como características preeminentes (i) modularidade e (ii) redundância. Já as suas limitações são: (i) regulação estática pobre e (ii) resposta dinâmica lenta. O processamento de variáveis elétricas, como potência ativa e reativa, assim como a determinação do valor eficaz das grandezas de tensão e corrente podem ser identificados como as principais fontes para a degradação do desempenho estático e dinâmico deste tipo de estratégia de paralelismo, uma vez que o cálculo do valor eficaz de um dado sinal demanda a amostragem de um período completo deste. Neste contexto, outro aspecto que degrada a resposta dinâmica e a regulação estática é o uso de filtros passa-baixa sintonizados com frequência de corte abaixo da frequência da rede para a determinação do valor eficaz, conforme reportado em [9].

As estratégias de paralelismo que compartilham informações entre os conversores, por sua vez, apresentam melhor desempenho acerca de critérios de regulação estática e dinâmica do que, comparativamente, as sem comunicação. Por outro lado, a necessidade deste elo de comunicação degrada a robustez do sistema, uma vez que a falha desta conexão pode culminar na desabilitação global dos conversores.

A estratégia com controle central é usual e amplamente difundida na conexão em paralelo de conversores estáticos. Nesta estrutura, todas as informações são manipuladas por meio de uma unidade única responsável pelo processamento global dos dados [1]. Assim, é possível determinar o ponto de operação para cada um dos conversores estáticos conectados ao sistema, pois todas as informações estão reunidas nesta unidade primária. Este elemento central não é obrigatoriamente um circuito de potência, logo ele somente realiza o processamento matemático de todas as informações. Os n conversores estáticos, conectados em paralelo, enviam dados referentes às correntes de fase, com base em uma taxa de atualização. Ressalta-se que a regulação estática e a resposta dinâmica global deste sistema são diretamente dependentes da frequência de atualização destes dados. Além disso, o montante de dados processados na unidade central cresce em uma progressão geométrica conforme o número de circuitos conectados em paralelo. O principal inconveniente do uso deste método de paralelismo consiste na possibilidade de falha

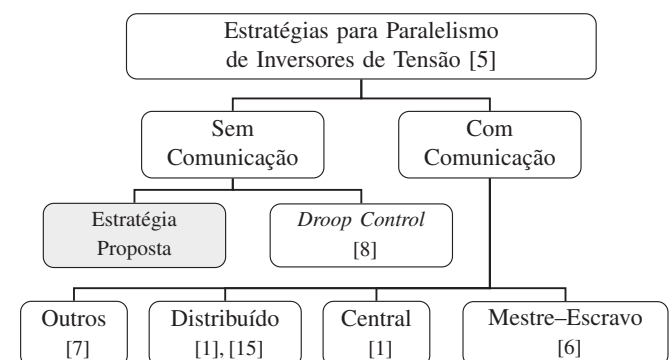


Fig. 2. Classificação das estratégias de controle para paralelismo de inversores de tensão sob o critério de compartilhamento de dados entre os conversores.

de comunicação da unidade central com os demais conversores estáticos, o que pode culminar na desabilitação global do sistema de suprimento da carga crítica.

A estratégia classificada como mestre-escravo é similar a de controle central, no entanto, a unidade mestre necessariamente é um circuito de potência e pode ser substituída por outra quando necessário [6]. Para esta estratégia, a unidade mestre é responsável pela regulação de tensão na carga e por determinar o montante de corrente de carga que as demais devem processar. O fluxo e o volume de dados também são diretamente proporcionais ao número de circuitos de potência presentes no sistema, sendo que este montante é processado pela unidade mestre. Neste caso, a regulação estática e a resposta dinâmica global também são diretamente dependentes da frequência de atualização dos dados nas unidades escravas.

Tanto para a estratégia de controle central quanto para a de mestre-escravo, é possível obter rápida resposta dinâmica e boa regulação estática quando a taxa de atualização dos dados ocorre pelo menos na frequência de comutação dos circuitos de potência. No entanto, a complexidade desta rede de dados implica diretamente na robustez do sistema, assim como na regulação estática e na resposta dinâmica dos circuitos de potência frente a distúrbios de carga ou eventos de adição/remoção de conversores na operação em paralelo.

Outro método com comunicação empregado é o controle distribuído, o qual agrega mais robustez e redundância do que comparativamente as de controle central e mestre-escravo, assim como melhor resposta dinâmica [1], [15]. A ausência de uma hierarquia vertical viabiliza que o controle das correntes de fase sejam computadas localmente, tendo como base uma referência comum aos circuitos conectados em paralelo. Neste sentido, o volume de dados compartilhados entre as unidades e a taxa de atualização são menores, pois somente o sinal comum, que define a referência de corrente para os conversores estáticos é mandatório.

A estratégia de paralelismo proposta neste trabalho é classificada como de controle sem comunicação. A principal contribuição concerne no procedimento de implementação e de rastreamento de uma informação que define o sincronismo comum a todos conversores estáticos, sem que seja necessário a troca de dados entre estes circuitos de potência. O sincronismo dos n conversores é resultante do processamento local de um algoritmo PLL (*Phase-locked loop*) que realiza a amostragem das tensões CA da rede elétrica de fornecimento de energia. Portanto, o elemento comum para o sincronismo dos conversores é a fonte de alimentação, no entanto, não é necessário o compartilhamento de dados entre os circuitos de potência.

III. DESCRIÇÃO DOS CONVERSORES ESTÁTICOS

O sistema empregado como base para a implementação da estratégia de paralelismo é resultante da associação de n módulos conectados em paralelo, conforme ilustra a Figura 3. Cada módulo é composto por um estágio retificador trifásico passivo, com filtro capacitivo e derivação central, o qual é conectado a um inversor trifásico a quatro fios. Nos terminais de saída do inversor trifásico é conectado o filtro LC de cada fase, enquanto o condutor neutro é derivado do ponto médio do

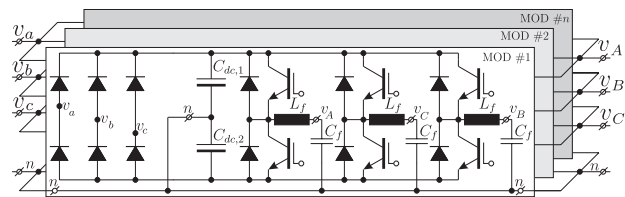


Fig. 3. Descrição do circuito de potência que compõem os n módulos trifásicos conectados em paralelo, com ênfase no sistema à quatro fios.

barramento CC. Ressalta-se também que o sistema não utiliza transformador, agregando características preeminentes, como baixo peso e volume, ao sistema de conversão de energia. O emprego do inversor trifásico, com condutor neutro derivado do ponto médio do barramento CC, é justificado pela robustez, pelo baixo custo, pela simplicidade e pela confiabilidade inerentes desta topologia, além de possibilitar a conexão de cargas monofásicas, que pode ser um requisito em algumas aplicações comerciais.

IV. ESTRATÉGIA DE PARALELISMO PROPOSTA

A estratégia de paralelismo proposta é classificada como sem comunicação entre os módulos CC-CA, com processamento baseado em grandezas elétricas instantâneas (dupla amostragem dentro de um período de comutação), conforme consta no diagrama de blocos da Figura 4. Neste contexto, diferentemente das técnicas baseadas em *droop control*, não é necessário o processamento matemático de grandezas de potência ativa ou reativa para a implementação da estratégia de controle, por consequência, é possível obter rápida resposta dinâmica e boa regulação estática do sistema de conversão de energia.

Para a estratégia de paralelismo proposta é necessário que cada módulo trifásico monitore as suas próprias grandezas de tensão e corrente de fase. Esta já é uma abordagem convencional na composição da arquitetura de controle dos conversores, logo, não há alterações significativas a serem implementadas em um já consolidado portfólio de produtos de uma empresa.

A estratégia de controle proposta consiste em duas malhas, uma interna, de controle do paralelismo, e uma externa do controle, de tensão. A malha interna realimenta a corrente do indutor do filtro L e emula uma impedância virtual em série com o indutor. O valor dessa impedância estará relacionado com o compartilhamento de corrente entre os inversores. A malha externa é de controle de tensão e é responsável pela regulação da tensão de carga. Sendo a malha de tensão externa, garante-se uma tensão regulada na carga. Além disto, a referência de tensão será a mesma entre todos os módulos e é isto que garantirá o sincronismo de fase e amplitude entre os conversores.

A estratégia de paralelismo demanda um sinal de referência e sincronismo que seja comum a todos os n módulos trifásicos que atuam na conexão em paralelo. No entanto, não há a troca de informação entre os circuitos de potência. A implementação adotada neste caso foi por meio do monitoramento das tensões de fase da rede elétrica comercial. Com a amostragem destes sinais, emprega-se o algoritmo de sincronismo PLL no intuito de determinar o valor

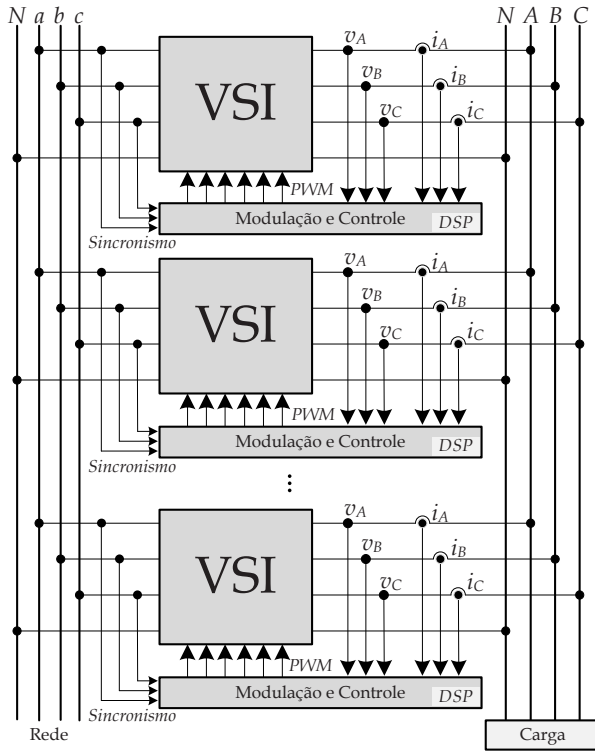


Fig. 4. Diagrama de blocos da estratégia de controle dos inversores, cada módulo opera empregando variáveis locais e sem compartilhamento de dados entre estes.

da frequência angular instantânea (ωt). Assim, o sinal de sincronismo resultante do PLL estará em fase com a componente de sequência positiva da tensão da rede elétrica. Este processamento matemático é implementado localmente em cada módulo, logo, os n conversores estáticos operam sincronizados com base na premissa de que estes monitoram os mesmos sinais da rede elétrica.

O uso do algoritmo PLL é preeminente para a estratégia de paralelismo, uma vez que este agrega robustez para a estratégia de controle [7]. Ressalta-se que o algoritmo permanece em operação satisfatória mesmo sob ocorrências de surtos ou distúrbios na rede elétrica ou incidentes de leituras espúrias por parte do conversor A/D, o que poderia impactar negativamente a qualidade da tensão sintetizada na carga.

O algoritmo de sincronismo PLL empregado é referenciado na literatura como q-PLL, o qual opera com base na teoria pq, conforme [16]. Com a amostragem das tensões da rede, o algoritmo calcula a fase (ωt), que está sincronizada com a componente fundamental de sequência positiva da tensão do sinal de entrada. Com base nesta informação, determinam-se as referências de tensão de cada fase ($V_{f,k}^{ref} = V_{psen}(\omega t + \varphi_k)$) para cada inversor trifásico. Esta abordagem viabiliza que a dinâmica inerente dos controladores do algoritmo PLL impacte na rejeição de distúrbios de carga ou de adição/remoção dos conversores estáticos.

Portanto, na estratégia de paralelismo proposta, não há compartilhamento de informações entre os conversores estáticos, o que permite a modularidade dos inversores. Os circuitos de potência operam sincronizados com base na referência gerada pelo PLL e atuam na regulação da tensão no ponto de acoplamento comum da carga. Com relação à

regulação de corrente, esta é computada localmente em cada módulo e não são compartilhadas informações com os demais acerca do número de conversores ativos, tão pouco os níveis de potência processados individualmente.

A. Projeto das Malhas de Controle no Domínio Discreto

Para determinar o modelo dinâmico do conversor, será utilizada a representação em variáveis de estado. Considerando o modelo médio de uma fase do conversor, devido à conexão do conversor trifásico ser feita a quatro fios, como mostrado na Figura 5(a), determinam-se as seguintes expressões:

$$L_f \frac{d}{dt} i_f = u V_{dc} - v_f \quad (1)$$

$$C_f \frac{d}{dt} v_f = i_f - \frac{v_f}{R_o} \quad (2)$$

Consequentemente, a representação em espaço de estados $\dot{x} = [A]x + [B]u$ é:

$$\frac{d}{dt} \begin{bmatrix} i_f \\ v_f \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L_f} \\ \frac{1}{C_f} & -\frac{1}{R_o C_f} \end{bmatrix} \begin{bmatrix} i_f \\ v_f \end{bmatrix} + \begin{bmatrix} \frac{V_{dc}}{L_f} \\ 0 \end{bmatrix} u \quad (3)$$

Resultando nas funções de transferência no domínio s dadas por:

$$\frac{i_f(s)}{u(s)} = \frac{V_{dc}(sR_o C_f + 1)}{L_f C_f R_o s^2 + L_f s + R_o} \quad (4)$$

$$\frac{v_f(s)}{u(s)} = \frac{V_{dc} R_o}{L_f C_f R_o s^2 + L_f s + R_o} \quad (5)$$

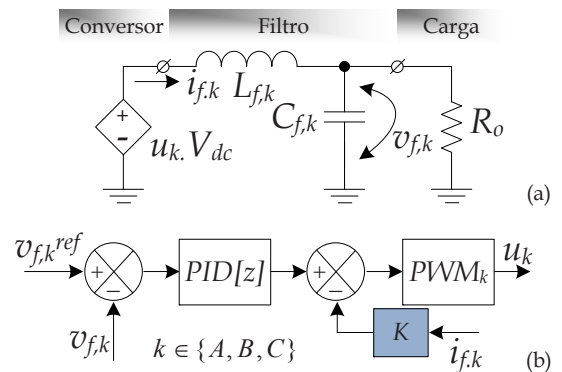


Fig. 5. (a) Circuito equivalente do conversor para a determinação da função de transferência (b) Representação em diagrama de blocos da estrutura de controle com a impedância virtual.

Para controlar a tensão de fase foram projetados controladores do tipo PID empregando técnicas de controle clássico, resultando em:

$$PID_k[z] \rightarrow \frac{u[z]}{e[z]} = \frac{12,81z^2 - 23,64z + 10,91}{z^2 - 1,025z + 0,02455} \quad (6)$$

O controlador de tensão foi projetado por meio de alocação de polos e zeros, sendo que o ganho foi ajustado para obter uma frequência de cruzamento de 2 kHz (uma década abaixo

da frequência de comutação) e os zeros para obter uma margem de fase maior que 45° . Com esses critérios foi obtido o controlador contínuo que foi discretizado, posteriormente, utilizando o método de Tustin.

Este controlador PID é utilizado para cada uma das fases do VSI, logo, há a regulação individual por fase e, para o seu projeto, foram considerados os efeitos de amostragem e atrasos computacionais que ocorrem em sistemas discretos. Foram incluídos os atrasos computacionais de controle e atrasos de amostragem, sendo o atraso total considerado igual a $e^{-\frac{3}{2}T_{sw}s}$. O projeto de controle considerou a aproximação de Padé de primeira ordem, a qual é definida por

$$e^{-\frac{3}{2}T_{sw}s} \approx \frac{1 - 3/4T_{sw}s}{1 + 3/4T_{sw}s}. \quad (7)$$

Na malha de controle do paralelismo, o elemento K é definido como uma impedância virtual que limita a corrente de linha, como mostrado na Figura 5(b). Esta malha é utilizada com o intuito de limitar a corrente que circula pelos inversores, fazendo com que a divisão de corrente entre os inversores seja adequada. Também serve para evitar a circulação de corrente entre os módulos durante a operação do sistema, seja durante o regime permanente ou transitório [13]. O projeto desta malha de controle emprega o sistema de representação por unidade (pu), o qual é comumente usado na análise de sistemas de potência. Assumindo que os valores de base são a potência (S_b) e a tensão (V_b), a impedância base é definida por:

$$Z_b = \frac{V_b^2}{S_b}. \quad (8)$$

E o ganho K é definido como 0,1 pu de Z_b . Esta queda de tensão propiciada pelo elemento K é compensada na composição do sinal de referência de tensão de fase $v_{f,k}^{ref}$, logo, sem impactos na regulação de tensão sintetizada na carga.

O efeito da malha de controle do paralelismo é a emulação de uma impedância em série com o indutor do filtro de saída do conversor, como ilustrado na 6. A função de transferência de v_f/u desse circuito é dada por (9). Esta equação representa o comportamento do inversor com a inserção do controle do paralelismo proposto. As funções (5), que representa inversor clássico, e (9), que descreve o inversor com o controle do paralelismo proposto, são comparadas graficamente na Figura 7. Nota-se que o ganho K na realimentação de corrente introduz um amortecimento e uma diminuição do ganho estático no comportamento do inversor, o que garante a divisão adequada entre os inversores conectados em paralelo.

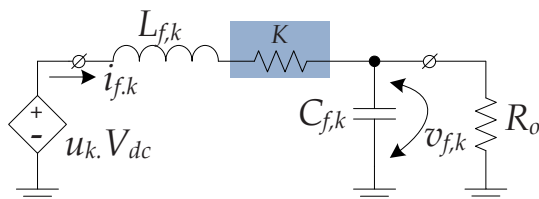


Fig. 6. Circuito equivalente que demonstra o modelo médio dos conversores estáticos juntamente com os sinais de realimentação que propiciam a representação da estratégia de controle de corrente que emula uma impedância virtual (elemento K).

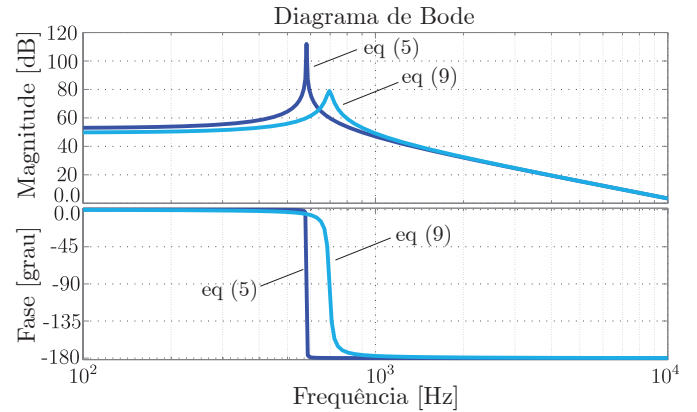


Fig. 7. Resposta em frequência para as funções de transferência que representam o inversor clássico, equação (5), e a que descreve o inversor com o controle do paralelismo proposto, equação (9).

$$\frac{v_f}{u} = \frac{k_M R_o}{L_f C_f R_o s^2 + (L_f + C_f k_M K) s + R_o + k_M K} \quad (9)$$

onde: $k_M = \frac{V_{dc}}{k_{PWM}}$.

É importante ressaltar que a impedância virtual é responsável pela divisão adequada das correntes entre os módulos. Quanto maior seu valor, melhor é a divisão de corrente entre os inversores, contudo, o aumento do ganho K tem um impacto direto na redução da regulação de saída. Portanto, ao determinar o valor da impedância virtual, deve-se levar em conta a regulação desejada.

Além disso, a malha de controle de corrente é interna à malha de tensão, logo, a ação de controle do controlador de tensão tem efeito sobre a malha de corrente. Por exemplo, se fosse utilizado um controlador ressonante, o efeito da impedância virtual em 60 Hz seria minimizado, fazendo com que a divisão de corrente entre os módulos não possa ser garantida.

V. RESULTADOS EXPERIMENTAIS

Os resultados experimentais visam validar a estratégia de paralelismo de inversores trifásicos a quatro fios. Empregaram-se dois módulos trifásicos com potência individual de 6 kVA suprindo cargas lineares e não lineares. A escolha da estrutura e o projeto do filtro LC têm como objetivo a otimização de custos e, assim, fornecer uma solução competitiva para o mercado brasileiro. Portanto, o filtro LC foi otimizado em relação ao custo, tendo uma ondulação de corrente e uma circulação de reativo maiores. Demais especificações constam na Tabela I.

O desempenho acerca da estratégia de paralelismo é ponderada tanto na regulação estática, bem como na resposta dinâmica, cujos resultados serão enaltecidos na sequência. Na Figura 8 consta uma fotografia de ambos os protótipos implementados em laboratório e usados como base na determinação dos resultados experimentais que validam a estratégia de paralelismo proposta.

TABELA I
Especificações dos Protótipos

Especificação	Símbolo	Valor
Potência nominal por módulo trifásico	S_n	6 kVA
Número de módulo trifásicos	n	2
Tensão eficaz fase-neutro na carga	V_g	$220 \text{ V} \pm 5\%$
Frequência na carga	f_g	60 Hz
Tensão máxima de barramento CC	V_{dc}^{\max}	450 V
Tensão mínima de barramento CC	V_{dc}^{\min}	350 V
Frequência de comutação	f_{sw}	20 kHz
Frequência de amostragem	f_s	40 kHz
Indutância do filtro LC	L_f	3 mH
Capacitância do filtro LC	C_f	25 μF
Ganho do modulador PWM	k_{PWM}	1

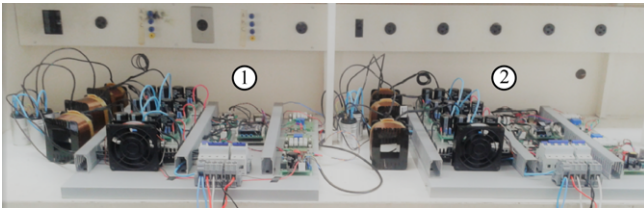


Fig. 8. Protótipos implementados para validar a estratégia de controle dos inversores conectados em paralelo.

A. Resultados Experimentais em Regime Permanente

Nesta Seção são descritos os resultados acerca do desempenho estático dos inversores trifásicos conectados em paralelo. Inicialmente, na Figura 9, são ilustradas as tensões trifásicas sintetizadas na carga, juntamente com a corrente da fase A. Este ensaio foi realizado na condição de 2 kVA por fase, ou seja, 6 kVA no arranjo trifásico em uma carga linear simétrica e equilibrada. A regulação do valor eficaz de tensão sintetizado, a plena carga, é condizente com as especificações globais do sistema, conforme a Tabela I. Com base nestas informações conclui-se que, sob o ponto de vista da carga, o arranjo em paralelo de ambos os módulos trifásicos é transparente, pois supre a carga conforme as suas especificações mandatórias.

Na Figura 10, por sua vez, ilustra as correntes nos indutores e na carga, em regime permanente, para a condição de 100% da potência nominal. Neste caso, a corrente do indutor da fase A do módulo 1, $i_{L,A1}$ (canal 2) e a corrente do indutor da fase A do módulo 2, $i_{L,A2}$ (canal 3) compõem a corrente de carga, i_A

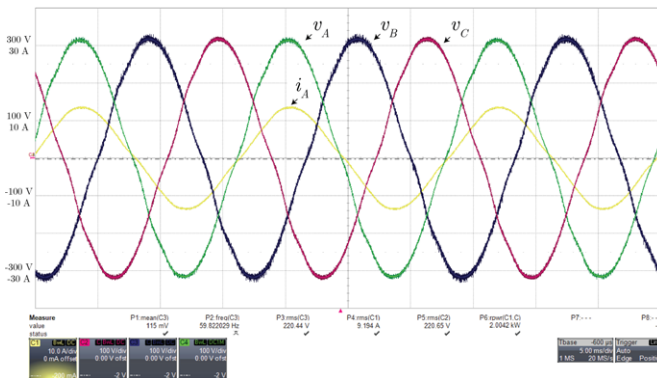


Fig. 9. Resultados experimentais, a plena carga e em regime permanente, com tensões e correntes sintetizadas por um módulo trifásico na potência nominal de 6 kVA com carga linear.

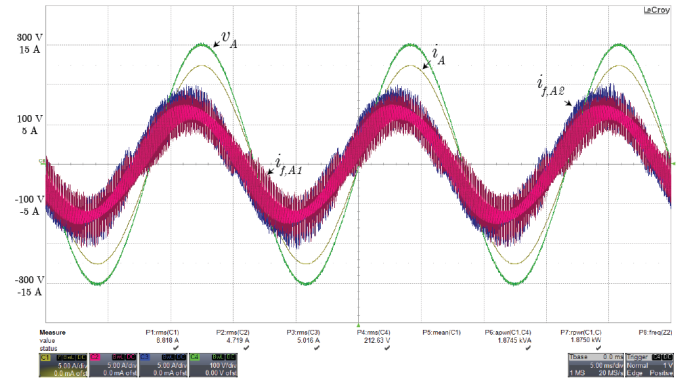


Fig. 10. Resultados experimentais, a plena carga e em regime permanente, para uma fase demonstrando a tensão e as correntes sintetizadas por distintos módulos juntamente com a corrente de carga.

(canal 1), que é composta por $i_A = i_{f,A1} + i_{f,A2} - i_{C,A1} - i_{C,A2}$, ou seja, $i_{f,A1}$ e $i_{f,A2}$ são as correntes dos indutores. Pode-se dividir as correntes $i_{f,k}$ em duas componentes, uma que circula pela carga e outra que circula pelo capacitor, sendo que a corrente que circula pelo capacitor é composta pela componente de alta frequência mais a componente de corrente em 60 Hz que está relacionada à energia reativa do filtro LC.

Todos os inversores são diretamente conectados em paralelo, sem adição de um indutor de conexão. Assim, os capacitores de saída de todos os inversores ficam em paralelo, formando um capacitor equivalente. As componentes de alta frequência das correntes dos indutores circulam pelos capacitores de saída. Como os inversores estão em paralelo, a corrente de um inversor circula por todos os capacitores (pois estão todos em paralelo sem impedância entre eles).

Enfatiza-se que, sob o ponto de vista da carga, a presença de dois módulos VSI compartilhando a corrente de carga é vista de forma transparente. As correntes em ambos indutores não são idênticas, pois enquanto o valor eficaz $I_{f,A1} = 4,7 \text{ A}$ (canal 2), tem-se $I_{f,A2} = 5,0 \text{ A}$ (canal 3), no entanto ambas propiciam a composição da corrente de carga $I_A = 8,8 \text{ A}$. A origem deste desequilíbrio é vinculada à diferença paramétrica dos elementos do filtro LC, aos ganhos de sensores e ao sistema de aquisição de sinais dentre os distintos módulos VSI. Neste ponto de operação a tensão eficaz na carga é $V_A = 212,6 \text{ V}$ e a THD (do inglês – *Total Harmonic Distortion*) da tensão é $THD_V = 0,85\%$, sendo consideradas as componentes harmônicas até 51ª ordem.

Ressalta-se que este desequilíbrio é dinâmico, logo, haverá instantes em que o valor eficaz da corrente $I_{f,A2}$ será ligeiramente superior a $I_{f,A1}$ e vice-versa, sendo que o máximo desequilíbrio observado foi inferior a 10%. É importante enaltecer que esta dinâmica nos valores eficazes de $I_{f,A1}$ e $I_{f,A2}$ não acarreta desbalanço no barramento CC dos conversores estáticos. Estes fenômenos de desequilíbrio dinâmico das correntes nos indutores já foram reportados na literatura [17] e são aceitáveis para a operação de inversores de tensão conectados em paralelo, assim como para as especificações mandatórias da carga.

Na Figura 11 são ilustradas as correntes nos indutores e na carga, em regime permanente, para a condição de carga não linear com potência aparente de 2 kVA e fator de crista

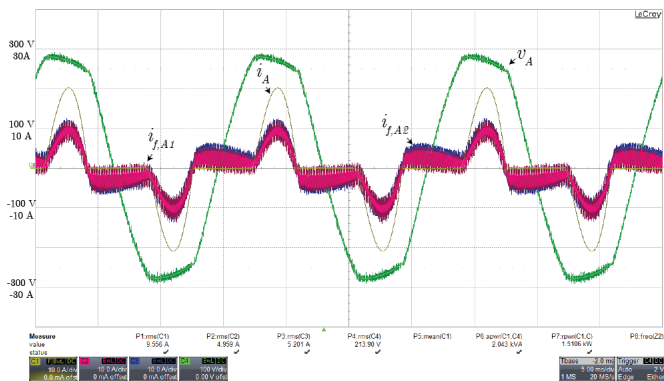


Fig. 11. Resultados experimentais, com carga não linear em regime permanente, para uma fase, mostrando a tensão e as correntes sintetizadas por distintos módulos juntamente com a corrente de carga.

igual a 2. Neste caso, tem-se $I_{f,A1} = 5,0$ A (canal 2), enquanto $I_{f,A2} = 5,2$ A (canal 3), para a composição da corrente de carga $I_A = 9,6$ A. Observa-se que para a carga não linear, a tensão apresenta um achatamento próximo ao pico da tensão. Esse resultado é esperado devido à corrente drenada pela carga, contudo, tanto o valor eficaz de tensão $V_A = 213,9$ V, quanto a THD $THD_V = 8,29\%$ estão dentro de limites aceitáveis.

Na Figura 12 ilustram-se as correntes nos indutores e na carga, em regime permanente, para a condição a vazio. Neste caso, tem-se $I_{f,A1} = 1,9$ A (canal 2), enquanto $I_{f,A2} = 2,5$ A (canal 3) para a composição da corrente de carga $I_A = 0,0$ A (canal 1). Esta é uma situação crítica para a estratégia de paralelismo, pois pode ocorrer de um conversor atuar como carga para o outro. Neste caso, observa-se que as correntes de ambos indutores são somente para compensação das perdas ôhmicas internas e energia reativa dos elementos de filtragem, e que não ocorreu desbalanço na tensão do barramento CC dos conversores. A operação estável para esta condição a vazio demonstra que a estratégia de paralelismo atua satisfatoriamente. Para este ponto de operação a tensão na carga apresenta valor nominal $V_A = 220$ V e $THD_V = 0,83\%$.

A Tabela II apresenta os resultados de distorção harmônica total da tensão sintetizada na carga para a operação em regime permanente, com dois conversores conectados em paralelo, distintos níveis de potência e configurações de carga. Estes dados de THD foram computados considerando componentes harmônicas até 51ª ordem e estão em conformidade com

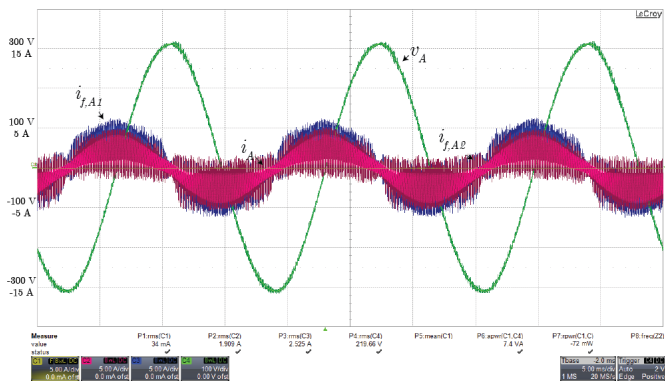


Fig. 12. Resultados experimentais, a vazio e em regime permanente, para uma fase, mostrando a tensão e as correntes sintetizadas por distintos módulos juntamente com a corrente da carga ($I_A = 0,0$ A).

TABELA II

Resultados de Distorção Harmônica Total de Tensão

Descrição da carga	Potência	Valor THD
Sem carga	$S_o = 0$ kVA	$THD_V = 0,83\%$
Carga linear	$S_o = 6$ kVA	$THD_V = 0,85\%$
Carga não linear	$S_o = 6$ kVA	$THD_V = 8,29\%$

as especificações globais para a operação em paralelo dos conversores estáticos.

B. Resultados Experimentais em Regime Transitório

O desempenho dinâmico da estratégia de paralelismo de inversores é averiguado por meio de distúrbios de carga, assim como inserção e remoção de módulos VSI em paralelo na hipótese de suprimento de uma carga crítica. É importante ressaltar que a conexão e/ou desconexão de módulos VSI deve ser uma ação transparente sob o ponto de vista da carga, a qual é garantida pela estratégia de paralelismo proposta.

A Figura 13 ilustra as correntes da mesma fase, mas de conversores distintos, conectados em paralelo. Ambos os conversores operam a vazio e em paralelo até que ocorre a inserção de 100% da potência nominal para o sistema de suprimento. Observa-se que a divisão de corrente entre os conversores não é afetada pelos distúrbios na carga, mesmo no caso em que ambos os conversores operam a vazio, em paralelo e é dado um degrau de 100% de carga. As correntes se equilibram rapidamente dividindo a corrente de carga igualmente entre os conversores com uma resposta transitória satisfatória e condizente com as especificações de projeto.

Na Figura 14 e na Figura 15 é ilustrado o procedimento de inserção de um módulo VSI em paralelo com outro, que previamente supria a carga crítica, considerando 100% de potência processada. Enquanto na Figura 14 é observado o comportamento das tensões, na Figura 15 apresenta-se os sinais com a divisão da corrente de carga entre ambos os módulos. Neste caso, após a inserção do segundo conversor, as tensões se igualam nos dois módulos e a corrente passa a ser dividida de forma similar entre os dois conversores. A rápida convergência propiciada pelo sistema de controle também pode ser averiguada após a ocorrência deste distúrbio.

Por outro lado, a Figura 16 ilustra o comportamento dinâmico na ocorrência de desconexão de um módulo VSI e, por consequência, o conversor remanescente assume 100% da potência demandada pela carga.

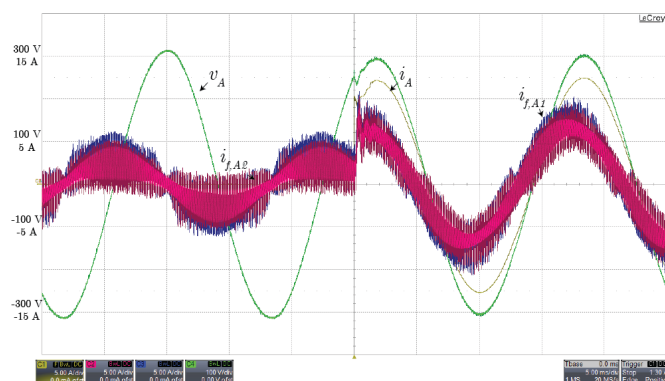


Fig. 13. Correntes de mesma fase, mas de distintos módulos, em conjunto com a de carga, em um evento com a inserção de ambos conversores simultaneamente para o suprimento de 100% de carga.

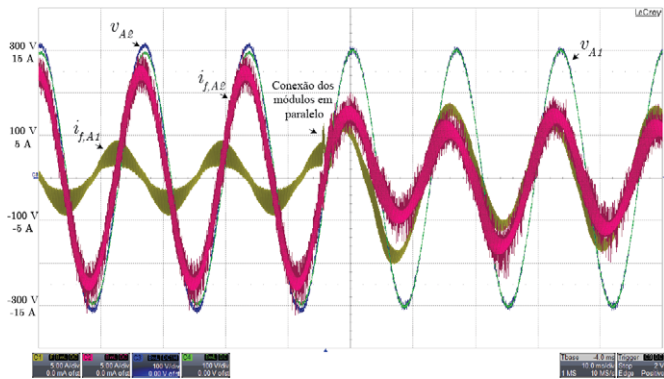


Fig. 14. Tensões e correntes sintetizadas por módulos distintos para um evento de conexão em paralelo, com o sistema operando com carga nominal.

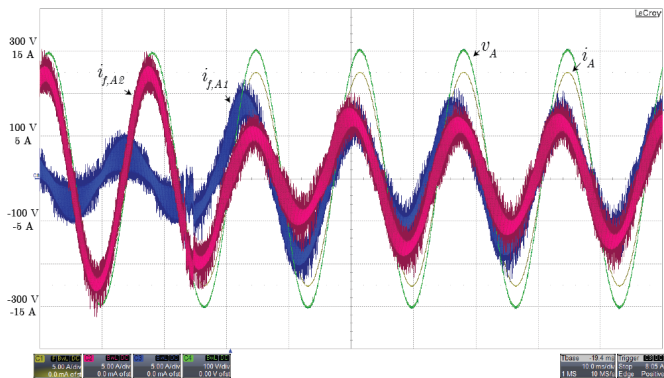


Fig. 15. Resultados experimentais com tensões e correntes em um evento de conexão em paralelo de um módulo adicional para suprimento da carga.

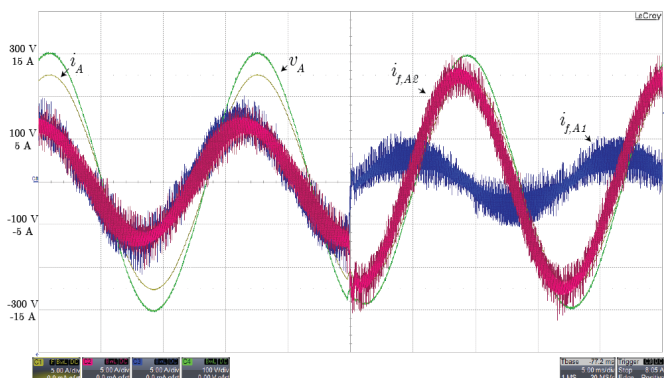


Fig. 16. Resultados experimentais com tensões e correntes em um evento de desconexão de um módulo. Após a desconexão, a carga passa a ser suprida exclusivamente pelo conversor remanescente.

VI. CONCLUSÕES

Uma estratégia de paralelismo de inversores trifásicos de tensão, a quatro fios, foi proposta. As principais características são: (i) simplicidade de implementação; (ii) boa regulação estática da tensão sintetizada na carga; (iii) rápida resposta dinâmica na rejeição de distúrbios de carga, assim como eventos de conexão/desconexão de conversores em paralelo; (iv) ausência de um elo de comunicação entre os conversores estáticos e (v) robustez na operação sincronizada dos circuitos de potência.

A estratégia de paralelismo é classificada como de controle

sem comunicação, e requer um artifício para que os circuitos de potência operem sincronizados na sintetização da corrente de carga. No entanto, com base na estratégia proposta, as grandezas de tensão e corrente processadas por cada módulo trifásico são informações locais e não são compartilhadas para os demais. O sincronismo dos conversores estáticos resulta no processamento local de um algoritmo PLL, o qual faz uso da amostragem das tensões trifásicas de suprimento da rede elétrica. Logo, os módulos trifásicos operantes em paralelo fazem uso de uma informação comum e global para sintetização e composição da corrente de carga. Portanto, não há modificações significativas na arquitetura convencional de modulação e controle de inversores trifásicos a quatro fios que empregam o controle instantâneo de suas grandezas elétricas.

Os resultados experimentais apresentados demonstraram que a estratégia garante boa regulação estática, rápida resposta dinâmica na rejeição dos distúrbios de carga e ações de conexão e desconexão dos módulos trifásicos no suprimento da corrente da carga. Ressalta-se que, nas hipóteses de conexão ou desconexão de outros módulos, o sistema converge para um compartilhamento da corrente de carga de forma simétrica e equilibrada entre os inversores conectados em paralelo. Destaca-se também que a inserção ou remoção de módulos trifásicos é uma ação transparente sob o ponto de vista da carga.

REFERÊNCIAS

- [1] T. B. Lazzarin, G. A. T. Bauer, I. Barbi, "A Control Strategy for Parallel Operation of Single-Phase Voltage Source Inverters: Analysis, Design and Experimental Results", *IEEE Transactions on Industrial Electronics*, vol. 60, no. 6, pp. 2194–2204, Jun 2013.
- [2] I. Muller, Y. Blauth, C. Pereira, G. Gabiatti, G. Bonan, "Simplifying the design of parallel-connected UPS inverters by means of the per unit system", in *Brazilian Power Electronics Conference – COBEP*, pp. 544–550, 2009.
- [3] T. Jappe, T. Lazzarin, C. Arbuseri, S. Mussa, "Control strategy for three-phase four-wire PWM VSI parallel connected in UPS applications", in *IEEE 23rd International Symposium on Industrial Electronics (ISIE)*, pp. 443–448, 2014.
- [4] C. Arbuseri, T. Jappe, T. Lazzarin, S. Mussa, "Implementation of a control strategy for three-phase four-wire VSI parallel connected", in *International Symposium on Power Electronics, Electrical Drives, Automation and Motion (SPEEDAM)*, pp. 1043–1048, 2014.
- [5] M. Prodanovic, T. C. Green, H. Mansir, "A survey of control methods for three-phase inverters in parallel connection", in *Eighth International Conference on Power Electronics and Variable Speed Drives*, pp. 472–477, 2000.
- [6] C. Arbuseri, T. Lazzarin, S. Mussa, "A digital communication system for a control strategy employed in the parallelism of three-phase voltage source inverter", in *15th European Conference on Power Electronics and Applications (EPE)*, pp. 1–7, 2013.

- [7] Y. Zhang, H. Ma, “Theoretical and Experimental Investigation of Networked Control for Parallel Operation of Inverters”, *IEEE Transactions on Industrial Electronics*, vol. 59, no. 4, pp. 1961–1970, Apr. 2012.
- [8] C. Zhang, J. M. Guerrero, J. C. Vasquez, E. A. A. Coelho, “Control Architecture for Parallel-Connected Inverters in Uninterruptible Power Systems”, *IEEE Transactions on Power Electronics*, vol. 31, no. 7, pp. 5176–5188, Jul. 2016.
- [9] J. M. Kim, B. J. Kim, J. H. Cho, J. H. Lee, C. Y. Won, “Multinomial model of droop control method for parallel-connected UPS inverters”, in *20th International Conference on Electrical Machines and Systems (ICEMS)*, pp. 1–6, 2017.
- [10] Y. Shi, W. Wu, H. Wang, Y. Du, J. Su, “The Parallel Multi-Inverter System Based on the Voltage-Type Droop Control Method”, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, no. 4, pp. 1332–1341, Dec 2016.
- [11] Q. C. Zhong, Y. Wang, B. Ren, “UDE-Based Robust Droop Control of Inverters in Parallel Operation”, *IEEE Transactions on Industrial Electronics*, vol. 64, no. 9, pp. 7552–7562, Sep 2017.
- [12] A. Zorig, S. Barkat, M. Belkheiri, A. Rabhi, F. Blaabjerg, “Novel Differential Current Control Strategy Based on a Modified Three-Level SVPWM for Two Parallel-Connected Inverters”, *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 4, pp. 1807–1818, Dec 2017.
- [13] B. Wei, J. M. Guerrero, J. C. Vásquez, X. Guo, “A Circulating-Current Suppression Method for Parallel-Connected Voltage-Source Inverters With Common DC and AC Buses”, *IEEE Transactions on Industry Applications*, vol. 53, no. 4, pp. 3758–3769, Jul 2017.
- [14] A. Ketabi, S. S. Rajamand, M. Shahidehpour, “Power sharing in parallel inverters with different types of loads”, *IET Generation, Transmission Distribution*, vol. 11, no. 10, pp. 2438–2447, 2017.
- [15] T. Lazzarin, I. Barbi, “Design of a 660V/15KVA Single-Phase UPS based on Series Connection of low-output-voltage Modular UPS”, *Eletrônica de Potência – SOBRAEP*, vol. 17, no. 3, pp. 584 – 591, jun/ago 2012.
- [16] L. G. B. Rolim, D. R. da Costa, M. Aredes, “Analysis and Software Implementation of a Robust Synchronizing PLL Circuit Based on the pq Theory”, *IEEE Transactions on Industrial Electronics*, vol. 53, no. 6, pp. 1919–1926, Dec 2006.
- [17] H. Cai, R. Zhao, H. Yang, “Study on Ideal Operation Status of Parallel Inverters”, *IEEE Transactions on Power Electronics*, vol. 23, no. 6, pp. 2964–2969, Nov. 2008.

Cesar Augusto Arbugeri, nascido em Joaçaba, Santa Catarina, Brasil, em 1990. Recebeu o grau de Engenheiro eletricitista e mestre pela Universidade Federal de Santa Catarina (UFSC), Florianópolis, Brasil, em 2014 e 2016, respectivamente. Atualmente é doutorando no programa de pós-graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina (UFSC) e pesquisador no Instituto de Eletrônica de Potência (INEP).

Tiago Kommers Jappe obteve o grau de Engenheiro eletricitista pela Universidade Regional do Noroeste do Estado do Rio Grande do Sul (UNIJUÍ), Ijuí, Brasil, em 2006. Recebeu o grau de Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC) em 2009 e 2015 respectivamente, na área de concentração em Eletrônica de Potência e Acionamento Elétrico. Entre 2016 e 2017 realizou estágio de pós-doutorado na Technische Universität Dresden (TUD), Dresden, Alemanha com pesquisa direcionada ao desenvolvimento de conversores estáticos aplicados a sistemas de conversão para fontes alternativas de energia. Atualmente, Dr. Jappe atua no centro de pesquisa e desenvolvimento da ON Semiconductor em Munique, Alemanha, com pesquisa direcionada ao uso de conversores estáticos em aplicações automotivas e fontes alternativas de energia.

Telles Brunelli Lazzarin, nascido em Criciúma, Santa Catarina, Brasil, em 1979. Recebeu o grau de Engenheiro eletricitista, mestre e doutor pela Universidade Federal de Santa Catarina (UFSC), Florianópolis, Brasil, em 2004, 2006 e 2010, respectivamente. Atualmente é professor no Departamento de Engenharia Elétrica e Eletrônica (EEL) da Universidade Federal de Santa Catarina (UFSC) e pesquisador no Instituto de Eletrônica de Potência (INEP). É membro da Sociedade Brasileira de Eletrônica de (SOBRAEP) e da IEEE Society.

Samir Ahmad Mussa, Recebeu o grau de Engenheiro eletricitista pela Universidade Federal de Santa Maria em 1988, recebeu grau de Mestre e de Doutor pela Universidade Federal de Santa Catarina em 1994 e 2003 respectivamente e Pós-Doutorado no Imperial College London, Inglaterra entre 2015 e 2016. Possui graduação em Matemática e habilitação em Física pela Unifra, Santa Maria-RS (1986). Atualmente ocupa o cargo de professor no Departamento de Engenharia Elétrica e Eletrônica (EEL) da Universidade Federal de Santa Catarina (UFSC) e pesquisador no Instituto de Eletrônica de Potência (INEP). Seus interesses de pesquisa incluem retificadores PFC, processamento de sinais digitais e controle aplicado em eletrônica de potência, sistemas baseados em DSP, FPGA e microprocessadores. Dr. Mussa é membro da Sociedade Brasileira de Eletrônica de Potência (SOBRAEP) e do IEEE Society.