

CONVERSOR BOOST QUADRÁTICO G DE TRÊS NÍVEIS

Marcelo Fiori, Lúcio dos Reis Barbosa
Universidade Estadual de Londrina - UEL, Londrina – PR, Brasil
e-mail: marcelo.fiori@uol.com.br, lbarbosa@uel.br

Resumo – Este artigo apresenta uma nova topologia de conversores elevadores de tensão, denominado de Conversor Boost Quadrático G de Três Níveis. O modelo apresenta dois interruptores acionados por modulação por largura de pulso com pulsos concêntricos, os quais acionados em tempos distintos atribuem ao conversor a característica que nenhum deles bloqueiem a tensão de saída do conversor. Apresentando o parâmetro α há também a possibilidade de se alterar o nível de tensão entre os interruptores, acrescentando um grau de liberdade ao conversor. A análise teórica do conversor é apresentada e seu ganho estático demonstrado, bem como suas formas de onda, ondulação de corrente nos indutores e demais características. Após esta etapa, o circuito foi simulado e posteriormente montado com as principais formas de onda sendo demonstradas para validar o trabalho apresentado.

Palavras-chave – Boost de Três Níveis, Conversores Multiníveis, Quadrático de Três Níveis, Quadrático G de Três Níveis.

QUADRATIC G THREE-LEVEL BOOST CONVERTER

Abstract – This paper presents a new topology of quadratic boost converter, denominated as a quadratic G three-level boost converter. The proposed converter has two active switches driven by a PWM three-level strategy with vertically centered modulation, that allows none of the switches are to be subjected to the higher drive voltage that is the output voltage. It is also possible to minimize the stress on the switches with the α parameter. This results in a degree of freedom when it controls the drive. Qualitative and quantitative analysis, static ideal gain, main waveforms and other features are demonstrated. Finally, the circuit was simulated and built to verify the results and validate the theory.

Keywords – Boost Three-Levels, Quadratic G Three-Level, Quadratic Three-Levels, Multilevel Converters.

NOMENCLATURA

V_{C1}	Tensão no capacitor C_1 .
V_{L1}	Tensão no indutor L_1 .
V_{S1}	Tensão no interruptor S_1 .
V_{S2}	Tensão no interruptor S_2 .
V_i	Tensão de entrada.

V_o	Tensão de saída.
D	Razão cíclica.
D_1	Razão cíclica do interruptor S_1 .
D_2	Razão cíclica do interruptor S_2 .
Δt_1	Intervalo de tempo da condução de S_1 .
α	Relação entre D_1 e D_2 .
T	Período de operação
G	Ganho estático

I. INTRODUÇÃO

A demanda por conversores elevadores que apresentam elevados ganhos de tensão acompanhados de alta eficiência tem aumentado significativamente nos últimos anos. Com aplicações típicas em fontes de energias renováveis tais como células de combustíveis e módulos fotovoltaicos [1], [2], os conversores são utilizados para aumentar os níveis de tensão geradas para posterior inversão e alimentação de equipamentos ou conexão junto à rede elétrica comercial [3], [4].

Os conversores têm a relação da tensão de saída pela tensão de entrada denominada de ganho estático (G), a variação desse parâmetro é obtida em função da razão cíclica (D). Para ganhos estáticos elevados, onde a razão cíclica se aproxima da unidade, os conversores tradicionais passam a apresentar elevadas perdas durante a condução e comutação, resultando em baixo rendimento [5], [6]. Com a utilização de dois conversores elevadores em cascata [7], obtém-se um ganho estático que agora varia com quadrado da razão cíclica do conversor, de forma a se obter uma maior tensão de saída com uma menor razão de trabalho quando comparado à seu predecessor. Como desvantagem, a topologia opera com um número maior de elementos, inclusive dois interruptores. Os conversores quadráticos [8], [9] voltam a operar com apenas um interruptor e ainda mantém a característica do ganho quadrático, tornando-os mais eficiente por apresentarem uma quantidade menor de elementos e menores perdas durante a comutação. Diversas outras topologias de conversores quadráticos foram desenvolvidas, em [10] o conversor apresenta uma característica que o distingue das demais, apresentando uma nova disposição na maneira que os elementos são dispostos (Figura 1), a tensão no capacitor intermediário C_1 se mostra inferior quando comparada à outras topologias de boost quadráticos tradicionais. As expressões que definem os valores médios destas tensões para a duas topologias são dadas por:

$$V_{C1(cascata)} = \frac{V_i}{(1-D)} \quad (1)$$

$$V_{C1(G)} = \frac{V_i D}{(1-D)}. \quad (2)$$

Artigo submetido em 16/07/2016. Primeira revisão em 22/09/2016. Aceito para publicação em 08/11/2016 por recomendação do Editor Marcelo Cabral Cavalcanti.

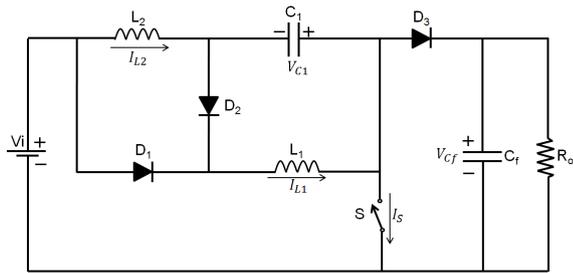


Fig. 1. Conversor boost quadrático G.

Com aplicações onde elevados ganhos estáticos são requeridos e geralmente altas tensões de saída são necessárias, os conversores quadráticos podem encontrar limitações em algumas aplicações por características dos interruptores, que deverão suportar os valores de tensão de saída do conversor durante o bloqueio, exigindo componentes de alto custo e elevadas dimensões. Buscando a redução das tensões de bloqueio dos interruptores os conversores Quadráticos de Três Níveis (QTN) [11]–[13] podem ser utilizados. Nesta arquitetura o conversor volta a operar com dois interruptores, porém, nunca bloqueando a tensão de saída do conversor, possibilitando um melhor dimensionamento dos semicondutores responsáveis pela comutação. A divisão da tensão de bloqueio dos interruptores não é igualitária, mas se torna dependente da tensão intermediária do circuito (V_{C1}).

A estratégia de modulação utilizada para esta família de conversores é a Modulação por Largura de Pulso (PWM) com pulsos concêntricos [13], variações desta modulação também são utilizadas para conversores meia-ponte [14] e ponte completa [15]. Uma forma de onda básica desta modulação é demonstrada na Figura 2.

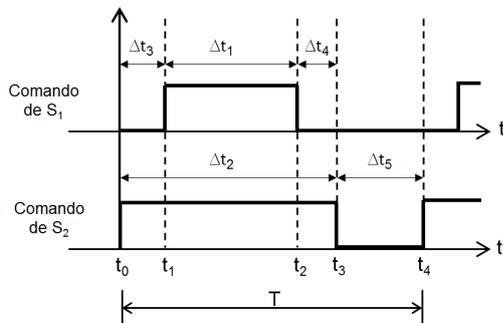


Fig. 2. Pulsos de comando dos interruptores.

A condução do interruptor S_2 é anterior à do interruptor S_1 e seu bloqueio posterior, de forma que S_1 permaneça conduzindo por um intervalo de tempo menor que S_2 . A razão entre os tempos de condução dos interruptores S_1 e S_2 é denominada de α . Este parâmetro altera o ganho de tensão do circuito e também define a divisão da tensão de bloqueio dos interruptores através da variação da tensão em V_{C1} . Caso os dois interruptores operem com o mesmo intervalo de tempo ($\alpha = 1$) as vantagens dessa topologia são perdidas pois algumas características indesejáveis de tensão e corrente nos interruptores passam a estar presentes [12].

II. TOPOLOGIA PROPOSTA

A. Descrição do Circuito

O presente trabalho apresenta uma nova topologia de conversores boost. Denominado de conversor boost quadrático G de três níveis (G-QTN), a configuração da estrutura proposta é visualizada na Figura 3. O conversor é baseado nas topologias de conversores Quadráticos de Três Níveis [12] e boost quadrático G [10], possuindo semelhanças com ambas topologias o conversor apresenta dois interruptores ativos e quatro passivos.

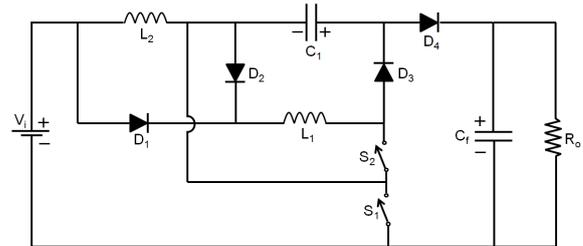


Fig. 3. Conversor boost quadrático G de três níveis proposto.

B. Etapas de Operação e Principais Formas de Onda

Para as explanações acerca das etapas de operação e análises teóricas da topologia proposta, considera-se a idealidade dos componentes e a operação dos dois indutores em modo de condução contínua (CCM), publicações futuras poderão detalhar o funcionamento do circuito em condução descontínua total ou parcial. A estratégia de Modulação utilizada é de PWM com pulsos concêntricos, considera-se também um valor de α igual a 0,8 para que ocorra a divisão de tensão entre os interruptores e nenhum deles bloqueie a tensão de saída do conversor. Da mesma forma que em [12], o valor de α arbitrado possibilita uma divisão de tensão satisfatória entre os interruptores sem comprometer significativamente o ganho do conversor. O comprometimento da comutação de S_1 posterior a S_2 garante, entre outros fatores, a operação dos interruptores com tensões de bloqueio limitadas pela tensão no capacitor C_1 [11]. O conversor operando em CCM apresenta quatro etapas de operação abaixo descritas.

1) *Primeira etapa* (t_0, t_1): Definida pelo intervalo Δt_3 (Figura 4), corresponde ao período inicial onde o interruptor S_2 está conduzindo e S_1 está em bloqueio. A corrente em L_1 circula em roda livre por D_2 , L_1 e S_2 , a corrente I_{L2} decresce pela malha formada por V_i , L_2 , C_1 e D_4 e alimenta o capacitor de saída C_f e a carga R_o . O interruptor S_1 é submetido à diferença entre a tensão de saída e a tensão do capacitor C_1 .

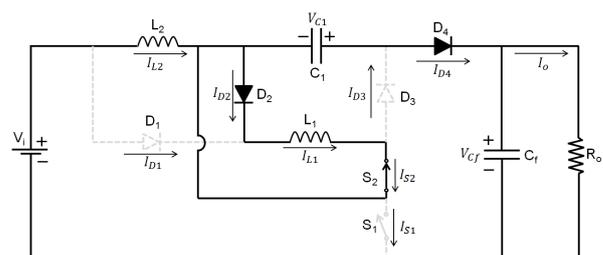


Fig. 4. Primeira etapa de operação do conversor.

2) *Segunda etapa* (t_1, t_2): Na segunda etapa de operação, Figura 5, os dois interruptores estão conduzindo e corresponde ao intervalo de tempo Δt_1 . A corrente I_{L2} cresce linearmente por V_i , L_2 e S_1 , a corrente I_{L1} cresce linearmente pela malha formada por V_i , D_1 , L_1 , S_2 e S_1 . Os diodos D_2 e D_3 ficam reversamente polarizados pela tensão da fonte e do capacitor C_1 , respectivamente. D_4 é bloqueado pela tensão do capacitor de saída C_f que neste momento mantém a tensão sobre a carga.

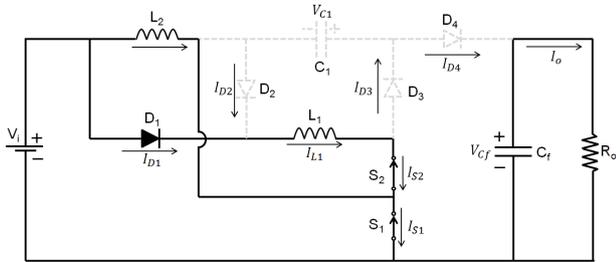


Fig. 5. Segunda etapa de operação do conversor.

3) *Terceira etapa* (t_2, t_3): Conforme Figura 6, verifica-se que a terceira etapa de operação é idêntica à primeira ($\Delta t_4 = \Delta t_3$), de forma que o comportamento das correntes I_{L1} e I_{L2} e as demais características do circuito também permanecem iguais.

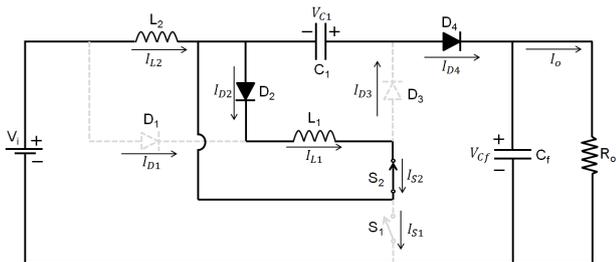


Fig. 6. Terceira etapa de operação do conversor.

4) *Quarta etapa* (t_3, t_4): A quarta e última etapa de operação (Δt_5) pode ser visualizada na Figura 7. Com o bloqueio do interruptor S_2 , corresponde ao único intervalo de tempo onde ambos os interruptores estão bloqueados. A corrente I_{L2} alimenta o capacitor de saída C_f e a carga R_o através de V_i , L_2 , C_1 e D_4 . A corrente de L_1 carrega o capacitor C_1 , que neste momento tem sua corrente definida pela diferença entre as correntes I_{L2} e I_{L1} . O interruptor S_1 bloqueia a diferença entre a tensão de saída e a tensão do capacitor C_1 , por sua vez, o interruptor S_2 bloqueia o mesmo valor da tensão encontrado em C_1 .

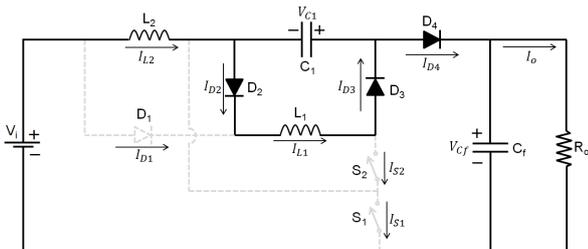


Fig. 7. Quarta etapa de operação do conversor.

As principais formas de onda do conversor operando em

CCM juntamente com a modulação utilizada podem ser visualizadas na Figura 8. A tensão de bloqueio dos dois interruptores é demonstrada bem como as correntes nos indutores L_1 e L_2 , que com o circuito operando em CCM nunca atingem o valor igual a zero.

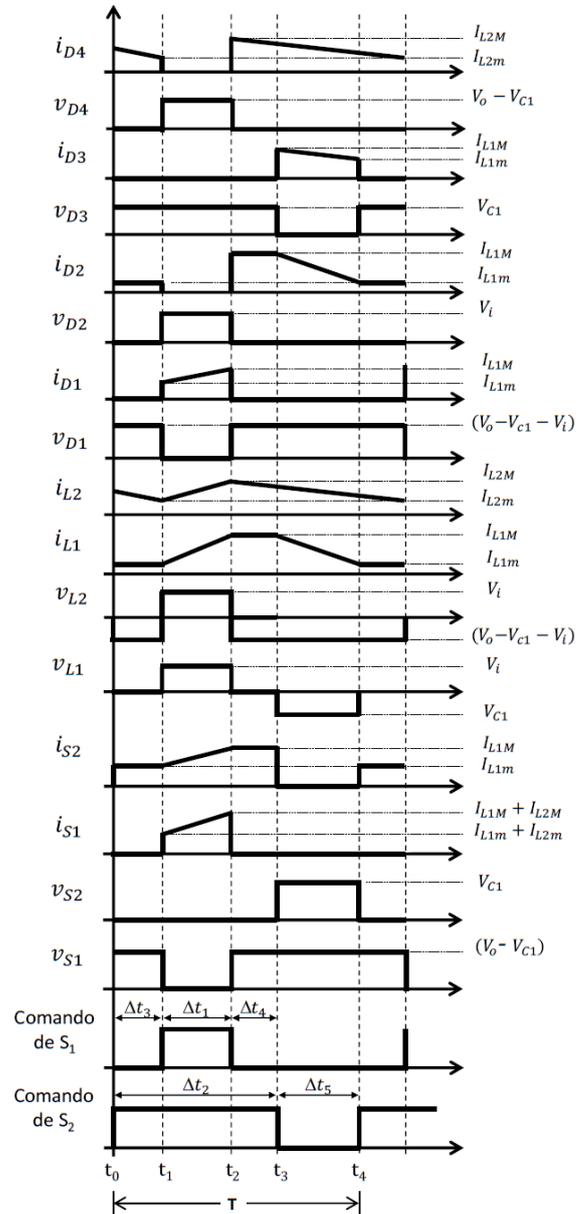


Fig. 8. Principais formas de onda.

C. Ganho Estático

Analisando as formas de onda da Figura 8 é possível se obter o ganho estático do conversor. A razão entre o tempo de condução do interruptor e o período total de comutação define a razão cíclica D para o interruptor S_1 , definida em (3). Considerando a variável α como a razão entre D_1 e D_2 chega-se à (4).

$$D_1 = \frac{\Delta t_1}{T} \quad (3)$$

$$D_1 = \alpha D_2 \quad (4)$$

Efetando-se o balanço de fluxo magnético no indutor L_1 em Δt_1 e Δt_5 encontra-se, respectivamente:

$$V_{L1} = V_i \alpha D_2 T \quad (5)$$

$$V_{L1} = -V_{C1} (T - D_2 T). \quad (6)$$

Como a tensão média nos indutores deve ser nula, trabalhando (5) e (6) e isolando a variável que define tensão no capacitor C_1 , obtém-se:

$$V_{C1} = \frac{V_i \alpha D_2}{1 - D_2}. \quad (7)$$

Efetando-se a mesma operação para o indutor L_2 chega-se à (8), com a igualdade em (7) obtém-se equação final do ganho estático do conversor (9).

$$V_{C1} = \frac{-V_i + V_o (1 - \alpha D_2)}{1 - \alpha D_2} \quad (8)$$

$$G = \frac{V_o}{V_i} = \frac{1 - D_2 (1 - \alpha + \alpha^2 D_2)}{(1 - D_2)(1 - \alpha D_2)} \quad (9)$$

Analisando (4), (7), (8) e (9) nota-se a influência do período de condução de ambos os interruptores no ganho estático do conversor. Desta forma, diferentemente do que acontece com outras topologias de conversores boost, a tensão de saída do conversor de três níveis apresentado é afetada pela razão cíclica de S_1 e de S_2 , demonstrando a importância de uma metodologia de controle para esta arquitetura que deverá analisar o que ocorre com o zero localizado no semiplano direito que aparece nos conversores boost tradicionais [11]. Aplicando-se o limite em (9) com $\alpha = 1$ encontra-se (10), demonstrando a característica quadrática do ganho. Na Figura 9 é possível observar o comportamento do ganho estático em função de D_2 variando-se o parâmetro α , por sua vez, na Figura 10, o ganho estático é apresentado em função de α variando-se D_2 .

$$\lim_{\alpha \rightarrow 1} G = \frac{1 - D_2^2}{(1 - D_2)^2} \quad (10)$$

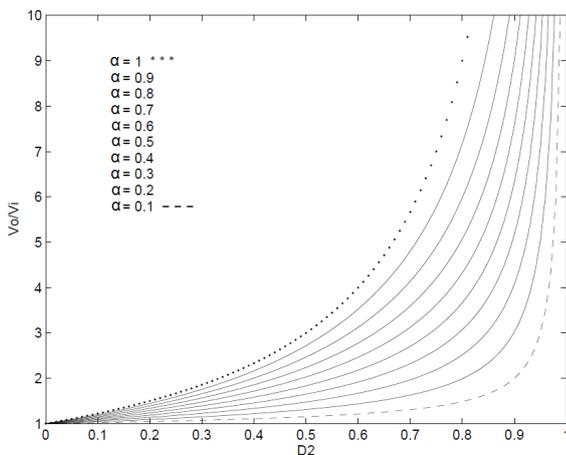


Fig. 9. Ganho estático total (V_o/V_i) por D_2 , variando-se α .

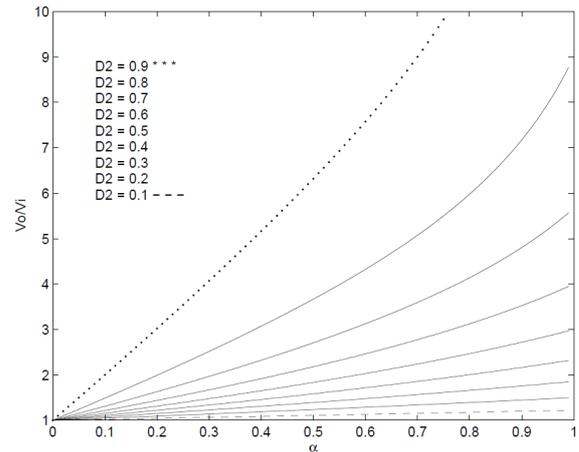


Fig. 10. Ganho estático total (V_o/V_i) por α , variando-se D_2 .

D. Tensão de Bloqueio dos Interruptores

Como características dos conversores de três níveis, a comutação dos interruptores se faz de maneira que ocorra o surgimento do parâmetro α , responsável pela divisão de tensão de bloqueio dos interruptores. Os interruptores S_1 e S_2 também mantêm as características desta família de conversores de nunca bloquearem a tensão de saída do conversor, e ainda passam a apresentar uma melhor divisão desses valores, uma vez que a equação que define o valor da tensão no capacitor C_1 na topologia proposta (7) é equivalente à (2), ou seja, a tensão neste elemento mantém a característica do boost G e tem seu valor reduzido quando comparado ao boost tradicional. As tensões de bloqueio de S_1 e S_2 são dadas respectivamente por (11) e (12). Na Figura 11 observa-se a evolução das tensões de bloqueio dos interruptores nas duas topologias (QTN e G-QTN). Mantendo-se o mesmo valor de α em 0,8 verifica-se que no novo conversor (linha contínua e traço longo), esses valores estão mais próximos, evidenciando uma melhor divisão na tensão de bloqueio dos interruptores. O momento em que os dois interruptores bloqueiam a mesma tensão é representado pelo cruzamento das linhas no gráfico, observa-se que para a topologia G-QTN o cruzamento ocorre com um ganho estático superior ao QTN, possibilitando sua operação em ganhos elevados.

$$V_{S1} = V_o - V_{C1} \quad (11)$$

$$V_{S2} = V_{C1} \quad (12)$$

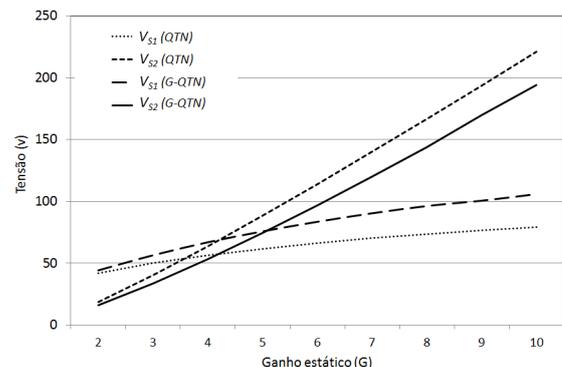


Fig. 11. Tensão de bloqueio dos interruptores.

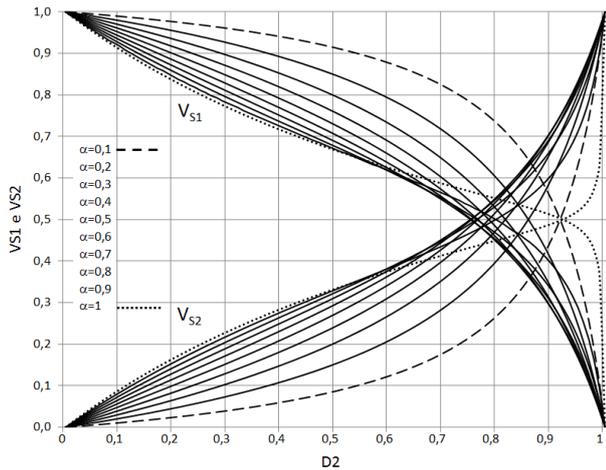


Fig. 12. Esforços de tensão normalizados em S_1 e S_2 .

Os esforços máximos de tensão sobre os interruptores podem ser normalizados em função de V_o . Sendo esta a máxima tensão envolvida durante a conversão é possível visualizar o comportamento dos esforços sobre S_1 e S_2 em função de α e D_2 . As curvas de V_{S1} e V_{S2} podem ser visualizadas na Figura 12, observa-se o cruzamento das mesmas quando as tensões normalizadas são iguais à 0,5 ($\overline{V_{S1}} = \overline{V_{S2}} = 0,5$), este cruzamento ocorre sempre nesta condição tendo em vista que durante o bloqueio dos interruptores tem-se $V_{S1} + V_{S2} = V_o$.

E. Dimensionamento dos Elementos

As equações necessárias para o dimensionamento dos elementos do circuito operando em CCM estão demonstradas na Tabela I.

III. RESULTADOS DA SIMULAÇÃO

O conversor boost quadrático G de três níveis apresentado na Figura 3 foi simulado para um ganho estático de dez vezes e uma potência de 400 W. Os parâmetros utilizados na simulação são mostrados na Tabela II. Considera-se a idealidade dos componentes ativos e o circuito operando em CCM, suas principais formas de onda são mostradas à seguir.

As tensões de entrada, intermediária e de saída tem suas formas de onda visualizadas na Figura 13. Os sinais da corrente nos indutores L_1 e L_2 são demonstrados na Figura 14, observa-se a corrente em L_1 com quatro etapas de operação, sendo duas delas em roda livre.

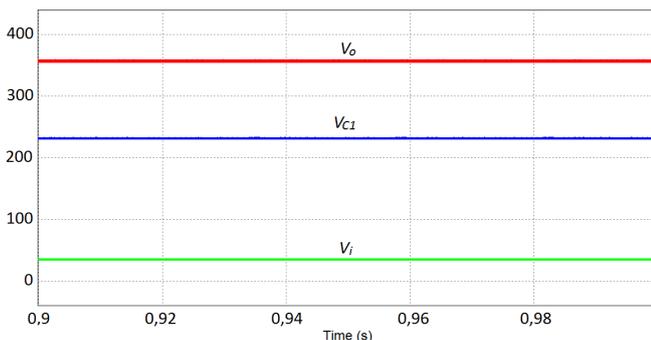


Fig. 13. Tensão de entrada, intermediária e de saída do conversor.

TABELA I
Dimensionamento do Circuito

Corrente média no indutor L_1	$I_{L1} = \frac{I_o}{(1-D_2)}$
Corrente média no indutor L_2	$I_{L2} = \frac{I_o}{(1-aD_2)}$
Indutância do indutor L_1	$L_1 = \frac{V_o}{\Delta I_{L1} f} \cdot \left[\frac{(1-D_2)(1-aD_2)aD_2}{1-D_2+aD_2-(aD_2)^2} \right]$
Indutância do indutor L_2	$L_2 = \frac{V_o}{\Delta I_{L2} f} \cdot \left[\frac{(1-D_2)(1-aD_2)aD_2}{1-D_2+aD_2-(aD_2)^2} \right]$
Capacitância do capacitor C_1	$C_1 = \frac{D_2 a I_o}{(f \Delta V_C)}$
Capacitância do capacitor C_f	$C_f = \frac{D_1 I_o}{(f \Delta V_o)}$
Tensão média no diodo D_1	$V_{D1} = (V_o - V_{C1} - V_i)$
Tensão média no diodo D_2	$V_{D2} = V_i$
Tensão média no diodo D_3	$V_{D3} = V_{C1}$
Tensão média no diodo D_4	$V_{D4} = (V_o - V_{C1})$
Corrente média no diodo D_1	$I_{D1} = I_{L1} \times D_1$
Corrente média no diodo D_2	$I_{D2} = I_{L1} \times (1 - D_1)$
Corrente média no diodo D_3	$I_{D3} = I_{L1} \times (1 - D_2)$
Corrente média no diodo D_4	$I_{D4} = I_{L2} \times (1 - D_1)$
Corrente eficaz no diodo D_1	$I_{D1(RMS)} = I_{L1} \times \sqrt{D_1}$
Corrente eficaz no diodo D_2	$I_{D2(RMS)} = I_{L1} \times \sqrt{(1 - D_1)}$
Corrente eficaz no diodo D_3	$I_{D3(RMS)} = I_{L1} \times \sqrt{(1 - D_2)}$
Corrente eficaz no diodo D_4	$I_{D4(RMS)} = I_{L2} \times \sqrt{(1 - D_1)}$
Corrente média no interruptor S_1	$I_{S1} = (I_{L1} + I_{L2}) \times D_1$
Corrente média no interruptor S_2	$I_{S2} = I_{L1} \times D_2$
Corrente eficaz no interruptor S_1	$I_{S1(RMS)} = (I_{L1} + I_{L2}) \times \sqrt{D_1}$
Corrente eficaz no interruptor S_2	$I_{S2(RMS)} = I_{L1} \times \sqrt{D_2}$

TABELA II
Parâmetros Utilizados na Simulação

Especificações	
Parâmetros	Valor
Tensão média na entrada do conversor	$V_i = 36$ V
Resistência da carga	$R_o = 324$ Ω
Indutância do Indutor L_1	$L_1 = 505$ μ H
Indutância do Indutor L_2	$L_2 = 1,33$ mH
Capacitância do capacitor C_1	$C_1 = 6,75$ μ F
Capacitância do capacitor C_f	$C_f = 4,4$ μ F
Condução do interruptor S_2	$320,66^\circ$
Condução do interruptor S_1	$256,53^\circ$
Relação entre D_1 e D_2	$\alpha = 0,8$
Frequência de operação	$f = 50$ kHz

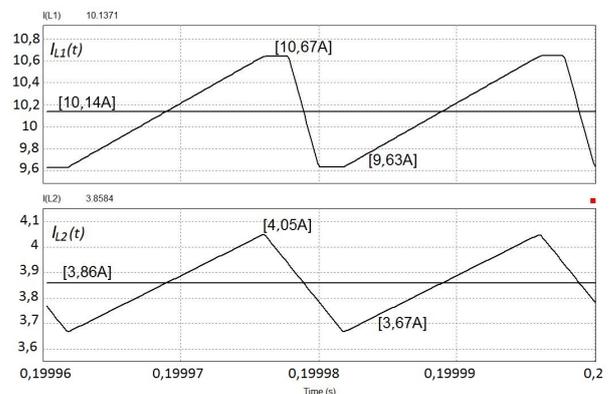


Fig. 14. Corrente nos indutores.

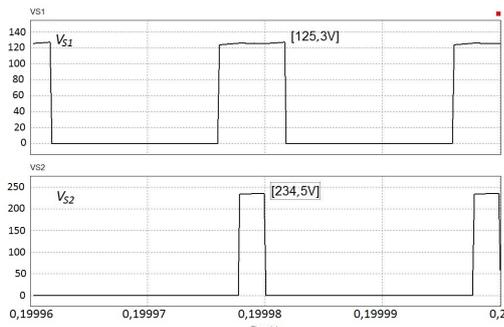


Fig. 15. Tensão nos interruptores.

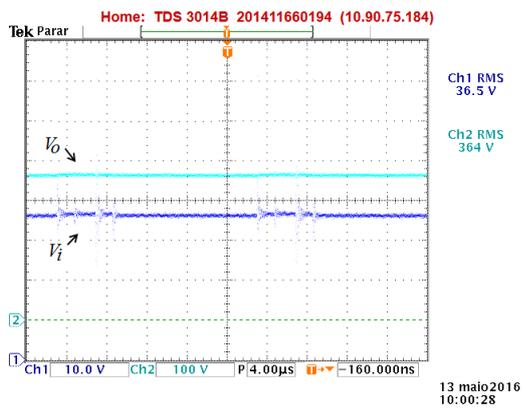


Fig. 16. Tensões de entrada e saída do conversor.

A tensões sobre os interruptores são apresentadas na Figura 15. Considerando as condições ideais do circuito observa-se que esses valores foram grampeados pela tensão intermediária do circuito, validando o conceito do conversor de três níveis.

IV. RESULTADOS EXPERIMENTAIS

O conversor foi implementado em bancada para análise e validação dos resultados. Os parâmetros utilizados no protótipo são os mesmos da simulação. Utilizou-se o semiconductor IRFP260N para o interruptor S_1 e o IRFP360 para S_2 . Diodos MUR1520 foram utilizados em D_1 , D_2 e D_4 , e MUR3040PTG para D_3 . Observa-se a similaridade entre os resultados de simulação com os resultados experimentais, nos quais se nota oscilações em corrente e tensão resultantes da ausência de circuitos *snubbers* e também por características diversas, como a não idealidades dos componentes e efeitos capacitivos e indutivos parasitas presentes no circuito. As principais tensões envolvidas no conversor tem seus sinais representados na Figura 16, observa-se os valores de entrada e saída colhidos em bancada muito próximos ao especificado anteriormente, comprovando o ganho efetivo do conversor de dez vezes. As formas de onda teóricas dos resultados experimentais apresentados são novamente demonstradas na Figura 17 para melhor comprovação dos resultados.

Na Figura 18 encontra-se os sinais das correntes nos indutores, observa-se em L_1 (esquerda) a característica de possuir duas etapas em roda livre.

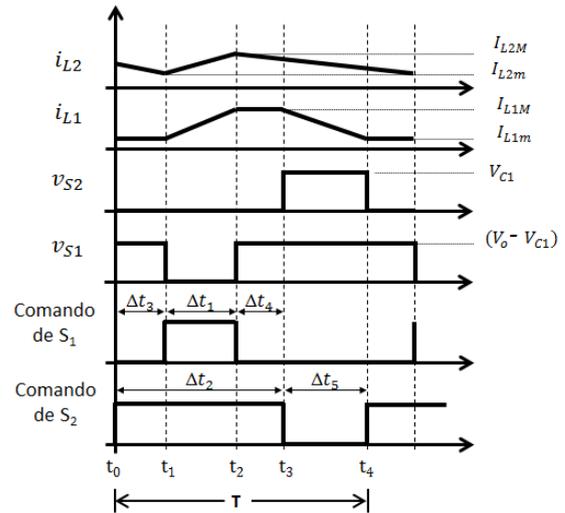


Fig. 17. Principais formas de onda.

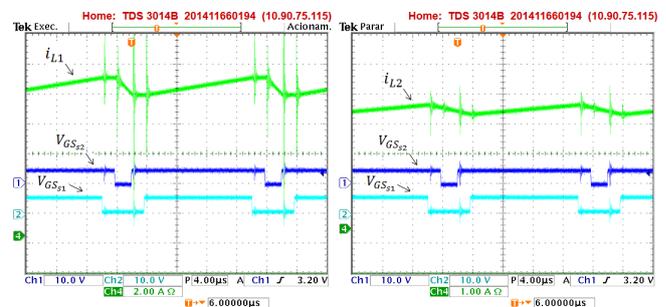


Fig. 18. Corrente nos indutores.

As tensões medidas sobre os interruptores são visualizadas na Figura 19, com S_1 sendo representado pelo sinal da esquerda. Os valores encontrados foram próximos aos esperados e nenhum dos interruptores bloqueou a tensão de saída do conversor.

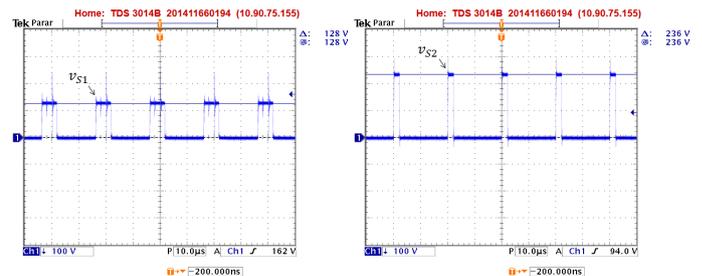


Fig. 19. Tensão de bloqueio dos interruptores.

O rendimento total do circuito pode ser visualizado na Figura 20. A curva obtida pela interpolação de dados demonstra a tendência de rendimento do conversor com a variação da carga e com base nela observa-se que o rendimento final do conversor está em torno de 82%. Sendo os conversores quadráticos equivalentes a uma associação em série de dois conversores, seu rendimento total é o produto dos rendimentos individuais de cada conversor. A melhoria da eficiência pode ser obtida através do uso de técnicas de comutação suave, que será objeto de pesquisa futura para este conversor aqui proposto.

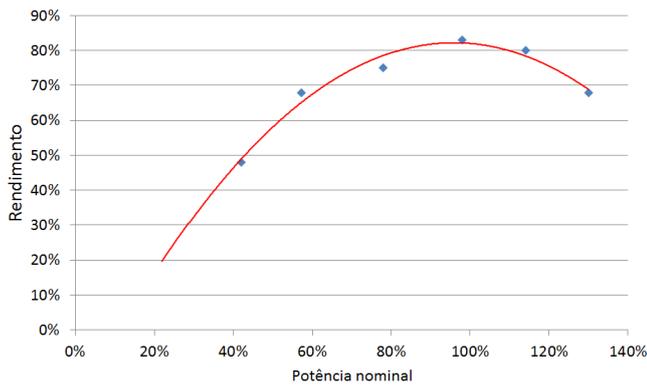


Fig. 20. Rendimento total do circuito.

V. CONCLUSÕES

A integração entre dois conversores boost quadráticos apresentada neste trabalho originou uma nova topologia denominada de conversor boost quadrático G de três níveis. Apresentando a característica dos conversores de três níveis de que os interruptores nunca bloqueiam a tensão de saída do conversor, a topologia proposta apresenta uma melhor divisão desta tensão quando comparada a seus predecessores [11], [12]. O ganho demonstrado apresenta as variáveis D_2 e α , possibilitando um degrau de liberdade ao controle que pode alterar a tensão de saída do conversor e a tensão sobre os seus interruptores. Desta forma, o conversor apresenta características que permitem sua utilização onde elevados ganhos são necessários ou altas tensões de conversão são envolvidas.

Os resultados experimentais validaram as análises teóricas efetuadas e comprovaram as melhores condições de bloqueio dos interruptores, que apresentaram melhor distribuição desses valores. Consequentemente o interruptor S_2 que suportava o maior valor de tensão durante o bloqueio teve esse valor reduzido, esta característica multi-nível melhorada viabiliza a utilização de interruptores que suportam menor tensão, em algumas situações IGBTs podem ser substituídos por Mosfets, propiciando a operação do conversor com maior frequência de comutação sem o comprometimento do rendimento circuito.

AGRADECIMENTOS

Os autores agradecem à Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) e a Fundação Araucária pelo apoio financeiro.

REFERÊNCIAS

- [1] R.-J. Wai, R.-Y. Duan, “High-efficiency power conversion for low power fuel cell generation system”, *IEEE Transactions on Power Electronics*, vol. 20, no. 4, pp. 847–856, July 2005.
- [2] R.-J. Wai, R.-Y. Duan, “High step-up converter with coupled-inductor”, *IEEE Transactions on Power Electronics*, vol. 20, no. 5, pp. 1025–1035, Sept 2005.
- [3] J. Leyva-Ramos, J. M. Lopez-cruz, M. G. Ortiz-lopez, L. H. Diaz-saldierna, “Switching regulator using a high step-up voltage converter for fuel-cell modules”,

IET Power Electronics, vol. 6, no. 8, pp. 1626–1633, September 2013.

- [4] S. K. Mazumder, R. K. Burra, R. Huang, M. Tahir, K. Acharya, “A Universal Grid-Connected Fuel-Cell Inverter for Residential Application”, *IEEE Transactions on Industrial Electronics*, vol. 57, no. 10, pp. 3431–3447, Oct 2010.
- [5] W. Li, X. He, “Review of Nonisolated High-Step-Up DC/DC Converters in Photovoltaic Grid-Connected Applications”, *IEEE Transactions on Industrial Electronics*, vol. 58, no. 4, pp. 1239–1250, April 2011.
- [6] D. Maksimovic, S. Cuk, “Switching converters with wide DC conversion range”, *IEEE Transactions on Power Electronics*, vol. 6, no. 1, pp. 151–157, Jan 1991.
- [7] L. Huber, M. M. Jovanovic, “A design approach for server power supplies for networking applications”, in *Applied Power Electronics Conference and Exposition*, pp. 1163–1169, 2000.
- [8] L. H. S. C. Barreto, E. A. A. Coelho, V. J. Farias, L. C. de Freitas, J. B. Vieira, “An optimal lossless commutation quadratic PWM Boost converter”, in *Applied Power Electronics Conference and Exposition*, pp. 624–629, 2002.
- [9] L. S. Vilefort, F. V. R. Silva, E. A. A. Coelho, L. C. Freitas, L. C. G. d. Freitas, J. B. Vieira Jr, L. R. Barbosa, “Analysis of a soft-single-switched quadratic boost converter”, *Revista Eletrônica de Potência*, vol. 18, no. 03, pp. 1047–1054, Ago 2013.
- [10] R. Kadri, J. P. Gaubert, G. Champenois, M. Mostefaï, “Performance analysis of transformless single switch quadratic boost converter for grid connected photovoltaic systems”, in *International Conference on Electrical Machines (ICEM)*, pp. 1–7, 2010.
- [11] Y. R. de Novaes, A. Rufer, I. Barbi, “A New Quadratic, Three-Level, DC/DC Converter Suitable for Fuel Cell Applications”, in *Power Conversion Conference (PCC)*, pp. 601–607, 2007.
- [12] M. G. Bottarelli, I. Barbi, Y. R. D. Novaes, A. Rufer, “Three-level quadratic non-insulated basic DC-DC converters”, in *European Conference on Power Electronics and Applications (EPE)*, pp. 1–10, 2007.
- [13] A. J. B. Bottion, *Conversores CC-CC básicos não isolados de três níveis*, Dissertação de mestrado, programa de pós-graduação em engenharia elétrica, Universidade Federal de Santa Catarina, Florianópolis, 2005.
- [14] X. Ruan, L. Zhou, Y. Yan, “Soft-switching PWM three-level converters”, *IEEE Transactions on Power Electronics*, vol. 16, no. 5, pp. 612–622, 2001.
- [15] J. R. Pinheiro, I. Barbi, “The three-level ZVS PWM converter: A new concept in high voltage DC-to-DC conversion”, in *International Conference on Industrial Electronics, Control, Instrumentation, and Automation*, pp. 173–178, 1992.

DADOS BIOGRÁFICOS

Marcelo Fiori, possui graduação em Engenharia Elétrica pela Faculdade Metropolitana Londrinense (2011) e mestrado pela Universidade Estadual de Londrina (UEL) em 2016. Suas áreas de interesse são: eletrônica de potência, conversores estáticos, condicionamento de energia.

Lúcio dos Reis Barbosa, possui graduação em engenharia elétrica (1993), mestrado em engenharia elétrica (1996) e doutorado em engenharia elétrica (1999) pela Universidade Federal de Uberlândia. Em 2011 realizou pós-doutorado Sênior junto ao núcleo de Pesquisa em Eletrônica de Potência (NUPEP) também da Universidade Federal de Uberlândia.

Dr. Lúcio é membro da SOBRAEP, atuando como revisor da Revista Eletrônica de Potência além da Revista International IEEE Transactions on Power Electronics.