

CONVERSOR CC-CC DE ALTO GANHO COM DIVISÃO DE ESFORÇOS DE CORRENTE NO ESTÁGIO DE ESTRADA

Sergio Luis Brockveld Junior, Gierri Waltrich

Instituto de Eletrônica de Potência - INEP, Universidade Federal de Santa Catarina - UFSC, Florianópolis - SC, Brasil
e-mail: sergiobrock03@gmail.com, gierri.waltrich@ufsc.br

Resumo – Neste artigo é proposto um conversor CC-CC de alto ganho com divisão de esforços de corrente no estágio de entrada. Este conversor foi idealizado com base na topologia *Boost-Flyback*, a qual tem como principal característica alto ganho de tensão, pelo fato de possuir N saídas em série. Por apresentar alta corrente na entrada do conversor, devido à baixa tensão nesse estágio de potência, é então proposta a divisão de corrente na entrada através da técnica de *interleavead*, isto é, utilizar N conversores em paralelo. A conexão em paralelo na entrada possibilita a divisão de correntes entre os semicondutores, diminuindo-se as perdas do conversor. Para a análise do conversor é desenvolvida a modelagem estática e dinâmica obtendo a função de transferência do conversor para posterior realização do projeto de controladores. Além disso, são apresentados o projeto, as simulações e os resultados experimentais do conversor operando em malha fechada para uma potência de 1,2 kW.

Palavras-chave – Alto Ganho de Tensão, *Boost-flyback*, Conversor DC-DC, *Interleavead*, Modelagem.

HIGH VOLTAGE GAIN DC-DC CONVERTER WITH INPUT STAGE CURRENT EFFORTS DIVISION

Abstract – In this paper is proposed a high gain DC-DC converter with input stage current efforts division. This converter was based in boost-flyback topology which has as main characteristic the high voltage gain, by adding N serial outputs. Due to high input current, caused by low voltage in this stage of power, then is proposed the division of the input current using the interleaved technique, i. e., to use N converters in parallel. The connection in parallel in input enables the division of currents between the semiconductors, reducing the losses of converter. For the analysis of converter is developed the static and dynamic modeling, and getting the transfer function of converter for subsequent control designs. Besides that, experimental results are presented for the converter operating in closed loop for 1.2 kW.

Keywords – *Boost-flyback*, DC-DC Converter, High Voltage Gain, *Interleavead*, Modeling.

Artigo submetido em 20/01/2017. Primeira revisão em 03/04/2017. Aceito para publicação em 02/06/2017 por recomendação do Editor Marcelo Cabral Cavalcanti.

I. INTRODUÇÃO

O conversor *boost* é muito utilizado devido a sua simplicidade e baixo número de componentes. Teoricamente, o conversor *boost* é capaz de fornecer uma alta tensão na saída com o aumento da razão cíclica. No entanto, na prática, isso não ocorre, pois existem elementos parasitas que acabam diminuindo o ganho do conversor [1]. Outro fator importante a ser observado é o fato de que para se obter maiores ganhos de tensão, deve ser adotada uma razão cíclica próxima à unidade, acarretando dificuldades na implementação.

Outro conversor muito utilizado é o conversor *flyback*, capaz de fornecer ganhos relativamente mais elevados comparado ao conversor *boost*, devido ao seu ganho ser proporcional ao número de espiras. No entanto, sua aplicação se limita a baixas potências, pois a indutância de dispersão do transformador acaba ocasionando relativo estresse de tensão e de corrente nos semicondutores [2]. Uma alternativa para diminuir os estresses é a adição de circuitos grampeadores, entretanto, ao mesmo tempo, são adicionadas perdas, como descritos em [3], [4].

O conversor *boost-flyback* proposto por [5] é a combinação equivalente dos conversores *boost* e *flyback*. Os conversores compartilham o indutor acoplado e suas respectivas saídas são conectadas em série. Devido à conexão série na saída, o conversor *boost-flyback* pode fornecer ganhos elevados de tensão e, devido ao acoplamento, fornece um caminho para descarga da energia armazenada na indutância de dispersão sem a adição de circuitos grampeadores, o que contribui para uma maior eficiência do conversor.

As qualidades do conversor *boost-flyback* fazem com que o mesmo seja utilizado em muitas aplicações. Como apresentado em [6]–[8], devido ao seu elevado ganho de tensão e reduzido estresse nos semicondutores, o mesmo é indicado para aplicações em veículos elétricos. O conversor *boost-flyback* também pode ser utilizado em aplicações fotovoltaicas, conforme apresentado por [9]–[11], pois apresenta elevada eficiência e pode ser utilizado como conversor CC-CA [12]. Em [13]–[16], são apresentadas aplicações do conversor *boost-flyback* em sistemas com correção de fator de potência.

No entanto, sua aplicação se limita a sistemas de baixa potência, pois, conforme a potência é elevada, os esforços de corrente na entrada elevam-se, resultando em perdas elevadas nos semicondutores. Com a conexão em paralelo na entrada, como apresentado na Figura 1, torna-se possível dividir as correntes entre os semicondutores, diminuindo as perdas, e elevar ainda mais o ganho.

Esta característica é importante, pois com baixa tensão de entrada e potências elevadas, como, por exemplo, em veículos

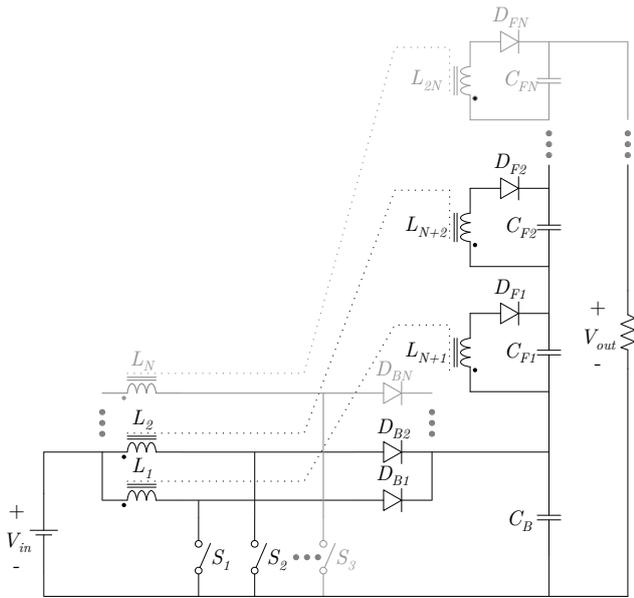


Fig. 1. Conversor *boost-flyback* com N conversores em paralelo no estágio de entrada.

elétricos, a corrente de entrada torna-se muito elevada.

Estando-se ciente da aplicabilidade da estrutura proposta, é realizado um estudo mais aprofundado desta estrutura. São assim apresentadas neste artigo as etapas de operação, modelagem estática e dinâmica, obtenção dos controladores e construção de um protótipo de 1,2 kW para validar os conceitos teóricos desenvolvidos neste manuscrito.

II. ETAPAS DE OPERAÇÃO

A seguir, será apresentada uma análise estática do conversor proposto. De forma a tornar a análise do conversor mais intuitiva, o indutor acoplado será substituído pelo seu modelo elétrico equivalente, conforme apresentado em [17]. Desconsiderando as indutâncias de dispersão, é possível definir assim um circuito elétrico equivalente, conforme ilustrado na Figura 2.

Para a análise ideal, consideram-se todos os componentes livres de elementos parasitas e os interruptores S_1 , S_2 e S_3 operando defasados em 120° com frequência fixa, razão cíclica variável e o conversor operando no modo de condução contínua, tanto para as etapas *boost*, como para as etapas *flyback*. É levado em consideração a corrente na magnetizante dos indutores acoplados para definir o modo de condução.

Consequentemente, o conversor proposto apresenta seis etapas de operação, as quais são ilustradas na Figura 3. As principais formas de onda teóricas do conversor são apresentadas na Figura 4.

- **Primeira etapa:** Os interruptores S_1 e S_3 estão comandados a conduzir e S_2 encontra-se bloqueado, os diodos D_{B1} , D_{B3} , D_{F1} , D_{F3} encontram-se reversamente polarizados e os diodos D_{B2} e D_{F2} estão conduzindo. Desta forma, os capacitores C_B e C_{F2} são carregados, e os capacitores C_{F1} e C_{F3} são descarregados fornecendo energia para a carga;
- **Segunda etapa:** O interruptor S_1 está comandado a conduzir e os interruptores S_2 e S_3 bloqueados, os diodos

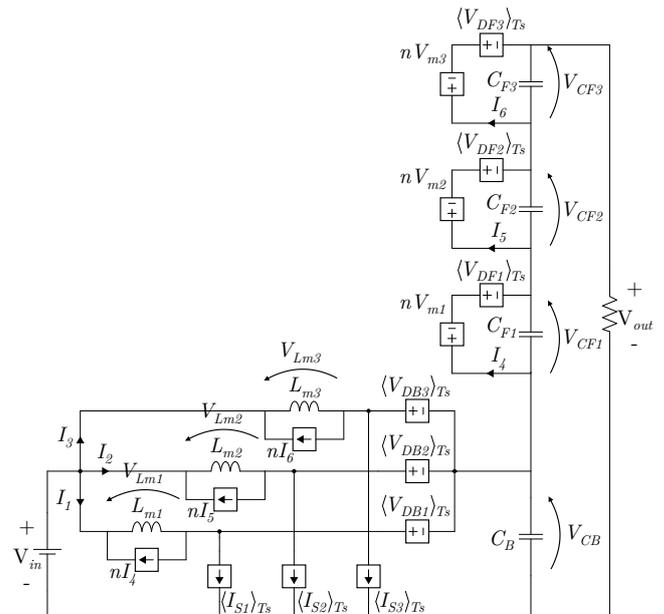


Fig. 2. Conversor proposto modelado com fontes controladas.

D_{B1} e D_{F1} encontram-se reversamente polarizados e os diodos D_{B2} , D_{B3} , D_{F2} e D_{F3} estão conduzindo. Assim, os capacitores C_B , C_{F2} e C_{F3} são carregados e C_{F1} descarrega fornecendo energia para a carga;

- **Terceira etapa:** Os interruptores S_1 e S_2 estão comandados a conduzir e S_3 encontra-se bloqueado, os diodos D_{B1} , D_{B2} , D_{F1} , D_{F2} encontram-se reversamente polarizados e os diodos D_{B3} e D_{F3} estão conduzindo. Desta maneira, os capacitores C_B e C_{F3} são carregados, e os capacitores C_{F1} e C_{F2} são descarregados fornecendo energia para a carga;
- **Quarta etapa:** O interruptor S_2 está comandado a conduzir e os interruptores S_1 e S_3 bloqueados, os diodos D_{B2} e D_{F2} encontram-se reversamente polarizados e os diodos D_{B1} , D_{B3} , D_{F1} e D_{F3} estão conduzindo. Desta forma, os capacitores C_B , C_{F1} e C_{F3} são carregados e C_{F2} descarrega fornecendo energia para a carga;
- **Quinta etapa:** Os interruptores S_2 e S_3 estão comandados a conduzir e S_1 encontra-se bloqueado, os diodos D_{B2} , D_{B3} , D_{F2} e D_{F3} encontram-se reversamente polarizados e os diodos D_{B1} e D_{F1} estão conduzindo. Assim, os capacitores C_B e C_{F1} são carregados, e os capacitores C_{F2} e C_{F3} são descarregados, fornecendo energia para a carga;
- **Sexta etapa:** O interruptor S_3 está comandado a conduzir e os interruptores S_1 e S_2 bloqueados, os diodos D_{B3} e D_{F3} encontram-se reversamente polarizados e os diodos D_{B1} , D_{B2} , D_{F1} e D_{F2} estão conduzindo. Desta maneira, os capacitores C_B , C_{F1} e C_{F2} são carregados e C_{F3} descarrega fornecendo energia para a carga;

O ganho estático do conversor proposto em regime permanente pode ser obtido analisando-se a forma de onda das tensões nos indutores L_{m1} , L_{m2} e L_{m3} da Figura 4. Sabendo que a tensão de saída do conversor é a soma das tensões dos capacitores, o ganho do conversor pode ser definido por:

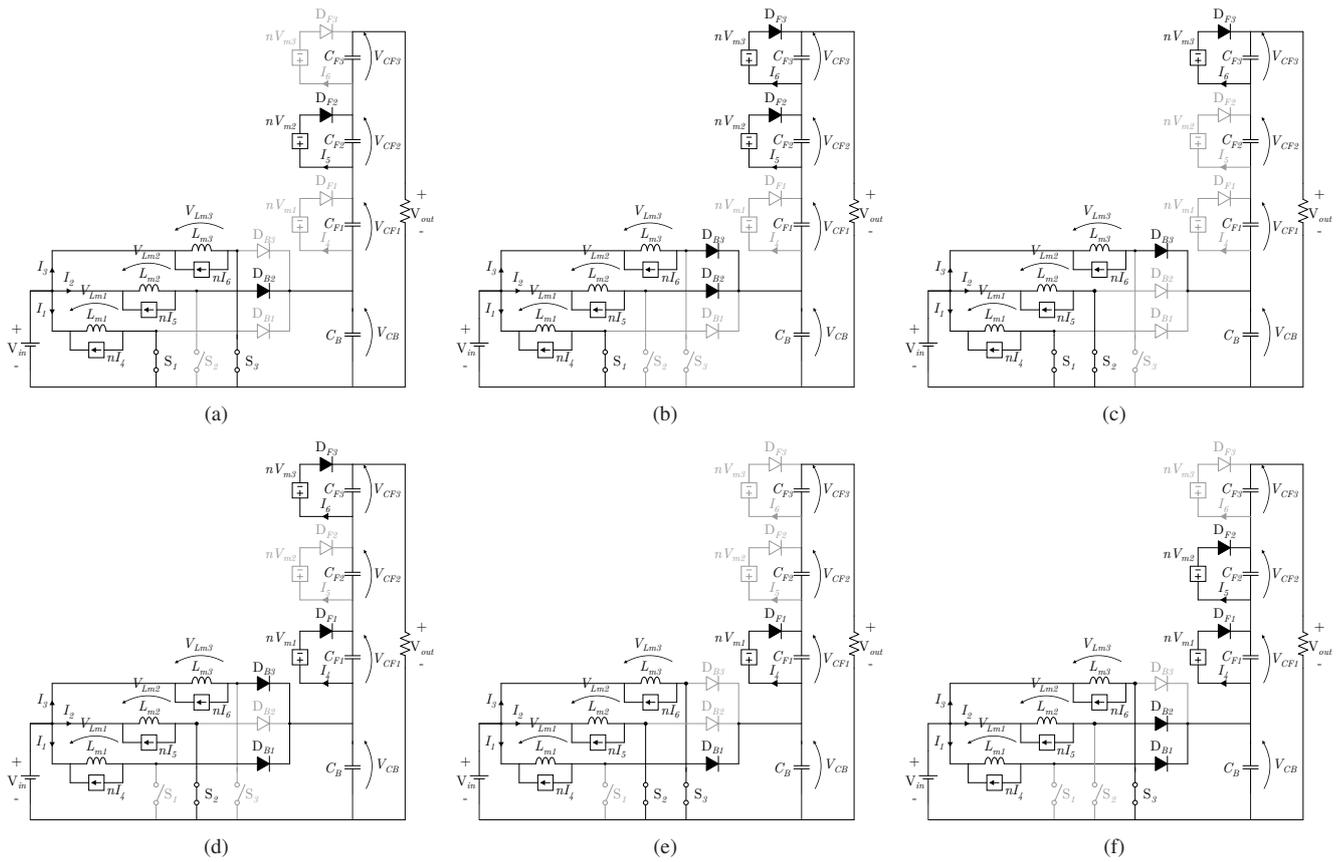


Fig. 3. Etapas de operação do conversor *Boost-Flyback*: (a) primeira etapa, (b) segunda etapa, (c) terceira etapa, (d) quarta etapa, (e) quinta etapa, (f) sexta etapa.

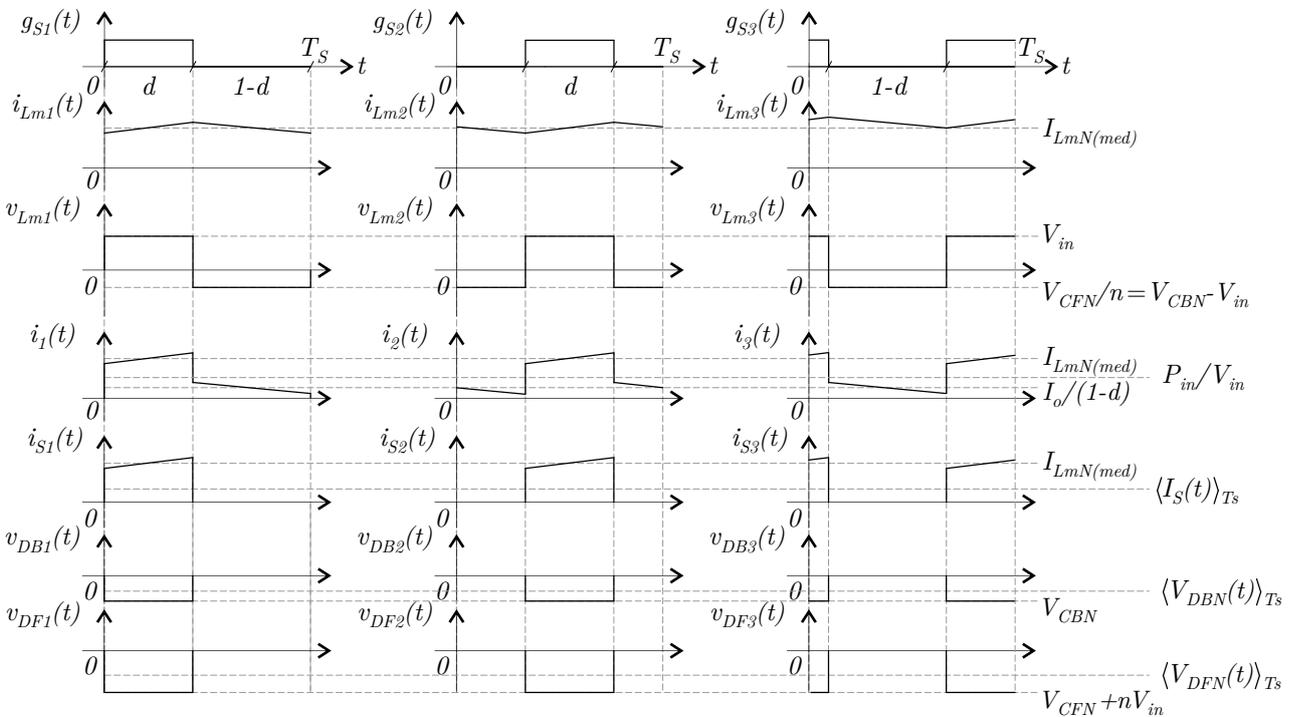


Fig. 4. Principais formas de onda do conversor proposto.

$$G_{BF}(d) = \frac{(1 + 3nd)}{1 - d} \quad (1)$$

onde n é a relação de espiras dos indutores acoplados, e d a razão cíclica.

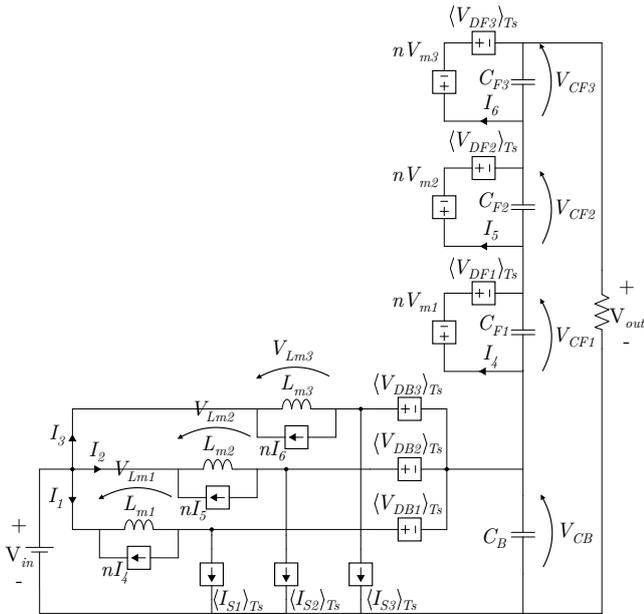


Fig. 5. Modelo médio de grandes sinais do conversor proposto.

III. MODELAGEM DO CONVERSOR

Com o objetivo de obter a função de transferência da planta do conversor em análise, será feita a modelagem em pequenos sinais do conversor. Para isso, serão linearizadas as funções das correntes nos interruptores e das tensões nos diodos no ponto de operação.

De forma a diminuir o número de equações, será adotada a notação $X_{Y(1,2,3)}$ referente às grandezas X_{Y1} , X_{Y2} e X_{Y3} . Portanto, as correntes médias nos interruptores ($\langle I_{S(1,2,3)}(t) \rangle_{Ts}$) e as tensões médias nos diodos das saídas *boost* ($\langle V_{DB(1,2,3)}(t) \rangle_{Ts}$) e *flyback* ($\langle V_{DF(1,2,3)}(t) \rangle_{Ts}$) em um período de comutação são definidas por:

$$\begin{cases} \langle I_{S(1,2,3)}(t) \rangle_{Ts} = I_{Lm(1,2,3)}(t) d(t) \\ \langle V_{DB(1,2,3)}(t) \rangle_{Ts} = -V_{CB}(t)(1-d(t)) \\ \langle V_{DF(1,2,3)}(t) \rangle_{Ts} = -(V_{CB}(t) + nV_{in}(t))(1-d(t)) \end{cases} \quad (2)$$

onde $I_{Lm(1,2,3)}$ corresponde à corrente média na magnetizante dos indutores acoplados; V_{CB} , à tensão no capacitor da saída *boost*; V_{in} , à tensão de entrada e d , à razão cíclica.

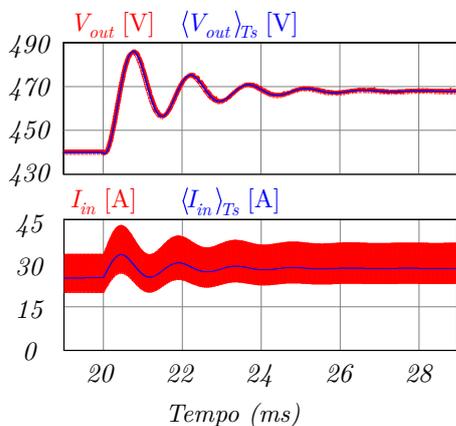


Fig. 6. Validação do modelo médio de grandes sinais do conversor proposto.

Utilizando-se das expressões em (2), é possível obter o modelo médio de grandes sinais, onde o circuito é montado utilizando fontes de correntes e tensões controladas, os quais substituirão os semicondutores do conversor como apresentado na Figura 5, cujos valores das fontes correspondem aos valores médios quase instantâneos.

Com o objetivo de validar o modelo da Figura 5, foi realizada uma simulação comparando o circuito comutado com o modelo apresentado anteriormente, cujo resultado da simulação está ilustrado na Figura 6.

Percebe-se que o modelo com fontes controladas (curvas em azul) tem o mesmo comportamento do circuito comutado (curvas em vermelho), validando o modelo obtido descrito na Figura 5.

A. Linearização no Ponto de Operação

As equações descritas em (2) são equações não lineares, pois envolvem multiplicações de grandezas variantes no tempo. Técnicas de análise de circuito, tais como transformada de Laplace e métodos no domínio da frequência, não são permitidas em sistemas não lineares. Portanto, as equações apresentadas em (2) devem ser linearizadas para que seja possível construir o modelo CA de pequenos sinais do conversor.

Portanto, para realizar a modelagem serão adicionadas pequenas perturbações nas equações dos valores médios quase instantâneos. A notação adotada para as variáveis CA de pequenos sinais será \tilde{x}_Y referente à variável de valor CC X_Y , assim, resultando em

$$\langle I_{S(1,2,3)}(t) \rangle_{Ts} = I_{S(1,2,3)} + \tilde{i}_{S(1,2,3)}(t) \quad (3)$$

$$\langle V_{DB(1,2,3)}(t) \rangle_{Ts} = V_{DB(1,2,3)} + \tilde{v}_{DB(1,2,3)}(t) \quad (4)$$

$$\langle V_{DF(1,2,3)}(t) \rangle_{Ts} = V_{DF(1,2,3)} + \tilde{v}_{DF(1,2,3)}(t) \quad (5)$$

$$I_{Lm(1,2,3)}(t) = I_{Lm(1,2,3)} + \tilde{i}_{Lm(1,2,3)}(t) \quad (6)$$

$$V_{CF(1,2,3)}(t) = V_{CF(1,2,3)} + \tilde{v}_{CF(1,2,3)}(t) \quad (7)$$

$$V_{CB}(t) = V_{CB} + \tilde{v}_{CB}(t) \quad (8)$$

$$V_{in}(t) = V_{in} + \tilde{v}_{in}(t) \quad (9)$$

$$d(t)_{Ts} = D + \tilde{d}(t). \quad (10)$$

Assumindo que a parcela CA é muito menor que a CC, é possível linearizar (2).

Substituindo (3) e (6) em (2), obtém-se

$$I_{S(1,2,3)} + \tilde{i}_{S(1,2,3)}(t) = [I_{Lm(1,2,3)} + \tilde{i}_{Lm(1,2,3)}(t)][D + \tilde{d}(t)]. \quad (11)$$

Aplicando a propriedade distributiva em (11) e separando os termos de 1ª e 2ª ordem e termos CC, obtém-se

$$\underbrace{I_{S(1,2,3)}}_{CC} + \underbrace{\tilde{i}_{S(1,2,3)}(t)}_{1^{\text{a}} \text{ ordem CA}} = \underbrace{I_{Lm(1,2,3)}D}_{CC} + \underbrace{\tilde{i}_{Lm(1,2,3)}(t)D + I_{Lm(1,2,3)}\tilde{d}(t)}_{1^{\text{a}} \text{ ordem CA}} + \underbrace{\tilde{i}_{Lm(1,2,3)}(t)\tilde{d}(t)}_{2^{\text{a}} \text{ ordem CA}} \quad (12)$$

Separando os termos CC e CA, pode-se escrever

$$I_{S(1,2,3)} = I_{Lm(1,2,3)}D \quad (13)$$

que representa a corrente no ponto de operação, e

$$\tilde{i}_{S(1,2,3)}(t) = \tilde{i}_{Lm(1,2,3)}(t)D + I_{Lm(1,2,3)}\tilde{d}(t) \quad (14)$$

que representam a variação de pequenos sinais das correntes nos interruptores. Os termos CA de segunda ordem são muito pequenos e não lineares, no entanto, são muito menores que os termos CA de primeira ordem e, assim, podem ser desconsiderados devido a sua baixa influência.

Seguindo o mesmo procedimento para as tensões nos diodos, obtém-se

$$\tilde{v}_{DB}(t) = -\tilde{v}_{CB}(t)D - V_{CB}\tilde{d}(t) \quad (15)$$

$$\tilde{v}_{DF(1,2,3)}(t) = -\tilde{v}_{CB}(t)D - (V_{CB} + nV_{in})\tilde{d}(t). \quad (16)$$

Após realizadas as linearizações é possível, a partir do modelo médio de grandes sinais da Figura 5, obter o modelo CA de pequenos sinais da Figura 7.

O modelo CA de pequenos sinais da Figura 7 trata de um circuito linear que, à vista disso, pode ser solucionado utilizando técnicas convencionais de análise de circuitos lineares. A seguir serão obtidas as funções de transferência da corrente de entrada e da tensão de saída pela razão cíclica.

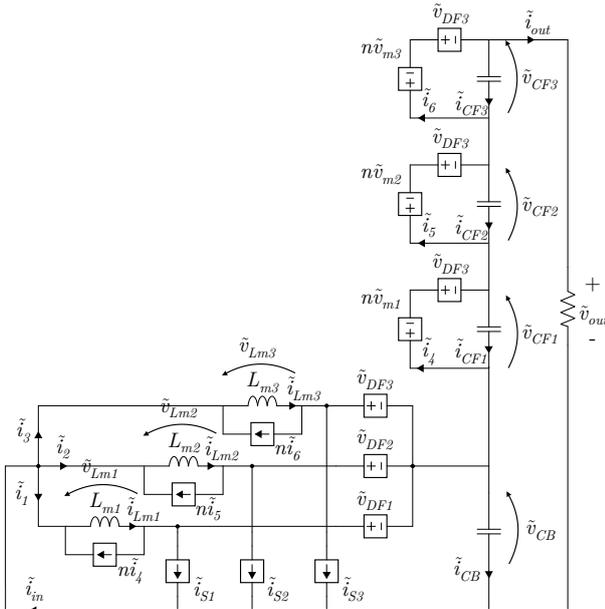


Fig. 7. Modelo CA de pequenos sinais.

B. Obtenção da Função de Transferência da Corrente de Entrada Pela Razão Cíclica \tilde{i}_{in}/\tilde{d}

Uma vez obtido o modelo CA de pequenos sinais do conversor proposto, pode-se então solucionar o circuito de forma a obter o função de transferência da corrente de entrada \tilde{i}_{in} em função da razão cíclica \tilde{d} .

As equações que descrevem o circuito, mostradas a seguir:

$$\begin{cases} \tilde{i}_{S(1,2,3)}(t) = \tilde{i}_{Lm(1,2,3)}(t)D + I_{Lm(1,2,3)}\tilde{d}(t) \\ \tilde{v}_{DB}(t) = -\tilde{v}_{CB}(t)D - V_{CB}\tilde{d}(t) \\ \tilde{v}_{DF(1,2,3)}(t) = -\tilde{v}_{CB}(t)D - (V_{CB} + nV_{in})\tilde{d}(t) \\ \tilde{v}_{Lm(1,2,3)}(t) = L_{m(1,2,3)}\frac{d\tilde{i}_{Lm(1,2,3)}(t)}{dt} \\ \tilde{v}_{CB}(t) = \frac{1}{C_B} \int \tilde{i}_{CB}(t)dt \\ \tilde{v}_{CF(1,2,3)}(t) = \frac{1}{C_{F(1,2,3)}} \int \tilde{i}_{CF(1,2,3)}(t)dt \end{cases} \quad (17)$$

podem ser reescritas na forma:

$$\begin{cases} \tilde{i}_{S(1,2,3)}(s) = \tilde{i}_{Lm(1,2,3)}(s)D + I_{Lm(1,2,3)}\tilde{d}(s) \\ \tilde{v}_{DB}(s) = -\tilde{v}_{CB}(s)D - V_{CB}\tilde{d}(s) \\ \tilde{v}_{DF(1,2,3)}(s) = -\tilde{v}_{CB}(s)D - (V_{CB} + nV_{in})\tilde{d}(s) \\ \tilde{v}_{Lm(1,2,3)}(s) = sL_{m(1,2,3)}\tilde{i}_{Lm(1,2,3)}(s) \\ \tilde{v}_{CB}(s) = \frac{\tilde{i}_{CB}(s)}{sC_B} \\ \tilde{v}_{CF(1,2,3)}(s) = \frac{\tilde{i}_{CF(1,2,3)}(s)}{sC_{F(1,2,3)}} \end{cases} \quad (18)$$

após aplicação da transformada de Laplace.

Aplicando as leis de Kirchhoff nas malhas e nós do circuito da Figura 7, considerando $C_F = C_{F1} = C_{F2} = C_{F3}$ e $L_m = L_{m1} = L_{m2} = L_{m3}$, as equações que regem o comportamento do circuito são definidas por

$$\begin{cases} \tilde{i}_{CF(1,2,3)}(s) = \frac{s(V_{CF} + nV_{in})C_F\tilde{d}(s)}{1-D} - \frac{\tilde{i}_{Lm(1,2,3)}(s)s^2nL_mC_F}{1-D} \\ \tilde{i}_{CB}(s) = \frac{sV_{CB}C_B\tilde{d}(s)}{1-D} - \frac{\tilde{i}_{Lm(1,2,3)}(s)s^2L_mC_B}{1-D} \\ \tilde{i}_o(s) = \frac{\tilde{i}_{CB}(s)}{sC_BR_o} + \frac{3\tilde{i}_{CF(1,2,3)}(s)}{sC_FR_o} \\ \tilde{i}_{(4,5,6)}(s) = \tilde{i}_{CF(1,2,3)}(s) + \tilde{i}_o(s) \\ \tilde{i}_{in}(s) = 3\tilde{i}_{(1,2,3)}(s) = \tilde{i}_{Lm(1,2,3)}(s) - n\tilde{i}_4(s) \\ \tilde{i}_{Lm(1,2,3)}(s) = \frac{3I_{Lm(1,2,3)}\tilde{d}(s) + \tilde{i}_{CB}(s) + \tilde{i}_o(s) + 3n\tilde{i}_{(4,5,6)}(s)}{1-D} \end{cases} \quad (19)$$

Resolvendo o sistema de equações (19), a corrente $\tilde{i}_{in}(s)$ é definida por

$$\tilde{i}_{in}(s) = \frac{a_2 s^2 + a_1 s + a_0}{b_2 s^2 + b_1 s + b_0} \tilde{d}(s) \quad (20)$$

onde as constantes a_2 , a_1 , a_0 , b_2 , b_1 e b_0 são respectivamente descritas por

$$\left\{ \begin{array}{l} a_2 = L_m [I_{Lm(med)} C_F R_o n^2 (D-1) \\ \quad + n(C_B + C_F)(nV_{in} - nV_{CB} + V_{CF})] \\ a_1 = R_o (D-1) [(nV_{in} + V_{CF}) C_F D n \\ \quad + C_B V_{CB}] + I_{Lm(med)} n (D-1) (n+1) \\ a_0 = (nV_{in} + V_{CB} + V_{CF})(D^2 n - D n \\ \quad + D - 1) + I_{Lm(med)} R_o (2D - D^2 - 1) \\ b_2 = L_m R_o (C_F n^2 + C_B)(D-1) \\ b_1 = L_m (n^2 + 2n + 1)(D-1) \\ b_0 = R_o (D^2 - 2D + 1)(D-1). \end{array} \right. \quad (21)$$

Dividindo ambos os lados de (20) por $\tilde{d}(s)$ obtém-se a função de transferência da corrente de entrada pela razão cíclica, definida por

$$FT_{i}(s) = \frac{\tilde{i}_{in}(s)}{\tilde{d}(s)} = \frac{a_2 s^2 + a_1 s + a_0}{b_2 s^2 + b_1 s + b_0}. \quad (22)$$

C. Obtenção da Função de Transferência da Tensão de Saída Pela Razão Cíclica $\tilde{v}_{out}/\tilde{d}$

Para obter a função de transferência da tensão de saída pela razão cíclica, primeiramente deve-se resolver o sistema de equações (19) de forma a obter a corrente de saída. Assim, aplicando a lei de *Ohm* é possível escrever a equação

$$\tilde{v}_{out}(s) = \frac{c_1 s + c_0}{d_2 s^2 + d_1 s + d_0} \tilde{d}(s) \quad (23)$$

que representa a tensão de saída do circuito da Figura 7. As constantes c_1 , c_0 , d_2 , d_1 e d_0 são descritas por

$$\left\{ \begin{array}{l} c_1 = -3R_o I_{Lm(avg)} L_m (D-1)(3n+1) \\ c_0 = -3R_o (3nV_{in} + V_{CB} + 3V_{CF})(D-1)^2 \\ d_2 = L_m R_o (3C_F n^2 + C_B)(D-1) \\ d_1 = L_m (9n^2 + 2n + 1)(D-1) \\ d_0 = 3R_o (D^2 - 2D + 1)(D-1). \end{array} \right. \quad (24)$$

Por fim, dividindo ambos os lados de (23) por $\tilde{d}(s)$, encontra-se

$$FT_{vout}(s) = \frac{\tilde{v}_{out}(s)}{\tilde{d}(s)} = \frac{c_1 s + c_0}{d_2 s^2 + d_1 s + d_0} \quad (25)$$

que representa a função de transferência da tensão de saída

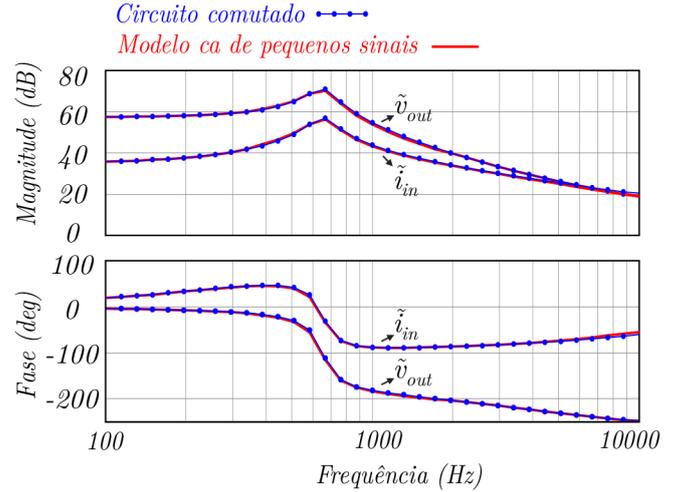


Fig. 8. Diagrama de bode do modelo CA de pequenos sinais e do circuito comutado.

pela razão cíclica.

Para validar as funções de transferências obtidas, são comparados os diagramas de bode dos modelos com os diagramas de bode do circuito comutado, como apresentado na Figura 8. Nota-se que o modelo CA de pequenos sinais corresponde ao conversor modelado.

IV. PROJETO DA MALHA DE CONTROLE

A malha de controle implementada está representada no diagrama de blocos da Figura 9. A área hachurada da Figura 9 representa a malha de controle da corrente de entrada, e o diagrama completo representa a malha de controle da tensão de saída. Portanto, dois controladores devem ser projetados, um controlador de corrente ($C_i(s)$) e um controlador de tensão ($C_v(s)$).

$FT_{vf}(s)$ e $FT_{if}(s)$ são filtros *anti-aliasing* utilizados nas medições de corrente e tensão. Os parâmetros k_{pwm} , k_i , k_v e k_{adc} são, respectivamente, os ganhos do modulador PWM, do sensor de corrente, do sensor de tensão e do conversor analógico digital. Os requisitos de controle considerados para o projeto dos controladores estão descritos na Tabela I.

As frequências de corte dos controladores foram definidas de forma a garantir o desacoplamento em frequência entre as malhas de controle de corrente e tensão. As margens de fase dos controladores foram escolhidas de forma a limitar o sobressinal e garantir estabilidade.

O ganho e a frequência do zero do controlador de corrente obtidos para os requisitos anteriormente citados foram $k_{ci} = 0,33$ e $\omega_{zi} = 5,38 \cdot 10^3$ rad/s. Para o controlador de tensão, os mesmos parâmetros são $k_{cv} = 1,9$ e $\omega_{zv} = 1,62 \cdot 10^3$ rad/s.

TABELA I
Especificações de Controle

f_{ci}	5 kHz	Frequência de corte do controlador de corrente
f_{cv}	250 Hz	Frequência de corte do controlador de tensão
$M_{i\emptyset}$	50°	Margem de fase do controlador de corrente
$M_{v\emptyset}$	80°	Margem de fase do controlador de tensão
k_{pwm}	1/1800	Ganho do modulador PWM
k_{adc}	4096/3,3	Ganho do conversor A/D
k_i	0,25	Ganho do sensor de corrente
k_v	0,008	Ganho do sensor de tensão

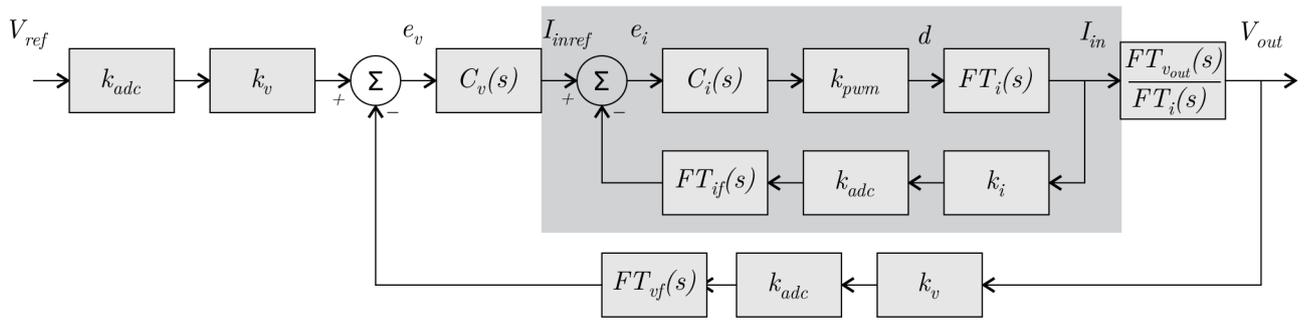


Fig. 9. Diagrama de blocos da malha de controle implementada.

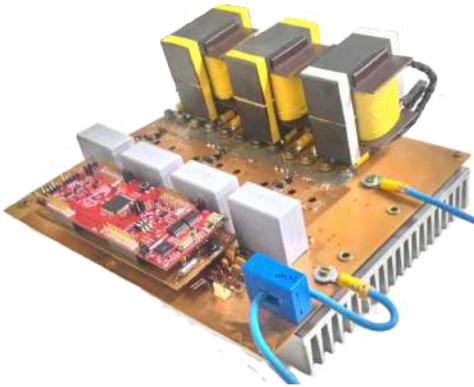


Fig. 10. Protótipo desenvolvido.

V. RESULTADOS EXPERIMENTAIS

Um protótipo de 1200 W (Figura 10) foi desenvolvido com o intuito de validar os conceitos teóricos desenvolvidos para o conversor proposto. Os principais componentes e parâmetros utilizados nos experimentos são apresentados na Tabela II.

A Figura 11 apresenta as principais formas de onda obtidas experimentalmente do conversor proposto. Estão representadas as formas de onda de tensão nos semicondutores e da corrente do indutor acoplado em um dos conversores em paralelo. Para os demais conversores foram obtidos os mesmos resultados defasados em 120°.

Também na Figura 11 é apresentada a corrente da entrada. Nota-se que a mesma apresenta baixa ondulação e três vezes a frequência de comutação. É possível verificar que as tensões e as correntes são comportadas, não apresentando elevadas ressonâncias nem elevado sobressinal.

O controle foi implementado no kit de desenvolvimento da Texas Instruments modelo TMDX28069USB. De modo

TABELA II
Parâmetros e Componentes Utilizados no Protótipo.

f_s	50 kHz	Frequência de comutação
n	1	Relação de espiras
$M_{(1,2,3)}$	190 μ H	Indutância mútua
$C_{F(1,2,3)}$ e C_B	20 μ F / 600V	Capacitores das saídas
R_o	120 Ω	Resistência de Carga
V_{outref}	440 V	Tensão de referência
V_{in}	48 V	Tensão da fonte
$D_{F(1,2,3)}$	C3D10060A	Diodos das saídas Flyback
$D_{B(1,2,3)}$	MBR20200CT - D	Diodos da saída Boost
$S_{(1,2,3)}$	IRFP4668PBF	MOSFET de potência

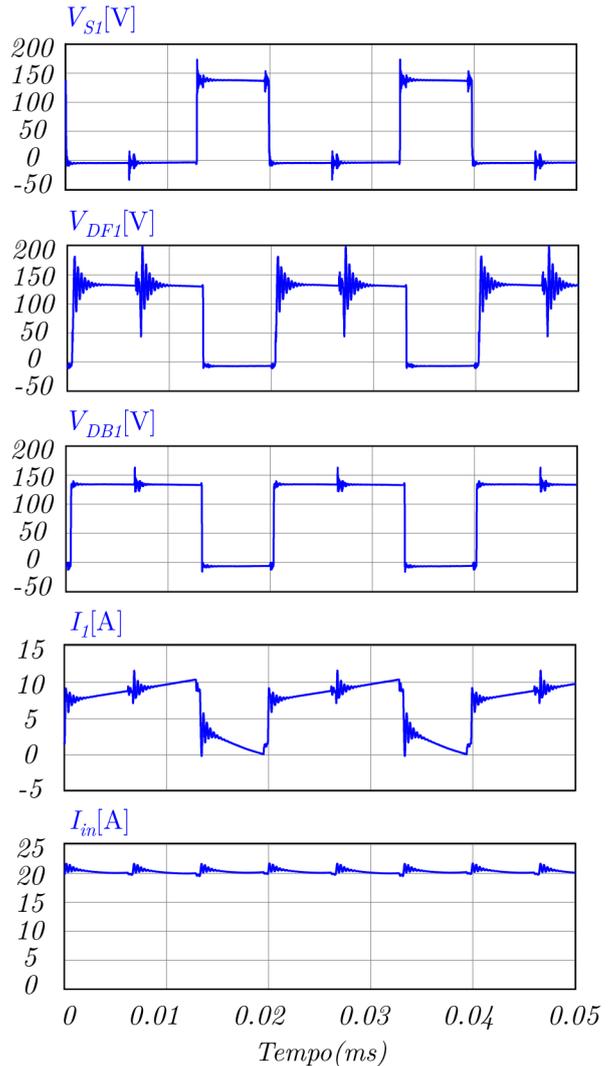


Fig. 11. Principais formas de onda obtidas experimentalmente do conversor proposto.

a verificar a eficácia do controle, foi aplicado um degrau de carga de 35 %, este valor foi escolhido devido à disponibilidade das cargas. A Figura 12 apresenta os resultados experimentais obtidos.

No tempo aproximado de $t = 50$ ms é aplicado um degrau de carga de 35 %. A variação na tensão foi comportada, ou seja, com baixo sobressinal e bom amortecimento, apresentando um valor máximo de 490 V durante a transição, equivalente a um sobressinal de 11,36 %. Como esperado,

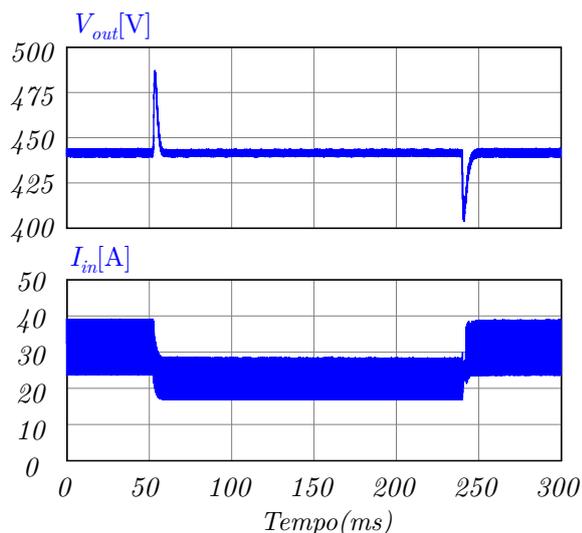


Fig. 12. Validação experimental da estratégia de controle com variações de carga de 35 %.

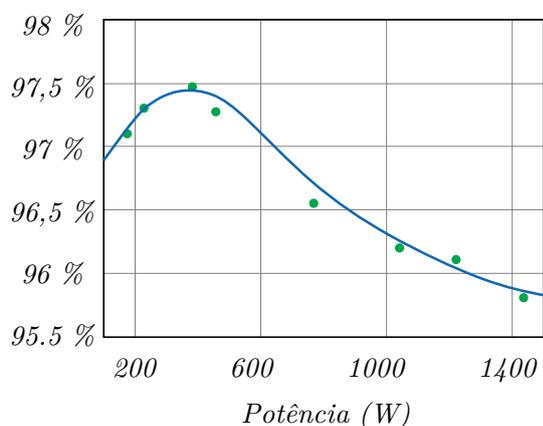


Fig. 13. Curva de eficiência do conversor proposto.

neste instante, a corrente de entrada diminui de forma a manter potência constante. O tempo de resposta foi de aproximadamente 10 ms.

No instante aproximado de $t = 235$ ms, foi retirado o degrau de carga, assim voltando a carga para o seu valor inicial. Percebe-se que novamente a tensão se manteve comportada e a corrente de entrada retorna para o seu valor inicial.

Para avaliar a eficiência do conversor proposto, foram realizados testes variando a potência. A Figura 13 apresenta a curva de eficiência obtida para testes até 1500 W. Nota-se que para toda a faixa de potência a topologia apresenta elevada eficiência, chegando a 97,5 % quando o conversor opera com 400 W.

VI. CONCLUSÕES

Este artigo teve o objetivo de apresentar a modelagem de um conversor de alto ganho com esforços de corrente divididos no estágio de potência de entrada. Foram consideradas características ideais de corrente e tensão nos semicondutores, e o indutor acoplado representado por seu modelo elétrico equivalente. As modelagens foram validadas através de simulações que apresentaram resultados satisfatórios.

Com o conversor devidamente modelado, foram obtidas as funções de transferências que descrevem o comportamento da corrente de entrada e da tensão de saída, para uma variação de razão cíclica. Com isso foi possível projetar uma malha de controle, onde a mesma apresentou comportamento dinâmico satisfatório, ou seja, com baixo sobressinal e resposta dinâmica controlada.

Por fim foi montado um protótipo de 1,2 kW com o objetivo de validar na prática os conceitos estudados. Pôde-se observar pela Figura 13 que o conversor apresentou elevado eficiência para toda a faixa de potência, o que é interessante em aplicações veiculares. Foi possível identificar que o emprego da técnica *interleaved* possibilitou uma considerável diminuição da ondulação e multiplicou a frequência pelo número de conversores em *interleaved*, da corrente de entrada. Sendo assim, caso seja necessário, um filtro pode ser adicionado ao estágio de entrada sem depreciar as características do conversor.

REFERÊNCIAS

- [1] N. Mohan, T. M. Undeland, W. P. Robbins, *Power Electronics: Converters, Applications, and Design*, Wiley, Hoboken, NJ, 2002.
- [2] F. Costa, F. Alves, J. B. Desmoulin, D. Herisson, "Design of a flyback transformer using a stress annealed Finemet nanocrystalline alloy", in *Power Electronics Specialists Conference*, vol. 1, pp. 308–313, 2000.
- [3] G.-B. Koo, M.-J. Youn, "A new zero voltage switching active clamp flyback converter", in *Power Electronics Specialists Conference*, vol. 1, pp. 508–510, 2004.
- [4] R. Watson, F. C. Lee, G. C. Hua, "Utilization of an active-clamp circuit to achieve soft switching in flyback converters", *IEEE Transactions on Power Electronics*, vol. 11, no. 1, pp. 162–169, 1996.
- [5] K. C. Tseng, T. J. Liang, "Novel high-efficiency step-up converter", *IEE Proceedings - Electric Power Applications*, vol. 151, no. 2, pp. 182–190, 2004.
- [6] K. C. Tseng, J. T. Lin, C. A. Cheng, "An Integrated Derived Boost-Flyback Converter for fuel cell hybrid electric vehicles", in *Future Energy Electronics Conference (IFEEC)*, pp. 283–287, 2013.
- [7] V. T. Liu, J.-W. Hong, K. C. Tseng, "Power converter design for a fuel cell electric vehicle", in *5th IEEE Conference on Industrial Electronics and Applications*, pp. 510–515, 2010.
- [8] C. H. Shin, D. Y. Kim, A. Y. Ko, I. K. Won, Y. R. Kim, C. Y. Won, "The configuration of electric vehicle system using isolated DC-DC converter for a low-voltage and high-current type battery", in *9th International Conference on Power Electronics and ECCE Asia (ICPE-ECCE Asia)*, pp. 2796–2801, 2015.
- [9] A. Kawa, A. Penczek, S. Pirog, "DC-DC boost-flyback converter functioning as input stage for one phase low power grid-connected inverter", *Archives of Electrical Engineering*, vol. 63, no. 3, pp. 393–407, 2014, URL: <http://www.degruyter.com>.
- [10] S. A. Arshadi, E. Adib, H. Farzanehfard, "Novel grid-connected step-up boost-flyback inverter with

ground leakage current elimination for ac-module application”, in *Power Electronics, Drive Systems and Technologies Conference*, pp. 539–543, 2014.

- [11] M. Su, W. Chen, MiDong, R. Yang, “Simulation research of boost-flyback photovoltaic grid-connected micro-inverter”, in *Chinese Automation Congress (CAC)*, pp. 2135–2139, 2015.
- [12] S. M. Chen, C. Y. Wang, T. J. Liang, “A novel sinusoidal boost-flyback CCM/DCM DC-DC converter”, in *IEEE Applied Power Electronics Conference and Exposition*, pp. 3512–3516, 2014.
- [13] Z. Qinglin, W. Yi, W. Weiyang, C. Zhe, “A Single-stage Boost-Flyback PFC Converter”, in *Power Electronics and Motion Control Conference*, vol. 2, pp. 1–5, 2006.
- [14] Z. Bo, Y. Xu, X. Ming, C. Qiaoliang, W. Zhaoan, “Design of Boost-Flyback Single-Stage PFC converter for LED power supply without electrolytic capacitor for energy-storage”, in *Power Electronics and Motion Control Conference*, pp. 1668–1671, 2009.
- [15] S. Luo, W. Qiu, W. Wu, I. Batarseh, “Flyboost power factor correction cell and its applications in single-stage AC-DC converters”, in *Power Electronics Specialists Conference*, vol. 3, pp. 1375–1380 vol.3, 2002.

- [16] S. W. Lee, H. L. Do, “Soft-Switching Two-Switch Resonant AC-DC Converter With High Power Factor”, *IEEE Transactions on Industrial Electronics*, vol. 63, no. 4, pp. 2083–2091, 2016.

- [17] R. W. Erickson, D. Maksimovic, “A multiple-winding magnetics model having directly measurable parameters”, in *29th Annual IEEE Power Electronics Specialists Conference*, vol. 2, pp. 1472–1478, 1998.

DADOS BIOGRÁFICOS

Sergio Luis Brockveld Junior, nascido em Lages, Santa Catarina, Brasil, possui graduação em Engenharia Mecatrônica (2014) pela Universidade Federal de Santa Catarina (UFSC), campus de Joinville-SC. Mestrado em Engenharia Elétrica na UFSC, no Instituto de Eletrônica de Potência (INEP). Suas áreas de interesse incluem Conversores Estáticos, Energias Renováveis e Veículos Elétricos.

Gierri Waltrich, nascido em Joaçaba, Santa Catarina, Brasil, em 1979, possui graduação e mestrado pela Universidade Federal de Santa Catarina, Florianópolis, Brasil, em 2007 e 2009, respectivamente, e doutorado pela Eindhoven University of Technology, Eindhoven, Holanda, em 2013, todos em Engenharia Elétrica. Atualmente é professor na Universidade Federal de Santa Catarina, Joinville, Brasil.