

CÉLULA LADDER DE CAPACITOR CHAVEADO EM CONEXÃO CASCATA

Neilor Colombo Dal Pont¹, Mauricio Dalla Vecchia¹, Telles Brunelli Lazzarin¹

¹Universidade Federal de Santa Catarina, Florianópolis-SC – Brasil

e-mail: neilorcdp@gmail.com, m.dallavecchia90@gmail.com, telles@inep.ufsc.br

Resumo – Este trabalho apresenta uma alternativa para a conexão de células *ladder* de capacitor chaveado com o objetivo de obter elevada taxa de conversão cc-cc. A modificação posposta consiste em dividir o capacitor de saída da célula de forma que ele seja o estágio de entrada de uma segunda célula *ladder*, ou seja, é realizada uma conexão série com integração de elementos. A modificação no capacitor de saída da célula permite a conexão com reduzido número de componentes. Essas vantagens tornam a estrutura adequada para conversores com alta taxa de conversão, tanto elevadores quanto abaixadores. A topologia, análises da célula e da conexão *ladder* de capacitor chaveado, circuito equivalente e análise de perdas da conexão cascata são tópicos abordados no texto. A análise teórica é validada e através de resultados experimentais em um protótipo de 200 V para 50 V e 200 W de potência. Adicionalmente, uma comparação com a conexão *ladder* clássica e com outros conversores de alta taxa de conversão é apresentada para evidenciar as vantagens e as desvantagens da estrutura proposta

Palavras-chave – Célula Ladder, Conexão Cascata, Conversores CC-CC Abaixadores, Elevada Taxa de Conversão.

CASCADE CONNECTION OF THE LADDER SWITCHED CAPACITOR CELL

Abstract – This work presents an alternative for the connection of switched capacitor ladder cells in order to obtain a high cc-cc conversion rate. The proposed modification consists in split the output capacitor of the first cell, being they the input capacitors of a second ladder cell, that is, a series connection with integration of elements is performed. The modification in the output capacitor allows the connection with a reduced number of components. These advantages make the structure suitable for converters with a high conversion rate, step-up or step-down. The topology, the ladder cell and connection analysis, the equivalent circuit and cascade connection loss analysis are studied. The theoretical analysis is validated through experimental results in a prototype of 200 V for 50 V and 200 W of power. Additionally, a comparison with the classic ladder connection and other high-gain converters is presented to highlight the advantages and disadvantages of the proposed structure.

Keywords – Cascade Connection, High cc-cc Conversion Rate, Ladder Cell, Step-Down, Switched-Capacitor.

Manuscript received 08/02/2021; first revision 11/08/2021; accepted for publication 11/23/2021, by recommendation of Editor Demercil de Souza Oliveira Jr. "http://dx.doi.org/10.18618/REP.2021.4.0029"

NOMENCLATURA

C	Capacitância.
D	Razão cíclica.
f	Frequência.
G	Ganho.
I	Corrente.
K	Constante.
L	Indutor.
N	Número de células.
P	Potência.
Reg	Regulação.
R	Resistência.
t	Tempo.
V	Tensão.
η	Rendimento.
τ	Constante de tempo.

I. INTRODUÇÃO

O uso de conversores cc-cc de alto ganho tem aumentado significativamente nos últimos anos. Aplicações como *data-centers* [1], [2], veículos elétricos [3], fontes de energia renováveis [4] e sistemas de armazenamento de energia [5] utilizam estes conversores. Um dos desafios encontrados nesses sistemas é obter elevados valores de ganho estático e de rendimento. Os conversores de alta taxa de conversão possuem o desafio de elevada tensão no lado de alta tensão e de elevada corrente no lado de baixa tensão. As altas correntes (na entrada ou na saída) nas topologias de alta conversão causam desafios em termos de rendimento e estudos tem sido realizados de forma a melhorá-lo [5]–[7].

Algumas soluções propostas na literatura para os conversores cc-cc de alto ganho são baseadas nas conexões ISOP (*Input-Series-Output-Parallel*) e IPOS (*Input-Parallel-Output-Series*) de conversores [8], [9], no uso de conversores cc-cc isolados, sendo o transformador responsável pela alta conversão [6], e na integração de células de ganho com conversores clássicos [6].

Na área dos conversores cc-cc de alto ganho abaixador, algumas topologias são propostas na literatura. Em [2] é apresentada uma topologia derivada de conversores que usam células de capacitor e de indutor em série, os chamados *STCs* (*Switched Tank Converter*). Os conversores são conectados em uma estrutura modular, com conversão de 54 V para 9 V. Já em [10] é proposta uma topologia baseada no conversor meia ponte para a conversão de 66V para 1V. A estrutura apresenta comutação suave por tensão nula (*ZVS - Zero Voltage Switching*) e utiliza um dobrador de corrente síncrono na saída. As técnicas de *ZVS*, retificação síncrona e dobradores de corrente são comuns nessas aplicações para se elevar a eficiência dos conversores. Em [1] é proposta

uma combinação de células de *STC* e *SCC* em uma conexão matricial, obtendo uma conversão de 54 V para 13,5 V.

Dentre as estruturas de células de ganho propostas na literatura, uma das mais utilizadas é o conversor a capacitor chaveado (*SCC*). A técnica de capacitor chaveador é utilizada em baixa potência, na ordem de mW [11], mas nos últimos anos tem sido exploradas para potências maiores em conversores estáticos, alcançando em alguns trabalhos potências na ordem de kW [12]. As aplicações dos *SCCs* iniciaram nos conversores cc-cc [11],[13],[14], porém hoje em dia há trabalhos nas áreas de conversores ca-ca [12],[15], cc-ca [16],[17] e ca-cc [18], os dois últimos através dos conversores híbridos. O *SSC* tem a vantagem de não usar indutores, apresenta ótima regulação de tensão (em malha aberta) e a operação é simples. Como desafios possui elevados picos de corrente na comutação e a dificuldade de controle, o que limita a utilização desses conversores em potências elevadas. Esse é um dos motivos do uso dos *STCs*, pois a inserção do indutor série reduz os picos de corrente. O circuito de acionamento é muitas vezes complexo pelo elevado número de interruptores, sendo os *gate drivers* na maioria dos casos isolados, e dependendo dos níveis de tensão há necessidade de grameamento ativo para evitar problemas de *cross-talk* [19]. Dentre os *SCCs* está inserida a célula *ladder*, que é muito empregada entre por oferecer alto rendimento [5], [7]. A célula *ladder* oferece ganho 2 e ela pode ser conectada na configuração *ladder*, o que aumenta o ganho e divide os esforços de tensão nos componentes de dois em dois (2, 4, 6, 8, etc) [16].

Este trabalho tem por objetivo propor um método de realizar uma conexão da célula *ladder* que aumenta o ganho estático com menos componentes quando comparado a conexão *ladder* clássica, com objetivo de proporcionar altas taxas de conversão. Esta forma de conexão pode ser usada como estágio intermediário de conversão em conversores cc-cc de alto ganho. Serão apresentados no decorrer do artigo uma revisão da célula *ladder*, as análises da conexão proposta e de sua eficiência teórica, um exemplo de projeto e validação através de resultados experimentais.

II. TOPOLOGIA PROPOSTA

Esta seção apresenta as análises da célula *ladder*, da conexão *ladder* e da conexão proposta.

A. Análise da Célula e da Conexão Ladder

A versão abaixadora célula *ladder* convencional é apresentada na Figura 1.a, na qual as cargas podem ser conectadas em qualquer capacitor da estrutura. Quanto todos os interruptores são controlados, a topologia é bidirecional em corrente e também opera como conversor elevador. Na versão unidirecional, os interruptores S_2 e S_3 podem ser substituídos por diodos. Na primeira etapa de operação, apresentada na Figura 1.b, os interruptores S_1 e S_3 entram em condução enquanto os interruptores S_2 e S_4 permanecem bloqueados. Nesta etapa, as tensões dos capacitores C_1 e C_3 são equalizadas. Na segunda etapa de operação, apresentada na Figura 1.c, S_2 e S_4 entram em condução enquanto os interruptores S_1 e S_3 permanecem bloqueados. Nesta etapa, as tensões nos capacitores C_2 e C_3 são equalizadas. Baseado

nas etapas de operação, é observado que a tensão nos três capacitores, e conseqüentemente, o ganho estático da célula *ladder* G_{LSC} é definido por (1), onde V_o é a tensão de saída e V_i é a tensão de entrada.

$$G_{LSC} = \frac{V_o}{V_i} = \frac{1}{2}. \quad (1)$$

A equação (1) mostra a independência da célula em relação a razão cíclica, ou seja, não é possível regular a tensão de saída em função da razão cíclica como nos conversores clássicos.

Quando se desejam maiores taxas de conversão, podem-se adicionar células na chamada conexão *ladder*, apresentada na Figura 2. Esta configuração tem a vantagem de dividir os esforços de tensão igualmente em todos os semicondutores e capacitores, possibilitando assim usar componentes de menor tensão de bloqueio no projeto. O ganho dessa estrutura em função do número de células é dado por (2), onde N é o número de células.

$$G_{LSC} = \frac{1}{1+N}. \quad (2)$$

Há algumas formas de se analisar e projetar os *SCCs*, e a abordagem aqui utilizada é baseada em [20]. Nesta metodologia, considerando o ponto ótimo de operação para $D = 0,5$ e todos os componentes iguais (mesma capacitância e resistência série nos interruptores), o *SCC* é dividido em três modos de acordo com a característica da corrente nos capacitores. No modo de carga completa (CC), a corrente no capacitor atinge zero durante uma etapa de operação, ou seja, o capacitor se descarrega totalmente. Além disto, este modo possui elevados picos de corrente, pois o capacitor é carregado/descarregado totalmente em cada etapa. No modo carga parcial (CP), a corrente tem variações, mas não alcança o zero durante uma etapa de operação, o que promove uma variação de carga do capacitor com uma contante de tempo entre capacitores e resistências maior que o tempo da comutação. Neste modo os picos de corrente já são menores, pois a diferença de tensão entre os capacitores é menor por não estar totalmente descarregado no final de cada ciclo. Já no modo sem carga (SC), a corrente nos capacitores é praticamente constante durante as etapas de operação pois a constante de tempo gerada entre capacitor e resistência é muito maior que o tempo de comutação. Este modo possui correntes praticamente constantes, pois a diferença de tensão entre os capacitores é muito menor. A porcentagem de descarga dos capacitores é pequena. Um dos desafios de projeto dos *SCCs* é que, mesmo para operar no modo CP, podem ser necessárias capacitâncias e frequências elevadas. Dependendo do valor da capacitância e tensão, o conversor pode tornar-se volumoso.

A corrente nos capacitores depende da resistência série dos interruptores, da capacitância e da frequência de comutação, ou seja, constantes de tempo entre capacitores e resistências e o tempo da comutação. O gráfico apresentado na Figura 3 relaciona a resistência série equivalente normalizada (3) com o chamado produto $f_s \tau$, sendo τ é definido em (4), onde R_s é a resistência série do circuito, R_{on} é a resistência série dos interruptores, D é a razão cíclica, f_s é a frequência de comutação, e C é a capacitância. Observa-se no gráfico que a resistência série no modo CC é elevada, o que implica em

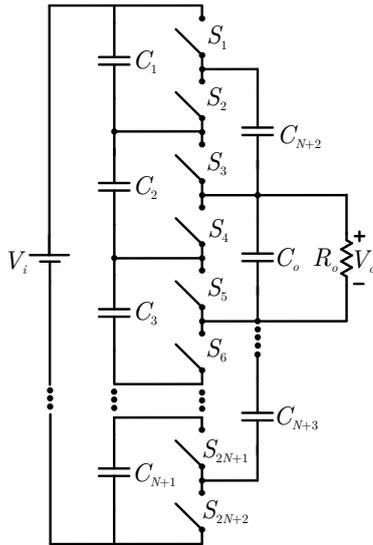


Fig. 2. Conexão ladder.

maiores perdas no conversor. Já no modo SC a resistência série tende a $2R_{on}$, que é a resistência dos interruptores. Entretanto, este modo necessita de valores elevados de capacitância e frequência, o que implica em maiores custos de projeto e perdas de comutação. Portanto, para o projeto do conversor, costuma-se utilizar o modo CP, resultando na relação (5) para o projeto. Com essa equação, se definem dois parâmetros como, por exemplo, a capacitância e a resistência série, e se calcula a frequência para operar dentro da faixa especificada de $f_s\tau$. Em resumo, nesse modo de operação, duas variáveis podem ser definidas pelo projetista e uma variável é calculada para garantir a operação no modo CP. Variações paramétricas nos componentes podem causar alterações no modo de operação da célula. Por exemplo, se a resistência diminuir, o conversor pode entrar no modo CC de operação que possui elevados picos de corrente. Por isso, o projeto usando a relação $f_s\tau$ é importante e deve-se considerar sempre as piores condições (no caso da resistência do MOSFET é a resistência em 25°C).

$$\frac{R_s(f_s\tau)}{2R_{on}} = \frac{1}{4f_s\tau} \frac{1 - e^{-\frac{1}{f_s\tau}}}{1 + e^{-\frac{1}{f_s\tau}} - (e^{-\frac{D}{f_s\tau}} + e^{-\frac{D}{f_s\tau}})}. \quad (3)$$

$$\tau = 2R_{on}C. \quad (4)$$

$$0,1 \leq f_s\tau \leq 0,5. \quad (5)$$

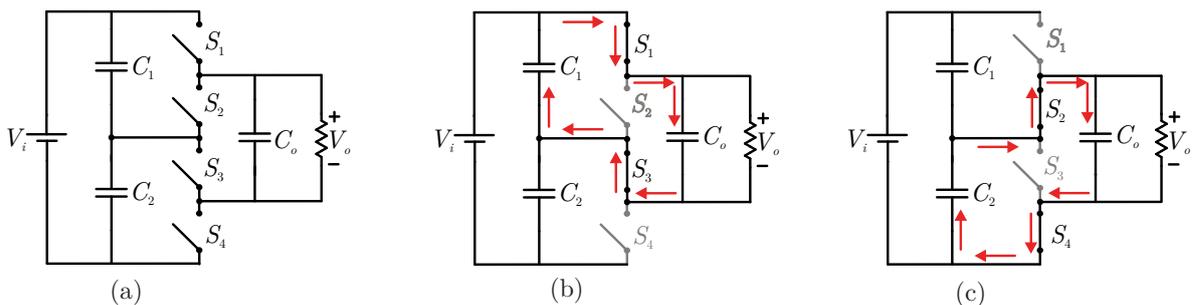


Fig. 1. Célula ladder. (a) Versão abaixadora; (b) Primeira etapa de operação; (c) Segunda etapa de operação.

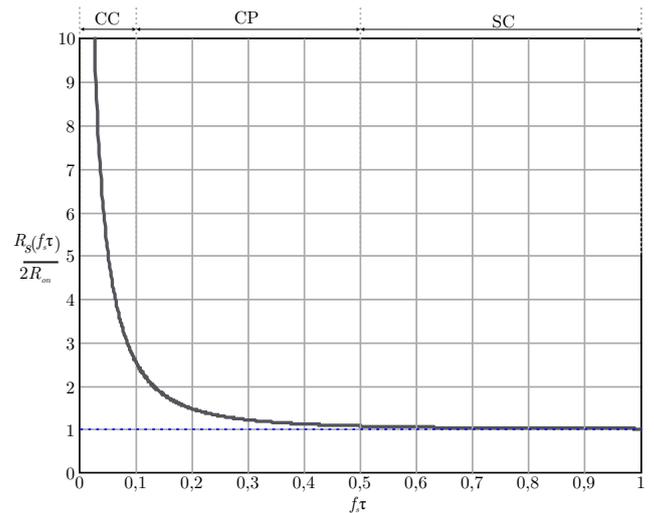


Fig. 3. Resistência série normalizada em função do produto $f_s\tau$.

B. Conexão Proposta

Com o objetivo de expandir o ganho da célula ladder, este trabalho aborda com detalhes a conexão cascata brevemente proposta em [21]. Na conexão proposta, o capacitor de saída da célula anterior é dividido em dois, os quais são os capacitores de entrada da próxima célula e os elementos de integração entre as células, reduzindo assim no número de componentes, conforme a Figura 4.a. O balanço de tensão entre os capacitores C_{1b} e C_{2b} é garantido pela segunda célula. Dessa forma, pode-se elevar o ganho adicionando estágios, conforme o conversor Figura 4.b. Assim como na célula ladder, caso todos os interruptores sejam controlados o conversor é bidirecional em corrente, podendo operar como elevador de tensão. Como os conversores estão em cascata, o ganho da conexão G_{CSC} é a multiplicação do ganho individual de cada célula e tem característica exponencial com o número de células, conforme (6).

$$G_{CSC} = \frac{1}{2^N}. \quad (6)$$

Em termos do número de componentes, o número de capacitores NC em função do número de células é definido em (7), enquanto o número de interruptores NS em função do número de células é dado por (8)

$$NC = 2N + 1. \quad (7)$$

$$NS = 4N. \quad (8)$$

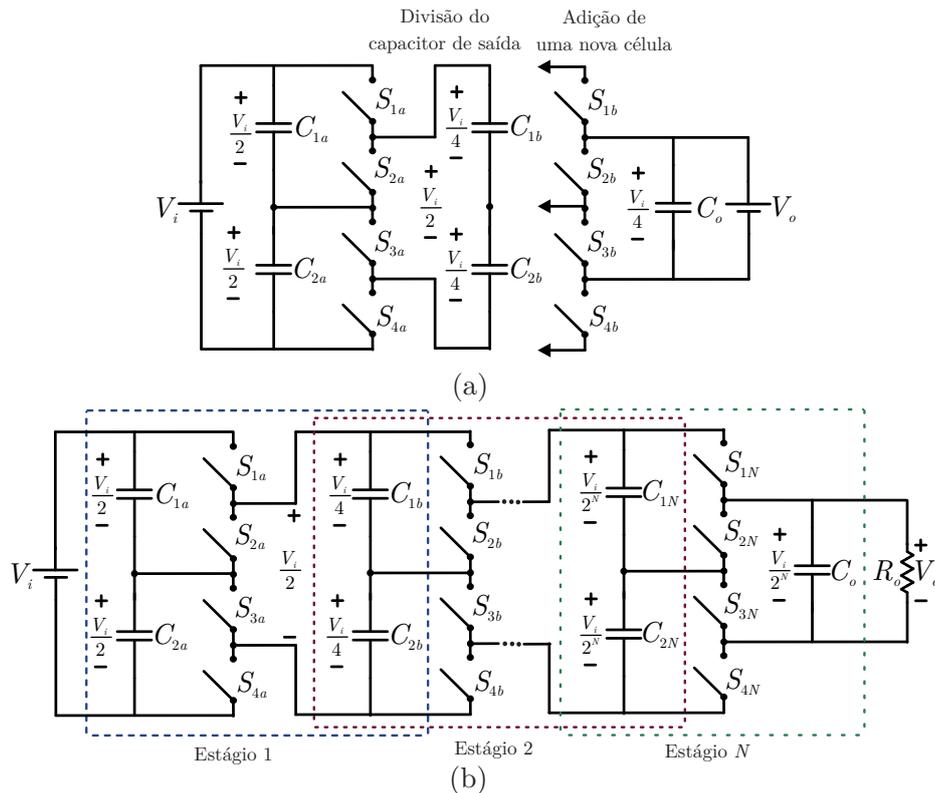


Fig. 4. Conexão cascata da célula ladder: (a) Divisão do capacitor de saída da célula; (b) Conversor com N células.

C. Circuito Equivalente

Um circuito equivalente da conexão cascata pode ser obtido para representar o conversor a capacitor chaveado. Na Figura 5.a é apresentado um circuito equivalente da célula ladder abaixadora, no qual os interruptores são substituídos por um transformador cc equivalente. Ao refletir os elementos do primário para o secundário do transformador, se obtém o circuito equivalente visto da saída de uma célula, conforme a Figura 5.b. Generalizando essa análise, o circuito equivalente para N células é obtido conforme a Figura 5.c. Esse circuito pode ser utilizado quando se deseja simulações mais rápidas por modelos médios, com o intuito de calcular as perdas de condução e regulação teóricas, além de obter o modelo estático e dinâmico do SCC em casos que ele é integrado com outros conversores. O circuito equivalente do conversor possui apenas capacitores e resistores, o que implica em uma resposta dinâmica de primeira ordem e rápida (em relação aos conversores clássicos).

D. Regulação e Análise de Perdas

O cálculo da regulação e do rendimento do conversor se inicia com a obtenção da resistência equivalente (considerando interruptores do tipo MOSFET). Vale salientar aqui que, na conexão cascata, diferentemente da conexão ladder, os estágios são independentes e podem ser projetados separadamente, possuindo diferentes capacitância, frequência e resistência série. Portanto, pode-se ter diferenças significativas de esforço de tensão entre os componentes do primeiro e do último estágios. Essa característica pode conduzir a escolha de diferentes componentes para cada estágio (ou grupo de estágios), pois pode ser interessante

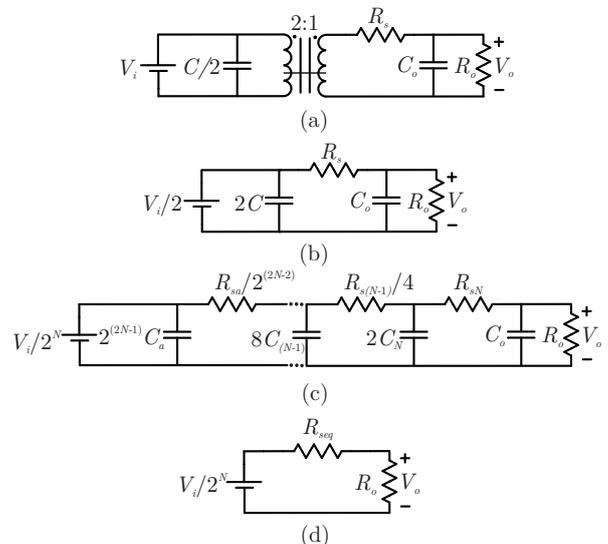


Fig. 5. Conversor a capacitor chaveado: (a) Circuito usado na modelagem. (b) Circuito equivalente de uma célula. (c) Circuito equivalente de N células. (d) Modelo representando as perdas.

do ponto de vista financeiro e de performance do conversor. Interruptores de menor tensão tendem a ser mais baratos e ter melhor desempenho. Capacitores também segue essa tendência. A operação do capacitor chaveado depende da relação entre resistências dos interruptores e dos capacitores, capacitância e frequência de comutação (equação (3)), então, pode-se ter situações que seja interessante ter diferente frequências de comutação entre os estágios com objetivo de ajustar o ponto de operação da célula ladder de cada estágio. Assim, do circuito da Figura 5.c, pode-se definir a equação da

resistência equivalente R_{seq} como (9) caso cada estágio tenha um estágio individual e como (10) caso um mesmo projeto seja realizado pra todos os estágios. Ao ter o valor da resistência série, pode-se definir um circuito que representa as perdas do conversor, conforme a Figura 5.d.

$$R_{seq} = R_{sN} + \frac{R_{s(N-1)}}{4} + \dots + \frac{R_{sa}}{2^{(2N-2)}}. \quad (9)$$

$$R_{seq} = R_s \sum_{x=1}^N \frac{1}{2^{(2x-2)}}. \quad (10)$$

Com a resistência equivalente, pode-se também definir a tensão de saída real V_{or} do conversor conforme (11), onde R_o é a resistência de carga, e o ganho real G_{CSCr} conforme (12).

$$V_{or} = \frac{R_o}{R_o + R_{seq}} \frac{V_i}{2^N}. \quad (11)$$

$$G_{CSCr} = \frac{R_o}{R_o + R_{seq}} \frac{1}{2^N}. \quad (12)$$

A própria resistência equivalente representa as perdas de condução P_{cond} do conversor, assim, essas perdas na conexão cascata são definidas conforme (13), onde I_o é a corrente de saída.

$$P_{cond} = R_{seq} I_o^2. \quad (13)$$

Já as perdas de comutação P_{sw} podem ser calculadas conforme (14) caso os estágios tenham projetos individuais. Se os estágios usarem os mesmos componentes, a medida que a tensão nos interruptores diminui pela metade, as suas correntes dobram, ou seja, a relação $V \times I$ é constante nos interruptores de cada estágio e as perdas de comutação ficam descritas conforme (15), onde t_r é o tempo de subida e t_s o tempo de descida dos interruptores.

$$P_{sw} = 4V_o I_o \left[f_{sa} \left(\frac{t_{ra} + t_{fa}}{2} \right) + f_{sb} \left(\frac{t_{rb} + t_{fb}}{2} \right) + \dots + f_{sN} \left(\frac{t_{rN} + t_{fN}}{2} \right) \right]. \quad (14)$$

$$P_{sw} = 4NV_o I_o f_s \left(\frac{t_r + t_f}{2} \right). \quad (15)$$

Por fim, as perdas de comutação causadas na carga e descarga das capacitâncias intrínsecas dos MOSFETs P_{cap} são definidas conforme (16) para estágios com projetos diferentes e como (17) para estágios com o mesmo projeto, onde C_{oss} é a capacitância intrínseca dos interruptores.

$$P_{cap} = 4f_{sa} C_{ossa} \left(\frac{V_i}{2} \right)^2 + 4f_{sb} C_{ossb} \left(\frac{V_i}{4} \right)^2 + \dots + 4f_{sN} C_{ossN} \left(\frac{V_i}{2^N} \right)^2. \quad (16)$$

$$P_{cap} = 4f_s C_{oss} V_i^2 \sum_{x=1}^N \left(\frac{1}{2^x} \right)^2. \quad (17)$$

As perdas totais P_{tot} são, então, definidas como a soma dessas perdas, apresentada em (18), e o rendimento teórico η é descrito por (19), onde P_o é a potência de saída.

$$P_{tot} = P_{cd} + P_{sw} + P_{cap}. \quad (18)$$

$$\eta = \frac{P_o}{P_o + P_{tot}}. \quad (19)$$

Já a capacitância equivalente vista dos terminais de saída C_{eql} , desprezando-se as resistências série, pode ser definida conforme (20) para estágios com capacitores diferentes ou (21) para estágios com capacitores iguais, onde C_o é a capacitância de saída.

$$C_{eql} = C_o + 2C_N + 8C_{(N-1)} + \dots + 2^{(2N-1)} C_a. \quad (20)$$

$$C_{eql} = C_o + C \sum_{x=1}^N 2^{(2x-1)}. \quad (21)$$

E. Análise do Ganho

A comparação entre os ganhos ideal e real permite avaliar a influência da resistência série equivalente na regulação do conversor. O ganho normalizado que representa tanto o ganho ideal quanto o real é definido em (22), no qual K_c é a relação entre a resistência série equivalente e a resistência de carga, conforme (23).

$$G_{CSCr} = \frac{1}{1 + K_c} \frac{1}{2^N}. \quad (22)$$

$$K_c = \frac{R_{seq}}{R_o}. \quad (23)$$

A Figura 6 ilustra o ganho ideal ($K_c = 0$) e o ganho real em função do número de células para diferentes valores de K_c . Nota-se que, para valores baixos de K_c , como 0,01, o ganho real tem valores próximos do ganho ideal, enquanto que, para valores maiores de K_c , como 0,2, o ganho real apresenta diferenças significativas em relação ao ganho ideal, ou seja, o conversor terá maiores perdas de condução e uma regulação deteriorada. Logo, como o CSCC trabalha em malha aberta, é interessante operar com interruptores de baixa resistência de condução e fora do modo CC, assim o valor de K_c não é elevado.

F. Comparação com a Conexão Ladder

Uma comparação entre a conexão proposta e a conexão *ladder* é abordada nesta seção com intuito de salientar vantagens e desvantagens em termos de ganho estático, que foi o motivo que gerou a proposta. Nessa comparação, N representa dois estágios da conexão *ladder* para que a comparação seja mais justa em termos de número de componentes. Assim, o ganho estático da conexão *ladder* nesta seção é definido por (24). É traçado na Figura 7 o ganho estático da conexão *ladder* com esta modificação e da conexão cascata para até 10 estágios. Observa-se que, para até 2 estágios, os dois conversores apresentam o mesmo ganho de 1/4 e, a partir da terceira célula, a conexão cascata passa a ter uma taxa de conversão maior, de 1/8, enquanto a conexão

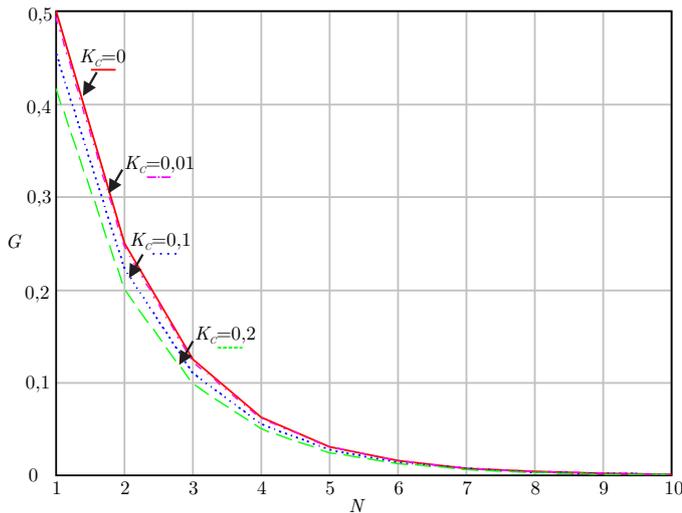


Fig. 6. Ganho real e ganho ideal em função do número de células e para diferentes valores de K_c .

ladder tem uma taxa de conversão de $1/6$.

$$G_{LSC} = \frac{1}{2N}. \quad (24)$$

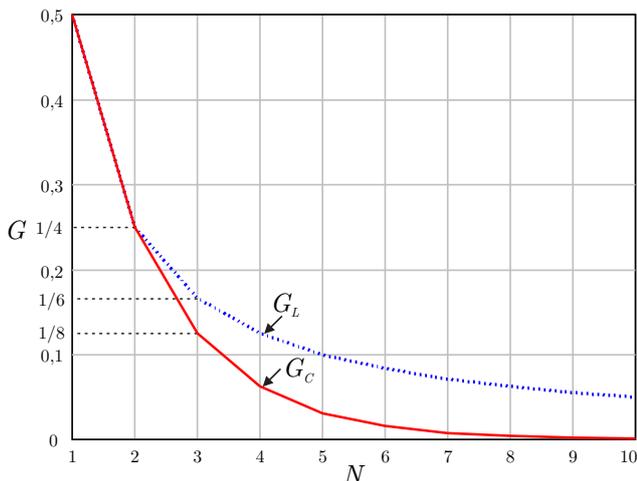


Fig. 7. Ganho estático da conexão *ladder* (G_L) e da conexão cascata (G_C) em função do número de células.

Ao manter as mesmas considerações de (24), é realizada uma comparação na Tabela I em função do número de componentes e o ganho das duas conexões, onde NC é o número de capacitores e NS o número de interruptores. Observa-se que, para um mesmo número de interruptores, a partir de duas células, a conexão cascata tem uma relação de ganho maior com reduzido número de capacitores em comparação com a conexão *ladder*.

G. Esforços de Tensão e Corrente nos Componentes

A conexão proposta possui esforços diferentes para cada estágio, diferente da conexão *ladder* clássica, conforme é analisado na Tabela II. Na célula proposta, a máxima tensão será na primeira célula e seu valor é metade da tensão de entrada. Já a máxima corrente ocorrerá na última célula, e seu valor médio é metade da corrente de saída.

TABELA I
Comparação entre as Conexões Cascatas e *Ladder*

Conexão	Parâmetro	Número de células				
		1	2	3	4	5
<i>Ladder</i>	NC	3	7	11	15	19
	NS	4	8	12	16	20
	Ganho	1/2	1/4	1/6	1/8	1/10
Cascata	NC	3	5	7	9	11
	NS	4	8	12	16	20
	Ganho	1/2	1/4	1/8	1/16	1/32

TABELA II
Esforços de Tensão e Corrente nos Componentes de cada Estágio

Célula	Tensão	Cor. Média	Cor. Eficaz
1°	$\frac{V_i}{2}$	$\frac{I_o}{2^N}$	$\frac{I_o}{\sqrt{2 \cdot 2^{(N-1)}}}$
2°	$\frac{V_i}{2^2} = \frac{V_i}{4}$	$\frac{I_o}{8}$	$\frac{I_o}{\sqrt{2 \cdot 4}}$
3°	$\frac{V_i}{2^3} = \frac{V_i}{8}$	$\frac{I_o}{4}$	$\frac{I_o}{\sqrt{2 \cdot 2}}$
N	$\frac{V_i}{2^N}$	$\frac{I_o}{2}$	$\frac{I_o}{\sqrt{2}}$

III. EXEMPLO DE PROJETO

Um exemplo de projeto é desenvolvido nesta seção com o intuito de demonstrar a metodologia de projeto proposta. As especificações de projeto são: $V_i=200$ V, $V_o=50$ V, $P_o=200$ W. Em seguida, na próxima seção, o projeto é usado para desenvolver um protótipo. Este projeto foi usado para construir um protótipo abordado na próxima seção.

Baseado nas especificações o ganho de $1/4$ é requerido, ou seja, serão usadas duas células em cascata ($N=2$). Como o número de estágios é pequeno, optou-se por fazer um mesmo projeto para as duas células. Usando a Tabela II e as especificações de projeto, foi escolhido o MOSFET IXFY26N30X3, com as seguintes características: $V_{DSS}=300$ V; $I_{D25}=26$ A; $R_{on}=66$ m Ω ; $t_r=25$ ns; $t_f=19$ ns. Assim, com a frequência de comutação definida em projeto e o valor de R_{on} , definiu-se um capacitor que respeite a relação (5). Para um valor de $f_s \tau$ de 0,2, uma capacitância de 38 μ F e uma frequência de comutação de 36 kHz são requeridas. Dessa forma, escolheu-se um capacitor de filme de polipropileno de 50 μ F / 550 V, resultando em um $f_s \tau = 0,248$.

Após ter definido o interruptor, a frequência de comutação e a capacitância, aplica-se esses valores nas equações da seção anterior para o cálculo da resistência série equivalente, perdas, tensão de saída real e rendimento do conversor. Os cálculos e os principais valores são sumarizados na Tabela III com intuito de análise.

A regulação percentual teórica *Reg* do conversor é definida em (25). Usando os dados da Tabela III e (11), a curva da regulação em função da potência de saída é ilustrada na Figura 8. Como pode ser observado, o conversor apresenta uma regulação acima de 98,8% em toda a faixa de operação. A característica de apresentar uma boa regulação mesmo operando em malha aberta é comum nos SCCs devido a

TABELA III
Parâmetros Calculados do Conversor

Parâmetro	Cálculo
Res. Série	$R_s = 2 \cdot 0,066 = 0,132 \Omega$
Res. Equiv.	$R_{seq} = 0,132 \left(1 + \frac{1}{4}\right) = 0,165 \Omega$
Pd. Condução	$P_{cond} = 0,132 \left(1 + \frac{1}{4}\right)^2 = 2,64 \text{ W}$
Pd. Com. 1	$P_{sw} = 8 \cdot 50 \cdot 4 \frac{(25n+19n)}{2} 40k = 1,27 \text{ W}$
Pd. Com. 2	$P_{cap} = 900p \cdot 36k \cdot (200^2) \cdot \left(\frac{5}{16}\right) = 0,40 \text{ W}$
Perdas Totais	$P_{tot} = 2,64 + 1,27 + 0,4 = 4,31 \text{ W}$
Eficiência	$\eta = 100 \frac{200}{200+4,31} = 97,9\%$
Tensão de Saída	$V_{or} = \frac{12,5}{12,5+0,165} \frac{400}{4} = 49,32 \text{ V}$



Fig. 9. Fotografia do protótipo.

ausência de elementos magnéticos em série no circuito. Essa característica junto com a resposta dinâmica rápida torna o conversor interessante em aplicações onde o controle não é necessário.

$$Reg = \frac{V_{or}}{V_o} 100. \quad (25)$$

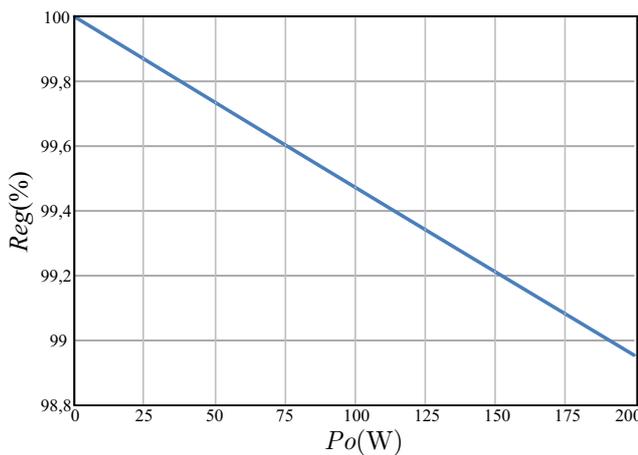


Fig. 8. Regulação percentual (Reg) em função da potência de saída (P_o).

IV. RESULTADOS EXPERIMENTAIS

Um protótipo foi construído com os dados do projeto da seção anterior para validar a topologia, análise teórica e metodologia de projeto proposta neste artigo. Uma fotografia do protótipo é mostrada na Figura 9. Já na Figura 10 é apresentado um esquemático dos circuitos de comando e potência usado nos testes.

As formas de onda de tensão nos interruptores superiores do primeiro (v_{S1a} v_{S2a}) e segundo (v_{S1b} v_{S2b}) estágios são exibidas na Figura 11. Nota-se que a tensão nos interruptores do primeiro estágio é metade da tensão de entrada, enquanto que no segundo é 1/4 da tensão de entrada, validando os dados da Tabela II. Como os estágios operam de forma independente, optou-se por defasar os pulsos de comando dos MOSFETs em 90° para evitar que os ruídos de comutação ocorressem todos

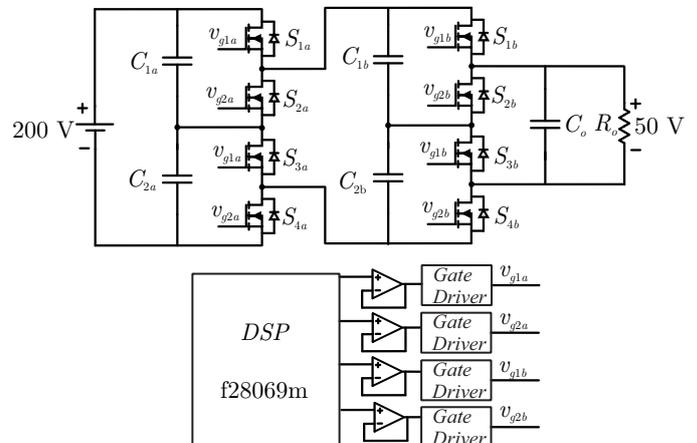


Fig. 10. Esquemático do circuito de potência e do circuito de comando usado nos testes.

no mesmo ponto.

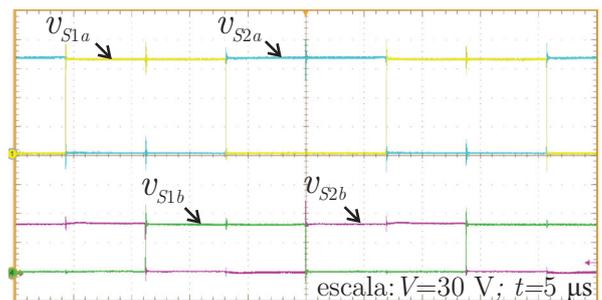


Fig. 11. Tensão dreno-fonte em interruptores complementares dos primeiro (v_{S1a} v_{S2a}) e segundo (v_{S1b} v_{S2b}) estágios. Escala: $v_s=30 \text{ V}$; $t=5 \mu\text{s}$.

A tensão nos capacitores do primeiro estágio (V_{C1a} e V_{C2a}) é vista na Figura 12.a, onde V_{o1} representa a tensão de saída e a soma das tensões dos capacitores do segundo estágio. Foi observado que essas tensões estão equilibradas em cerca de 100 V, que é metade da tensão de entrada. Já as tensões nos capacitores do segundo estágio (V_{C1b} e V_{C2b}) e a tensão de saída (V_o) estão em cerca de 50 V ou 1/4 da tensão de entrada, validando a característica estática do conversor. Além disso, é observado que a primeira célula garante a tensão de entrada

da segunda célula em cerca 100 V, enquanto a segunda célula garante a divisão desta tensão entre os capacitores C_{1b} e C_{2b} em cerca de 50 V, validando a divisão do capacitor proposta na Figura 4.

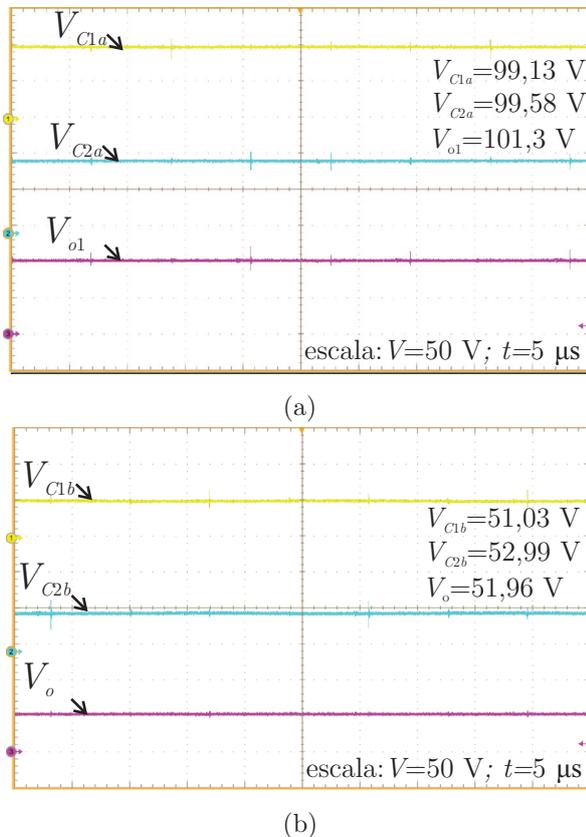


Fig. 12. Tensões nos capacitores (V_C) e de saída (V_o) com carga nominal: (a) Estágio 1; (b) Estágio 2.

As tensões em cada estágio do conversor sem carga e com carga nominal são mostradas nas Figuras 13.a e 13.b respectivamente. Novamente se observa a característica de divisão da tensão de entrada do estágio pela metade. Também se observou que o conversor tem uma boa regulação (1,25% com carga nominal). O resultado da tensão de saída apresentou um erro de apenas 0,77% em relação ao resultado da Tabela III.

A Figura 14 mostra os resultados de tensão e de corrente na entrada e na saída do conversor em duas situações, com meia carga na Figura 14.a e carga nominal na Figura 14.b. Em ambos os testes o conversor apresentou uma tensão de saída adequada, dentro do ganho proposto pela teoria.

Os pontos obtidos experimentalmente e a curva de tendência da eficiência são apresentados na Figura 15. O pico de eficiência foi de 93,43% em 50 W (25% da carga). A diferença entre os valores experimentais e teóricos (Tabela III) é devido a problemas de *crossstalk* que ocorreram na comutação [22]. Para solucionar este problema, foi aumentado o tempo morto e adicionados filtros que tornaram mais lenta a entrada em condução e bloqueio dos interruptores, o que impactou em um aumento das perdas de comutação e, conseqüentemente, um menor rendimento da estrutura. Este problema pode ser solucionado através de um novo leiaute com menores indutâncias parasitas ou com o uso de circuitos

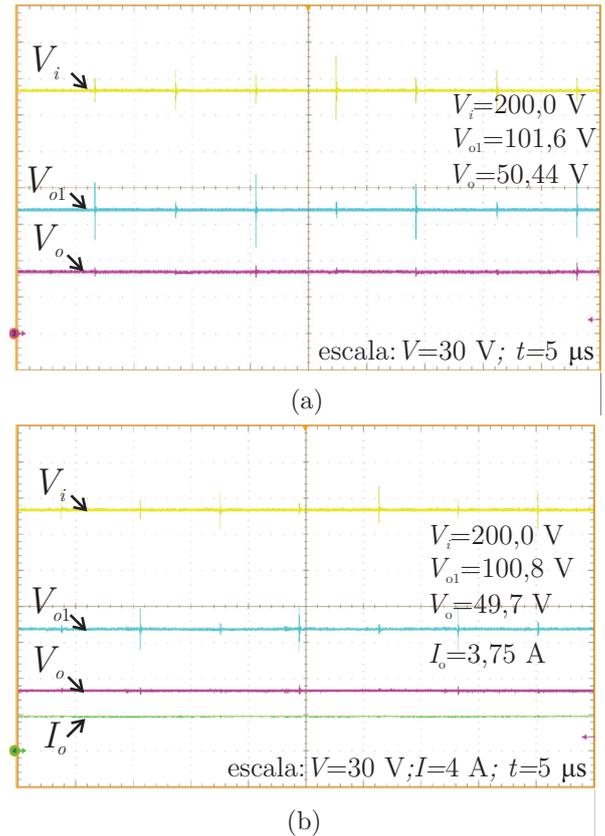


Fig. 13. Tensões de entrada (V_i), de saída do primeiro estágio (V_{o1}) e de saída (V_o) e corrente de saída (I_o): (a) Sem carga; (b) Carga nominal.

de acionamento com grampeamento ativo.

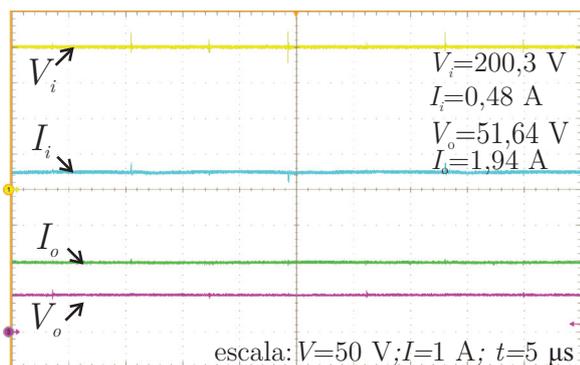
V. COMPARAÇÃO COM OUTRAS ESTRUTURAS DE ALTO GANHO

Uma comparação quantitativa entre a solução proposta e outras estruturas abaixadoras é apresentada na Tabela IV. L representa o número de indutores, C o número de capacitores, S o número de interruptores controlados, D o número de diodos, V a máxima tensão nos componentes e G o ganho estático.

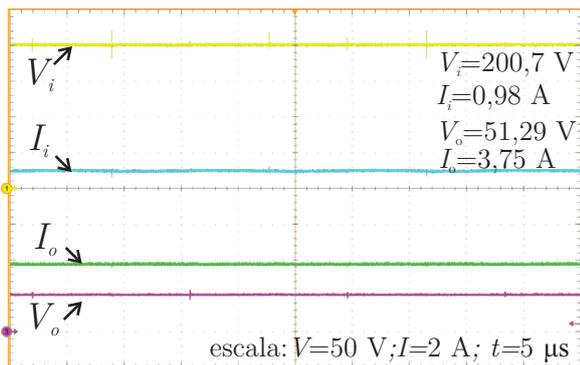
TABELA IV
Comparação Entre Topologias Abaixadoras de Alto Ganho

Topologia	L	C	S	D	V	G
<i>Buck</i>	1	1	1	1	V_i	D
<i>SC Cascata</i>	0	$2N + 1$	$4N$	0	$\frac{V_i}{2}$	$\frac{1}{2^N}$
<i>SC Ladder</i>	0	$2N + 1$	$2(N + 1)$	0	$\frac{V_i}{N+1}$	$\frac{1}{N+1}$
[23]	0	5	2	9	$\frac{3V_i}{4}$	$\frac{1}{4}$
[24]	2	2	2	5	V_i	$\frac{D}{3}$
[25] <i>SC</i>	2	3	1	4	V_i	$\frac{D}{2-D}$
[25] <i>SL</i>	3	1	1	2	V_i	$\frac{D}{2-D}$

A comparação inicia com dados do conversor buck convencional, no qual o ganho depende da razão cíclica. Ele tem a vantagem do controle da tensão de saída e poucos componentes no estágio de potência, contudo, valores



(a)



(b)

Fig. 14. Tensões de entrada (V_i) e saída (V_o) e correntes de entrada (I_i) e saída (I_o): (a) Meia carga; (b) Carga nominal.

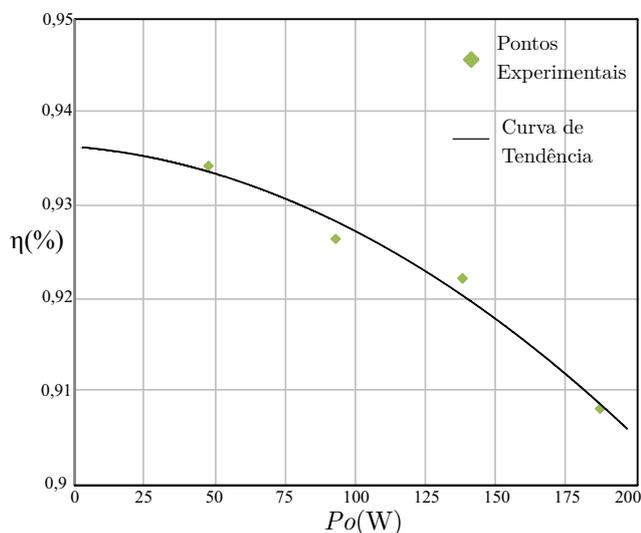


Fig. 15. Rendimento percentual (η) em função da potência de saída (P_o).

muito baixos de razão cíclica (para atingir uma alta taxa de conversão) deterioraram o rendimento dessa estrutura.

Em seguida, são apresentadas as conexões cascata proposta e *ladder* da célula *ladder*, onde o ganho depende do número de células e não há controle da tensão de saída pois o ganho depende exclusivamente do número de células conectadas e não da razão cíclica.

Há também outras topologias a capacitor chaveado, como a apresentada em [23]. Ela possui a relação de ganho de 1/4

usando apenas dois interruptores controlados, contudo com um elevado número de diodos.

Em [24] é apresentada uma versão modificada do conversor *buck* com capacitor série e divisão da corrente de saída. A estrutura tem a relação de ganho de $D/3$ com razão cíclica máxima de 0,5, obtendo um ganho de 0 a 1/6. Um protótipo usando a estrutura realizou a conversão de 300 V para 12 V com potência de saída de 100 W e rendimento de 86,5%.

Já em [25], duas estruturas são apresentadas usando os conversores híbridos, que combinam o conversor *buck* convencional com células de ganho. Uma delas usa uma célula de capacitor chaveado (*SC*), enquanto outra usa uma célula de indutor chaveado (*SL*). Assim como em [24], nesses conversores a célula de ganho ajuda na taxa de conversão do conversor *buck*, obtendo ganhos maiores com um elevado rendimento.

Nota-se que, para conversores que apresentam elementos indutivos no estágio de potência, o controle de tensão pode ser realizado e o ganho da estrutura depende da razão cíclica de trabalho. Já conversores a capacitor chaveado puro não realizam o controle de tensão, porém seus ganhos são fixos e dependem do número de células conectadas no estágio de potência. O conversor cascata proposto possui a vantagem de atingir uma redução significativa da tensão de saída com poucos estágios conectados, com a característica de utilizar apenas interruptores como elementos semicondutores e capacitores como elementos passivos.

O conversor cascata destaca-se quando comparado com o conversor *ladder* pois, para o mesmo número de interruptores no estágio de potência, um maior ganho é obtido na saída. Em contrapartida, os interruptores no estágio de potência são submetidos a um maior nível de tensão quando em bloqueio.

O projetista que for escolher entre uma topologia a capacitor chaveado ou topologias com indutores deve considerar alguns pontos: os *SCCs* têm boa regulação em malha aberta, modulador simples, rendimento elevado, divisão dos esforços de tensão e corrente nos componentes e possibilidade de construção em circuitos integrados. Contudo, eles também possuem um elevado número de interruptores e *gate drivers*, podendo impactar no custo e dificultando o leiaute, não possuem uma forma simples e eficiente de controle da tensão e pode ter picos de corrente elevados (quando projetados inadequadamente) que geram interferência eletromagnética, esforços adicionais aos componentes e baixo rendimento. Na conexão cascata, há uma dificuldade de se operar em potências altas quando são usados muitos estágios, pois como visto na Tabela II, as correntes nos estágios de saída do conversor são elevadas.

Diante das características apresentadas, um método que se torna atraente para se elevar ainda mais a taxa de conversão da célula *ladder* em cascata e, principalmente, obter-se o controle de tensão de saída é o uso de um conversor híbrido na célula de saída do conversor (utilização de elementos indutivos no estágio de potência), ou então, o uso de um conversor controlado em cascata na saída da última célula.

VI. CONCLUSÃO

Este artigo apresentou uma nova forma de se conectar a célula *ladder* de capacitor chaveado, denominada aqui de

conexão cascata. Foram discutidas a análise da conexão e análise estática, comparações com outras estruturas e um exemplo de projeto e resultados experimentais para validar a teoria.

Nas análises foram apresentadas a resistência série, usada no cálculo de perdas e regulação, a capacitância equivalente, usada na análise de acoplamento com outros conversores, o circuito equivalente e a análise da eficiência.

Na comparação com a conexão *ladder* observou-se que a conexão cascata fornece um ganho maior para um mesmo número de interruptores quando mais de duas células são usadas. Como desvantagem, não se tem o mesmo esforço de tensão em todos os componentes, sendo que o esforço de tensão é elevado no primeiro estágio do conversor e o esforço de corrente é elevado no último estágio. Para os demais estágios, a tensão de bloqueio dos semicondutores e dos capacitores reduz na potência do número de estágios conectados. Assim como na conexão *ladder*, a conexão cascata com integração entre os estágios aqui proposta opera como abaixador ou elevador, ou seja, a bidirecionalidade é mantida.

Um protótipo foi construído para fazer a redução de 200 V para 50 V com 200 W de potência usando duas células, com um ganho de 1/4 e pico de eficiência obtido de 93.8%.

Essa estrutura é indicada para soluções que necessitam de um alto ganho e para estágio pré-regulador. Um exemplo é a aplicação em sistemas de *data-center*, na qual um barramento de entrada de 48 V alimenta circuitos com tensões entre 12 V e 0,8 V. Nessas aplicações, a maior parte do ganho é fornecida pelo SCC, por exemplo, usando 4 células se obtém um ganho de 1/16 e uma tensão de saída de 3 V. O restante da conversão é obtida através de um conversor controlado, fornecendo as tensões de até 0,8 V. Além disso, as outras tensões podem ser obtidas dos outros estágios, pois na saída do segundo estágio há uma tensão de 12 V, e na saída do terceiro estágio 6 V, da qual podem ser obtidas tensões de 5 V e 3,3 V. Outra vantagem é a possibilidade dos estágios serem construídos em circuitos integrados com os interruptores e *gate-drivers*, reduzindo bastante o volume do conversor.

REFERÊNCIAS

- [1] S. Jiang, C. Nan, X. Li, C. Chung, M. Yazdani, "Switched tank converters", in *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 81–90, March 2018, doi: 10.1109/APEC.2018.8340992.
- [2] D. Cao, X. Lyu, Y. Li, Z. Ni, J. Johnson, S. Jiang, C. Nan, "An ultra efficient composite modular power delivery architecture for solar farm and data center", in *2018 IEEE Applied Power Electronics Conference and Exposition (APEC)*, pp. 73–80, March 2018, doi: 10.1109/APEC.2018.8340991.
- [3] K. Jyotheeswara Reddy, N. Sudhakar, "High Voltage Gain Interleaved Boost Converter With Neural Network Based MPPT Controller for Fuel Cell Based Electric Vehicle Applications", *IEEE Access*, vol. 6, pp. 3899–3908, Jan. 2018.
- [4] M. Das, V. Agarwal, "Novel High-Performance Stand-Alone Solar PV System With High-Gain High-Efficiency DC–DC Converter Power Stages", *IEEE Transactions on Industry Applications*, vol. 51, no. 6, pp. 4718–4728, Jul. 2015.
- [5] S. M. P., M. Das, V. Agarwal, "Design and Development of a Novel High Voltage Gain, High-Efficiency Bidirectional DC–DC Converter for Storage Interface", *IEEE Transactions on Industrial Electronics*, vol. 66, no. 6, pp. 4490–4501, Aug. 2019.
- [6] M. Forouzesh, Y. P. Siwakoti, S. A. Gorji, F. Blaabjerg, B. Lehman, "Step-Up DC–DC Converters: A Comprehensive Review of Voltage-Boosting Techniques, Topologies, and Applications", *IEEE Transactions on Power Electronics*, vol. 32, no. 12, pp. 9143–9178, Dec. 2017, doi:10.1109/TPEL.2017.2652318.
- [7] M. D. Seeman, S. R. Sanders, "Analysis and Optimization of Switched-Capacitor DC–DC Converters", *IEEE Transactions on Power Electronics*, vol. 23, no. 2, pp. 841–851, Mar. 2008.
- [8] Y. Li, S. Shao, H. Chen, J. Zhang, K. Sheng, "High-gain high-efficiency IPOS LLC converter with coupled transformer and current sharing capability", *CPSS Transactions on Power Electronics and Applications*, vol. 5, no. 1, pp. 63–73, Apr. 2020.
- [9] S. Choi, J. Lee, J. Lee, "High-Efficiency Portable Welding Machine Based on Full-Bridge Converter With ISOP-Connected Single Transformer and Active Snubber", *IEEE Transactions on Industrial Electronics*, vol. 63, no. 8, pp. 4868–4877, Apr. 2016.
- [10] Y. Cui, F. Yang, L. M. Tolbert, D. J. Costinett, F. Wang, B. J. Blalock, "Load-Dependent Soft-Switching Method of Half-Bridge Current Doubler for High-Voltage Point-of-Load Converter in Data Center Power Supplies", *IEEE Transactions on Power Electronics*, vol. 32, no. 4, pp. 2925–2938, April 2017, doi:10.1109/TPEL.2016.2580603.
- [11] D. Kilani, M. Alhawari, B. Mohammad, H. Saleh, M. Ismail, "An 83% efficiency, 0.6V to 1V output switched-capacitor DC-DC converter for micro-watt power applications", in *2016 IEEE 59th International Midwest Symposium on Circuits and Systems (MWSCAS)*, pp. 1–4, Apr. 2016.
- [12] M. D. Vecchia, T. B. Lazzarin, I. Barbi, "A Three-Phase AC–AC Converter in Open-Delta Connection Based on Switched Capacitor Principle", *IEEE Transactions on Industrial Electronics*, vol. 62, no. 10, pp. 6035–6041, Apr. 2015.
- [13] M. Dalla Vecchia, T. B. Lazzarin, "Hybrid DC-DC buck converter with active switched capacitor cell and low voltage gain", in *2016 IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 1–6, Sep. 2016, doi:10.1109/ECCE.2016.7855171.
- [14] F. Zhang, L. Du, F. Z. Peng, Z. Qian, "A New Design Method for High-Power High-Efficiency Switched-Capacitor DC–DC Converters", *IEEE Transactions on Power Electronics*, vol. 23, no. 2, pp. 832–840, March 2008, doi:10.1109/TPEL.2007.915043.
- [15] R. L. Andersen, T. B. Lazzarin, I. Barbi, "A 1-kW Step-Up/Step-Down Switched-Capacitor AC–AC

Converter”, *IEEE Transactions on Power Electronics*, vol. 28, no. 7, pp. 3329–3340, July 2013, doi: 10.1109/TPEL.2012.2222674.

- [16] N. C. Dal Pont, G. Waltrich, T. B. Lazzarin, “Transformerless Step-Up Inverter Based on Switched-Capacitor Converter Technology”, *Eletronica de Potencia*, vol. 22, no. 3, pp. 268–278, Sept. 2017.
- [17] H. Khoun-Jahan, A. M. Shotorbani, M. Abapour, K. Zare, S. H. Hosseini, F. Blaabjerg, Y. Yang, “Switched capacitor based cascaded half-bridge multilevel inverter with voltage boosting feature”, *CPSS Transactions on Power Electronics and Applications*, vol. 6, no. 1, pp. 63–73, Apr. 2021.
- [18] J. C. Dias, S. A. Mussa, T. B. Lazzarin, “Single-phase hybrid boost rectifiers with high voltage gain and high power factor”, in *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, pp. 1406–1411, Jun. 2016.
- [19] E. Aeloiza, A. Kadavelugu, R. Rodrigues, “Novel Bipolar Active Miller Clamp for Parallel SiC MOSFET Power Modules”, in *2018 IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 401–407, Sept. 2018.
- [20] S. Ben-Yaakov, “Behavioral Average Modeling and Equivalent Circuit Simulation of Switched Capacitors Converters”, *IEEE Transactions on Power Electronics*, vol. 27, no. 2, pp. 632–636, Feb. 2012.
- [21] T. B. Lazzarin, C. Bharatiraja, B. Lehman, “Direct 48V to 1V Step-Down DC-DC Converter”, in *2018 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)*, pp. 1–6, Dec 2018, doi: 10.1109/PEDES.2018.8707923.
- [22] P. Wang, L. Zhang, X. Lu, H. Sun, W. Wang, D. Xu, “An Improved Active Crosstalk Suppression Method for High-Speed SiC MOSFETs”, *IEEE Transactions on Industry Applications*, vol. 55, no. 6, pp. 7736–7744, May 2019.
- [23] G. B. Martins, “Estudo de Conversores a Capacitores Chaveados”, *Dissertação de Mestrado*, 2013.
- [24] M. D. Vecchia, G. Van den Broeck, S. Ravyts, J. Tant, J. Driesen, “Modified step-down series-capacitor buck converter with insertion of a Valley-Fill structure”, *IET Power Electronics*, vol. 12, no. 12, pp. 3306–3314, Oct. 2019.
- [25] B. Axelrod, Y. Berkovich, A. Ioinvici, “Switched-Capacitor/Switched-Inductor Structures for Getting

Transformerless Hybrid DC–DC PWM Converters”, *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 55, no. 2, pp. 687–696, March 2008, doi: 10.1109/TCSI.2008.916403.

DADOS BIOGRÁFICOS

Neilor Colombo Dal Pont nasceu em 25/12/1989 em Criciúma-SC. Recebeu o grau de bacharel em engenharia elétrica (2015) e mestre em engenharia elétrica (2017) pela Universidade Federal de Santa Catarina (UFSC). Atualmente está cursando doutorado pelo Programa de Pós Graduação em Engenharia Elétrica (PPGEEL) da UFSC, no Instituto de Eletrônica de Potência (INEP). Suas áreas de interesse incluem conversores a capacitor chaveado, inversores de tensão, conversores cc-cc de alta taxa de conversão e conversores ressonantes.

Mauricio Dalla Vecchia nasceu em Francisco Beltrão, Paraná, Brasil, em 1990. Recebeu o grau de Engenheiro Eletricista e Mestre em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC), Florianópolis, Brasil, em 2014 e 2016, respectivamente. Recebeu o grau de Doutor em Engenharia Elétrica pela KU Leuven, Bélgica, em 2020. Atualmente é pesquisador de Pós Doutorado pela Universidade Federal de Santa Catarina (UFSC). A área de concentração do Dr. Dalla Vecchia é em Eletrônica de Potência, com ênfase em conversores a capacitor chaveado, conversores CC-CC de alto ganho e alto rendimento, conversores híbridos, inversores, conversores CA-CA, semicondutores com elevada largura de banda (WBG) e energias renováveis (eólica de grande porte - onshore e offshore - e solar).

Telles Brunelli Lazzarin nasceu em Criciúma, Santa Catarina, Brasil, em 1979. Recebeu o grau de Engenheiro Eletricista, Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC), Florianópolis, Brasil, em 2004, 2006 e 2010, respectivamente. Atualmente é professor no Departamento de Engenharia Elétrica e Eletrônica da UFSC. A área de concentração do Prof. Telles é especialista em eletrônica de potência, com ênfase em energias renováveis (principalmente eólica de pequeno porte), inversores de tensão e conversores estáticos a capacitor chaveado. Prof. Telles é membro da SOBRAEP e do IEEE.