

# INTEGRAÇÃO DE CONVERSORES PFC COM A TOPOLOGIA *BI-FLYBACK* INVERSORA APLICADO A LÂMPADAS DE DESCARGA EM ALTA PRESSÃO

André L. Kirsten, Marco A. Dalla Costa, Paulo C. V. da Luz, Ricardo N. do Prado, Tiago B.

Marchesan e Theyllor H. de Oliveira

GEDRE, Universidade Federal de Santa Maria, Santa Maria – RS, Brasil

email: [andre@gedre.ufsm.br](mailto:andre@gedre.ufsm.br)

**Resumo** - Este artigo apresenta uma família de reatores eletrônicos para alimentar uma lâmpada de vapor de sódio em alta pressão de 70W. O reator eletrônico consiste em um conversor de estágio único que integra um conversor de correção do fator de potência e dois conversores *flyback* para alimentação da lâmpada com forma de onda quadrada em baixa frequência, de modo a evitar o fenômeno de ressonância acústica. Propõe-se um estudo, qualitativo e quantitativo, dos conversores convenientes para correção do fator de potência, e sua integração com a topologia *bi-flyback* inversora. A topologia *buck bi-flyback* inversora é escolhida para a implementação prática do experimento a fim de validar o presente estudo.

**Palavras-Chave** - *Bi-flyback* Inversor, Integração de Conversores, Reator Eletrônico, Lâmpada de Descarga em Alta Pressão.

## INTEGRATION OF PFC CONVERTERS WITH THE BI-FLYBACK INVERTER TOPOLOGY APPLIED TO HID LAMPS

**Abstract** - This paper presents a set of electronic ballasts to supply a 70W high pressure sodium lamp. The electronic ballast consists on a single-stage converter that integrates a PFC converter to provide power factor correction and two flyback converters to supply the lamp with low frequency square waveform, in order to avoid the acoustic resonance phenomenon occurrence. A study is proposed, qualitative and quantitative, of active converters to provide the power factor correction, and their integration with the bi-flyback inverter topology. Buck bi-flyback inverter topology is chosen to the implementation of practical experiments, in order to validate the present work.

**Keywords** - Bi-flyback Inverter, Electronic Ballasts, High Intensity Discharge Lamps, Integration of Converters.

### NOMENCLATURA

$\alpha$	Relação de espiras dos indutores acoplados.
$\eta$	Eficiência estimada do conversor.

$\Delta V_o$	Ondulação percentual da tensão na lâmpada.
AC	Corrente alternada.
$C_b$	Capacitor de barramento.
CCM	Modo de condução contínuo.
$C_o$	Capacitor de saída.
$D$	Razão cíclica.
DC	Corrente contínua.
DCM	Modo de condução descontínuo.
EMI	Interferência eletromagnética.
$f_s$	Frequência de comutação.
HID	Descarga de alta intensidade.
HPS	Sódio em alta pressão.
$I_o$	Corrente de saída.
LED	Diodo emissor de luz.
$L_p$	Indutância do primário.
$L_{pfc}$	Indutância do conversor PFC.
$L_s$	Indutância do secundário.
$L_{sf}$	Indutância do secundário do <i>flyback</i> PFC
LFSW	Onda quadrada em baixa frequência.
PF	Fator de potência.
PFC	Correção do fator de potência.
$P_o$	Potência da lâmpada.
RA	Ressonância acústica.
SC	Sobrecorrente.
ST	Sobretensão.
THD	Distorção Harmônica Total.
UPS	Fonte de alimentação ininterrupta.
$V_b$	Tensão de barramento
$V_{in}$	Tensão de entrada.
$V_o$	Tensão de saída.
$V_{ret}$	Tensão de entrada retificada.

### I. INTRODUÇÃO

O estudo do melhor aproveitamento das características das lâmpadas de descarga em alta pressão vem ao encontro da grande preocupação mundial com a eficiência energética. Reatores eletrônicos são os dispositivos atuais que melhor aproveitam a alta eficácia luminosa e longa vida útil dessas lâmpadas.

Apesar dessas ótimas características, estas lâmpadas apresentam o risco da ocorrência de ressonância acústica (RA). Este fenômeno gera ondas estacionárias de pressão no plasma, resultando em flutuações no arco luminoso que pode causar tremulações na luz e até mesmo a extinção do arco de descarga [1], [2].

A solução mais confiável para evitar a ocorrência da RA é a alimentação da lâmpada em LFSW, o que implica na redução da ondulação da potência em alta frequência,

Artigo submetido em 13/11/2012. Revisado em 19/01/2013. Aceito para publicação em 04/03/2013 para a Sessão Especial por recomendação dos editores Pedro Francisco Donoso-Garcia e Henrique A. C. Braga.

obtendo assim um resultado próximo a uma potência de alimentação constante [3]. Um reator eletrônico operando em LFSW requer normalmente quatro estágios de potência: correção do fator de potência, controle de potência (conversores CC-CC), estágio inversor e ignitor. Este artigo visa à integração dos principais estágios de potência, promovendo um conversor de estágio único com redução da complexidade e do número de componentes. Exemplos de configurações de reatores eletrônicos para lâmpadas HID são encontrados em [4]-[10].

Um inversor de onda quadrada pode ser obtido pela união de dois conversores *flyback*. Cada um destes operando alternadamente, provendo cada polaridade da tensão de saída. Como ambos os conversores *flyback* não operam simultaneamente, estes podem compartilhar o secundário e o acoplamento magnético.

Uma ideia similar é proposta em [11] usando o conversor *bi-flyback* em CCM para aplicações em UPS. Uma topologia *push-pull* que apresenta uma estrutura similar é encontrada em [12]. E um conversor que utiliza este conceito para remover a ponte de diodos de entrada para aplicações bidirecionais é analisado em [13].

Este artigo tem como objetivo apresentar uma análise detalhada sobre conversores PFC clássicos operando em DCM integrados com o conversor *bi-flyback* inversor. Esta análise é realizada através do projeto e simulação de todos os conversores, o que resulta na escolha de um conversor para o desenvolvimento prático.

O artigo está organizado da seguinte forma: a topologia *bi-flyback* inversora, que é responsável pelo controle de potência e o estágio inversor é exposto na seção II. A seção III apresenta a integração dos conversores PFC com a topologia *bi-flyback*. O conversor *buck bi-flyback* inversor é escolhido para a implementação e o seu circuito completo é apresentado na seção IV. Resultados experimentais são expostos na seção V. A seção VI conclui o artigo.

## II. TOPOLOGIA BI-FLYBACK INVERSORA

A topologia *bi-flyback* inversora é exibida na Figura 1. Ela integra o estágio de controle de potência e o estágio inversor, necessários para a alimentação da lâmpada em LFSW. Como a tensão de saída é alternada, o secundário deve possuir controle bidirecional de corrente. Para saída em corrente contínua, como em aplicações voltadas para LEDs, um interruptor e um enrolamento central no secundário podem ser utilizados para o controle de corrente [13]. As três formas básicas para o controle bidirecional da corrente são mostrados na Figura 2 [14].

Usando dois interruptores em antisérie (Figura 2.a) é possível conectar os terminais *source* dos interruptores, sem necessitar assim, de isolamento nos sinais de comando.

Com a finalidade de bloquear a ação dos diodos lentos intrínsecos dos MOSFETs, a opção presente na Figura 2.b possui dois diodos ultrarrápidos em antisérie com os interruptores. Neste caso, pelo menos um dos interruptores necessita de driver isolado.

Uma ponte de diodos com um interruptor central (Figura 2.c) pode ser usada a fim de controlar a direção da corrente [15], contudo um controle preciso e complexo é

necessário para o acionamento em alta frequência, principalmente em aplicações em DCM, além de elevar as perdas por comutação e condução.

Neste estudo foi escolhida a opção de interruptores em antisérie (Figura 2.a). Assim, os terminais de fonte (*source*) dos interruptores podem ser conectados sem a necessidade de isolamento.

Apesar dos interruptores do secundário operarem em baixa frequência, os diodos em antiparalelo comutam em alta frequência, o que eleva as perdas em chaveamento.

Outra solução é a utilização de IGBT para os interruptores do secundário, ao invés de MOSFETs, com diodos ultrarrápidos em antiparalelo. Entretanto, devido à baixa tensão de saída, semicondutores do tipo MOSFET apresentam a opção mais otimizada para a aplicação.

A modulação dos comandos dos interruptores é mostrada na Figura 3. Sendo os sinais  $S_{C1}$  e  $S_{C2}$  do comando dos interruptores do primário, e  $S_3$  e  $S_4$  do secundário. Cada braço do primário funciona durante metade do período de potência fornecida para a lâmpada. Uma técnica de inversão ressonante foi proposta a fim de melhorar a eficiência da topologia [16], adicionando um tempo sem comutação nos interruptores do primário durante a inversão da tensão de saída. Esta técnica também diminui os esforços nos interruptores e a interferência eletromagnética. O tempo de inversão ressonante é calculado em [17].

A única variável de controle do sistema é a razão cíclica dos interruptores do primário, os outros parâmetros são mantidos constantes em regime permanente.

### A. Estágios Operacionais

A operação do circuito é dividida em quatro estágios. No primeiro estágio,  $S_1$  opera em alta frequência e a lâmpada é alimentada com tensão negativa. No terceiro estágio, a alta frequência de chaveamento é fornecida por  $S_2$ , e a lâmpada é alimentada com tensão positiva. O segundo e o quarto estágios representam a inversão ressonante da tensão da lâmpada. Essa técnica consiste em adicionar dois estágios operacionais (2º e 4º estágios) responsáveis pela inversão da polaridade da tensão de saída de forma ressonante. Esta técnica é simples, sem adição de componentes e resulta em melhorias significativas ao sistema [16], [17].

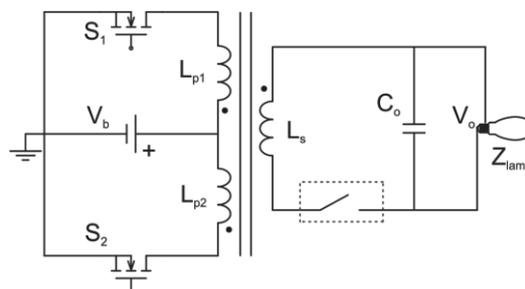


Fig. 1. Topologia *bi-flyback* inversora

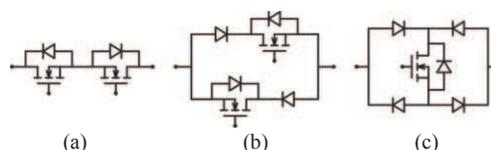


Fig. 2. Opções para o controle bidirecional de corrente

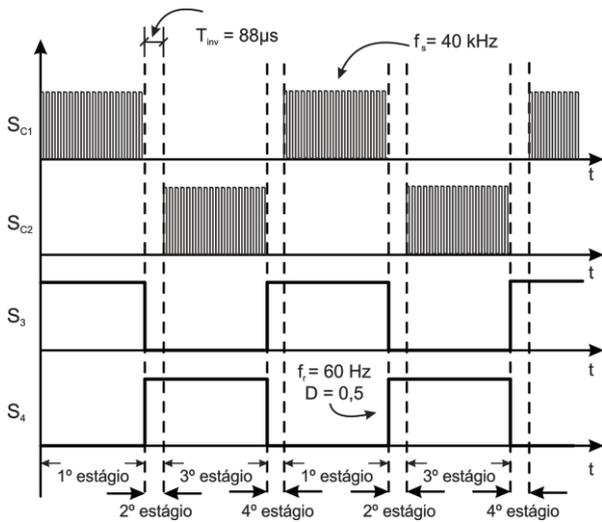


Fig. 3. Sinais de comando dos interruptores

### B. Projeto da topologia

O projeto da topologia é baseado nas equações referentes ao estudo do conversor *flyback*, operando em DCM. Contudo, os parâmetros da tensão de entrada e a razão cíclica são escolhidos com base no projeto do estágio PFC.

A tensão ( $V_o$ ) e a corrente ( $I_o$ ) de saída são parâmetros concedidos pelo fabricante da lâmpada e pelas normas referentes à sua alimentação [18].

A indutância do primário ( $L_p$ ) é dada por (1). A equação (2) define a relação de transformação ( $\alpha$ ) gerada pela operação do conversor *flyback* em DCM. A indutância no secundário ( $L_s$ ) é encontrada em (3). O capacitor de saída ( $C_o$ ) é projetado considerando a ondulação percentual em alta frequência da tensão de saída, e é obtido em (4):

$$L_p = \frac{D^2 \cdot V_b^2 \cdot \eta}{2 \cdot P_o \cdot f_s} \quad (1)$$

$$\alpha = \frac{n_s}{n_p} = \frac{V_o \cdot (1-D)}{V_b \cdot D} \quad (2)$$

$$L_s = L_p \cdot (\alpha)^2 \quad (3)$$

$$C_o = \frac{D \cdot I_o}{f_s \cdot V_o \cdot \Delta V_o} \quad (4)$$

## III. CIRCUITOS PFC E INTEGRAÇÃO DE CONVERSORES

De modo a satisfazer os requerimentos quanto à níveis de harmônicas da corrente de entrada da norma internacional IEC61000-3-2 classe C, um estágio PFC deve ser incluído na topologia deste reator eletrônico.

A inserção de um conversor para PFC aumenta o número de interruptores ativos, aumentando a complexidade e o custo do reator. Esta seção discute a integração da topologia *bi-flyback* inversora com as seguintes topologias PFC: *buck*, *boost*, *buck-boost* e *flyback*.

O procedimento de integração usado neste trabalho é o método do esquema gráfico (*graft scheme*), apresentado em [19]. Esta metodologia substitui dois interruptores ativos por

um interruptor compartilhado e quatro ou dois diodos adicionais. Entretanto, esforços de tensão ou corrente são acrescentados no interruptor resultante.

Estas integrações resultam em cinco possíveis topologias, considerando que o conversor *flyback* PFC tem a possibilidade de dois tipos de integração.

Um exemplo de metodologia de integração é aplicada para o conversor *buck* PFC na Figura 4. A fonte DC da Figura 1 é substituída pela saída do conversor *buck*. A fonte  $V_{ret}$  da Figura 4 é a representação da tensão da rede com uma ponte retificadora e um filtro de EMI.

A Figura 4 exhibe os pontos comuns entre os conversores *buck* PFC e *bi-flyback* inversor. Assim, duas integrações são necessárias, substituindo três interruptores por dois interruptores e quatro diodos.

Para esta topologia, os diodos  $D_{PFC}$  estão na mesma referência e com a mesma polaridade, então estes podem ser simplificados por apenas um diodo. Esta é uma característica da integração por sobretensão com a topologia *bi-flyback* inversora.

A integração com o conversor *bi-flyback* inversor ocorre somente nos interruptores do primário. Assim, o secundário pode ser omitido para simplificar as análises nas próximas figuras. Este procedimento foi realizado para todos os outros conversores PFC mencionados. Os resultados finais das integrações com todas as topologias analisadas são apresentados na Figura 5.

As topologias de integração por sobretensão apresentam três diodos adicionais ( $D_{PC}$ ,  $D_{PFC1}$  e  $D_{PFC2}$  nas Figuras 5.a e 5.e), enquanto que as integrações por sobrecorrente resultam em quatro diodos adicionais ( $D_{PC1}$ ,  $D_{PC2}$ ,  $D_{PFC1}$  e  $D_{PFC2}$  nas Figuras 5.b, 5.c e 5.d). Contudo, os dois diodos  $D_{PC}$  das topologias de sobrecorrente podem ser substituídos por um diodo entre o capacitor de barramento ( $C_b$ ) e os indutores do primário. Porém, isto acarreta em sobretensão nos interruptores do primário. Os dois diodos  $D_{PC}$  das integrações de sobretensão podem ser removidos se a corrente no *flyback* do primário for sempre maior que a do estágio PFC.

De maneira a comparar todas as topologias analisadas, o projeto e a simulação de todas as topologias de integração foram realizados. O método de projeto utilizado para comparar as topologias baseia-se em utilizar a mesma razão cíclica e os componentes do secundário. Todas as topologias devem também satisfazer a norma IEC61000-3-2 classe C. Isto significa que, para uma entrada de 220V, o conversor *buck* PFC, operando em DCM, deve possuir uma tensão de barramento menor que 135V, e o conversor *boost* PFC uma tensão de barramento superior a 400V. Os outros conversores PFC não possuem restrições quanto à tensão de barramento para atender a norma.

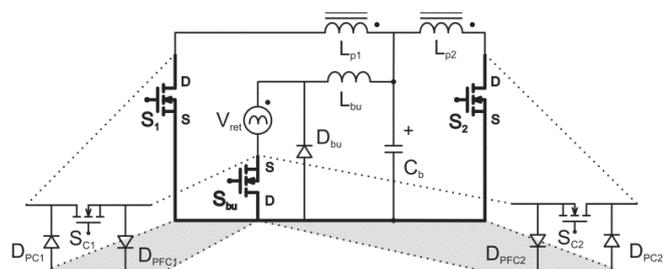


Fig. 4. Integração de células para o Buck PFC

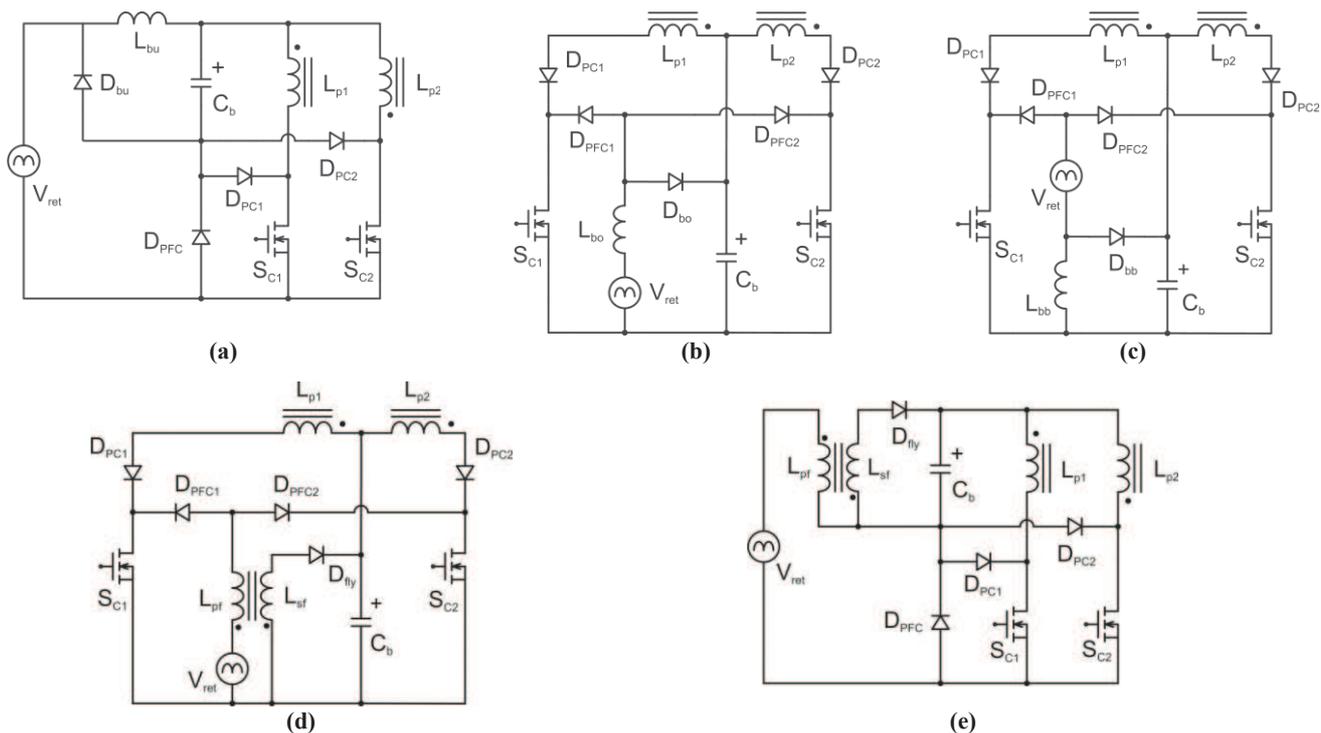


Fig. 5. Topologias Integradas resultantes da integração do conversor *bi-flyback* inversor com os seguintes conversores PFC: (a) *Buck*; (b) *Boost*; (c) *Buck-Boost*; (d) *Flyback SC*; (e) *Flyback ST*

A integração de dois conversores em DCM fornece uma importante característica: a relação entre a tensão de entrada e a tensão de barramento depende somente da relação entre os indutores. Ou seja, mudanças na carga e na razão cíclica não afetam a tensão de barramento [20]. Os valores dos indutores dos conversores PFC são obtidos em (5), (7) e (8). O indutor para o primário do conversor *flyback* PFC ( $L_{pf}$ ) é igual ao do conversor *buck-boost* ( $L_{bb}$ ).

$$L_{bu} = \frac{L_p}{V_b^2} \cdot \frac{1}{\pi} \cdot \int_{\phi_1}^{\pi-\phi_1} V_{in}(t) \cdot [V_{in}(t) - V_b] \cdot d(t) \quad (5)$$

Onde:  $\phi_1$  é o ângulo de condução para a corrente de entrada do conversor *buck* PFC, calculado em (6). A tensão de pico da entrada é representada por  $V_g$ .

$$\phi_1 = \arcsen\left(\frac{V_b}{V_g}\right) \quad (6)$$

$$L_{bo} = \frac{L_p}{V_b} \cdot \frac{1}{\pi} \cdot \int_0^{\pi} \frac{V_{in}(t)^2}{[V_b - V_{in}(t)]} \cdot dt \quad (7)$$

$$L_{bb} = L_{pf} = \frac{L_p}{V_b^2} \cdot \frac{1}{\pi} \cdot \int_0^{\pi} V_{in}(t)^2 \cdot d(t) \quad (8)$$

A Tabela I mostra os parâmetros de projeto usados para todos os conversores integrados. A razão cíclica nominal de 0,28 foi escolhida em função do conversor *buck*, de modo a manter a operação em DCM durante toda operação da tensão de entrada ( $D < V_b / V_g$ ). A tensão de barramento dos conversores foi escolhida de forma a manter a razão cíclica e os componentes do secundário iguais para todas as topologias. Os elementos resultantes dos projetos são

indicados na Tabela II. De forma a comparar todas as integrações, simulações foram realizadas e os resultados para os esforços nos semicondutores são indicados na Tabela III. Nessa tabela estão representados os valores eficazes de corrente nos semicondutores, valores médios de correntes nos diodos e valores de pico de tensão em todos os semicondutores.

Uma discussão sobre as características das topologias resultantes é apresentada a seguir:

- *Buck Bi-flyback*: este conversor possui os menores níveis de tensão aplicados nos semicondutores, devido à baixa tensão de barramento. Esta é a topologia que apresenta o menor número de componentes. Além disso, os interruptores e a tensão de entrada possuem o mesmo referencial. Entretanto, possui elevada THD devido ao tempo em que a tensão de entrada é inferior a tensão de barramento ( $\phi_1$ ).
- *Boost Bi-flyback*: este conversor não é indicado para aplicações com tensão de rede de 220V [20], isto graças à alta tensão de barramento para o cumprimento da norma IEC61000-3-2, a qual resulta em elevados esforços de tensão nos semicondutores. Além disso, possui alta THD por sua característica não linear operando em DCM.
- *Buck-Boost* e *Flyback SC*: Os conversores obtiveram resultados semelhantes. Ambos não possuem restrição quanto à escolha da tensão de barramento. Apresentam baixa THD e alto FP. Entretanto, estes são os conversores com maior número de componentes após a integração.
- *Flyback ST*: Similar ao *buck*, entretanto este possui alta tensão aplicada aos interruptores compartilhados e um componente magnético acoplado adicional. Apresenta baixa THD e elevado fator de potência.

TABELA II  
Parâmetros de Projeto

Símbolo	Valor
$P_o$	70W
$\eta$	85%
$V_o$	72V
$\Delta V_o$	5%
$I_o$	0,98A
$f_s$	40kHz
$D$	0,28
$L_s$	353 $\mu$ H
$C_o$	2,2 $\mu$ F

TABELA III  
Parâmetros de Simulação Resultantes do Projeto

Conversor	$V_b$ (V)	$L_p$ ( $\mu$ H)	$L_{pfc}$ ( $\mu$ H)	$L_{st}$ ( $\mu$ H)	$C_b$ ( $\mu$ F)
Buck	100	119	344	-	377
Boost	450	2400	1486	-	19
Buck-Boost	140	233	576	-	160
Flyback SC	140	233	576	668	160
Flyback ST	140	233	576	285	160

Devido ao mesmo referencial de terra da entrada e dos semicondutores, assim como os baixos esforços de tensão sobre os semicondutores e o menor número de componentes de potência, a integração do inversor *bi-flyback* com o *buck* PFC foi escolhida para prototipação. Doravante, esta topologia será referida como *buck bi-flyback*.

O tempo morto na corrente de entrada proveniente do conversor *buck* PFC é outra característica desejável usando a técnica de inversão ressonante, como será discutido na seção seguinte. Além disso, o menor número de componentes resulta em menores perdas e, assim, melhor desempenho.

#### IV. BUCK BI-FLYBACK

O circuito experimental desenvolvido é demonstrado na Figura 6. Esta figura apresenta o circuito de sincronização, de ignição, e os circuitos de condicionamento de sinal das medições de tensão e corrente da lâmpada. Os componentes utilizados na estrutura estão descritos da Tabela IV. O único circuito omitido da figura são os de acionamentos dos interruptores, que são constituídos de circuitos *totem-pole*

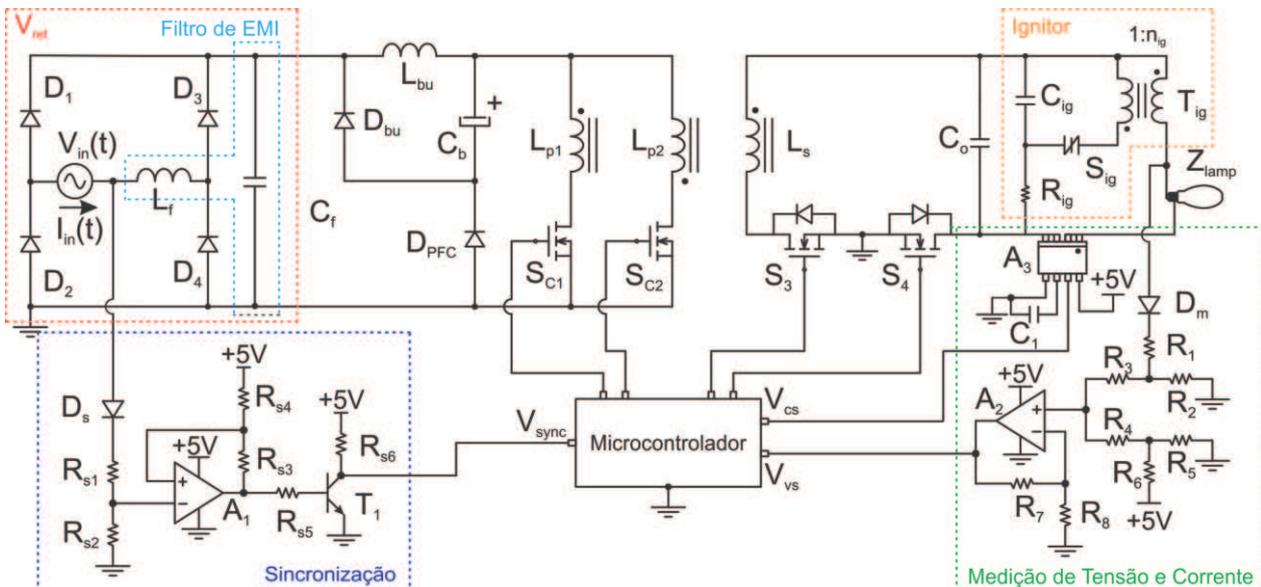


Fig. 6. Esquema do conversor *Buck Bi-Flyback*

TABELA I  
Resultados de Simulação

Elemento	Buck	Boost	Buck-Boost	Flyback SC	Flyback ST
Tensão (V)	$S_c$	453	900	451	441
	$D_x$	311	450	451	475
	$D_{pfc}$	311	900	280	280
	$D_{pc}$	-	188	369	360
Corrente (A)	$S_c$	1,27	0,494	1,45	1,45
	$D_x$	0,515	0,186	0,588	0,588
	$D_{pfc}$	0,515	0,065	0,169	0,169
	$D_{pc}$	-	0,092	0,294	0,294
THD	0,22	0,22	0,03	0,03	0,02
PF	0,97	0,97	0,99	0,99	0,99
Integração	ST	SC	SC	SC	ST

sem isolamento, o qual é bem conhecido na literatura.

Caso (9) seja satisfeita, os diodos  $D_{PC}$  mostrados na Figura 5.a podem ser removidos sem causar interferência na operação do sistema. Esta equação indica que a corrente no primário do *flyback* é sempre maior que a corrente do indutor do conversor *buck* PFC.

$$L_{bu} \leq L_p \cdot \frac{(V_g - V_b)}{V_b} \quad (9)$$

A tensão nos interruptores do primário é dada em (10) e a tensão nos interruptores do secundário em (11).

$$V_{S_{C1-2}} = V_g + V_b + \frac{V_o}{\alpha} \quad (10)$$

$$V_{S_{3-4}} = V_b \cdot \alpha + V_o \quad (11)$$

No entanto, as tensões apresentadas acima são somente para a condição de regime permanente. Deve ser considerada a variação da tensão de saída durante seus estágios de operação e durante o seu envelhecimento. Logo após a ignição a tensão de saída é igual à tensão de disparo do SIDAC (240V), a qual é superior à tensão do regime permanente, bem como a tensão de saída aumenta com o envelhecimento da lâmpada. Estas considerações devem ser levadas em conta no projeto dos semicondutores do sistema.

TABELA IV  
Componentes

Símbolo	Descrição	Valor
$L_{bu}$	Indutor do <i>buck</i>	418 $\mu$ H / EE30 / 15 / 14
$L_{p1}, L_{p2}, L_p$	<i>Flyback</i> do primário	144 $\mu$ H / EE42 / 15 / 14
$L_s$	<i>Flyback</i> do secundário	300 $\mu$ H / EE42 / 15 / 14
$C_b$	Capacitor de barramento	470 $\mu$ F / 200V (eletrolítico)
$C_o$	Capacitor de saída	2,2 $\mu$ F / 500V (cerâmico)
$D_1 - D_4$	Diodos retificadores	1N4007
$D_{bu} - D_{PFC}$	Diodos ultrarrápidos	MUR160
$S_1 - S_2$	MOSFETs	FQA08N80C
$S_3 - S_4$	MOSFETs	IRF740
$C_f$	Capacitor do filtro de entrada	100nF (polipropileno)
$L_f$	Indutor do filtro de entrada	4,8mH / EE30 / 15 / 7
$T_{ig}$	Transformador de ignição	Pri 8 – esp. / Sec 80 – esp.
$C_{ig}$	Capacitor de ignição	100nF (polipropileno)
$R_{ig}$	Resistor de ignição	330k $\Omega$
$S_{ig}$	SIDAC	MKP3v240 / 240 / 3A
	Microcontrolador	MCF51AC128C
$A_3$	Sensor de corrente	ACS712 / 5A
$A_1, A_2$	Amplificador operacional	LM358
$D_s, D_m$	Diodos	1N4007
$C_1$	Capacitor de filtro	1nF (cerâmico)
$T_1$	Transistor	2N222A
$R_4, R_7, R_8$		10k $\Omega$ / 0,25W
$R_3, R_6$	Resistores de medição	1,5k $\Omega$ / 0,25W
$R_1, R_2, R_5$		150k $\Omega$ , 22k $\Omega$ , 13,5k $\Omega$
$R_{s1}, R_{s2}, R_{s3}$	Resistores de sincronia	330k $\Omega$ , 56k $\Omega$ , 10k $\Omega$
$R_{s4}, R_{s5}, R_{s6}$		22k $\Omega$ , 470 $\Omega$ , 1,5k

#### A. Circuitos de Medição

O esquemático do sensoriamento de corrente da lâmpada e o circuito de medição de tensão são demonstrados na Figura 6.

O sensor de efeito hall, ACS712, é utilizado na medição de corrente na lâmpada. Este sensor fornece um ganho linear de tensão e possui uma compensação (*offset*) de tensão para medição de correntes negativas. Devido ao baixo ganho de tensão neste sensor, por volta de 185mV por Ampère, o conversor analógico/digital do microcontrolador tem suas referências de tensão ajustadas para 2V e 3V. Este ajuste aumenta a precisão na medição de corrente.

A amostragem da tensão da lâmpada é necessária durante a ignição, o aquecimento e no controle de potência. Contudo, a tensão na lâmpada não possui o mesmo referencial de terra que o microcontrolador e os semicondutores. Sendo assim, a estratégia utilizada foi a de medição da tensão de saída somente quando esta é positiva. Nesta situação, a lâmpada e o microcontrolador possuem o mesmo referencial de terra. A ignição e o processo de aquecimento ocorrem, portanto, somente com tensão contínua positiva, a fim de medir a tensão nesses estágios e prover uma operação mais estável durante o aquecimento.

Acredita-se que devido ao baixo tempo de aquecimento em que a lâmpada é alimentada em DC (no máximo 7 minutos, conforme [18]) não deva ocorrer o fenômeno da cataforese. Entretanto, a implementação de um sensoriamento de tensão de saída isolado, possibilita o controle da ignição e do aquecimento com ambos os eletrodos da lâmpada, garantindo, dessa forma, a não ocorrência do fenômeno da cataforese.

A análise detalhada sobre a implementação do sistema de controle e da modelagem desse conversor está presente em [21].

A saturação do amplificador operacional protege o microcontrolador contra sobretensão em suas entradas A/D durante todos os estágios. A topologia não requer a alimentação de tensão negativa em nenhum dos sistemas de condicionamento de sinal.

A equação da tensão de saída do sensor de corrente segue a equação (12).

$$V_{cs}(i_o) = 2,5 + 0,185 \cdot i_o \quad (12)$$

O circuito de tensão possui uma compensação (*offset*) de 2,06V para ser incluída na faixa de medição do conversor A/D. O ganho na tensão de saída ( $V_{vs}$ ) é 9,2mV por Volt aplicado na lâmpada. O ganho do circuito de condicionamento de sinal do sensor de tensão é indicado em (13).

$$V_{vs}(v_o) = 2,06 + 0,0092 \cdot v_o \quad (13)$$

O microcontrolador de baixo custo utilizado, MCF51AC128C, é da família Coldfire V1 da Freescale®. Suas principais características são: processador de núcleo de 32 bits, frequência (*clock*) de 50MHz, resolução A/D de 12 bits, resolução PWM de 20ns e ponto fixo para suporte aritmético.

#### B. Ignitor

O circuito ignitor é apresentado na Figura 6. O processo de ignição ocorre na seguinte ordem: primeiramente, a lâmpada está desligada, possuindo uma característica de circuito aberto. O controle aumenta lentamente a razão cíclica, aumentando a tensão de saída. À medida que o circuito opera sem carga, a tensão de saída aumenta até a tensão de ruptura do SIDAC ( $S_{ig}$ ). Este entra em condução próximo aos 240V, quando esta tensão é aplicada no primário do transformador de ignição ( $T_{ig}$ ), que possui uma relação de espiras ( $n_{ig}$ ) igual a 10. Assim, a lâmpada recebe um pulso de tensão por volta de 2,4kV. A duração deste pulso de tensão depende do valor de  $C_{ig}$ . Em regime, o circuito de medição não possui efeito na topologia. Esta configuração do ignitor possibilita a ignição em ambas polaridades de tensão, o que beneficia a vida útil da lâmpada devido ao desgaste homogêneo dos eletrodos.

#### C. Sincronização

A tensão de saída opera em baixa frequência com forma de onda quadrada a fim de não excitar o fenômeno de ressonância acústica. Os primeiros testes foram realizados com frequências por volta dos 500Hz. No entanto, como se pode notar na Figura 7.a, devido ao tempo morto no acionamento dos interruptores do primário (2° e 4° estágios) ocorre uma ressonância na corrente de entrada, o que implica no aumento da THD. A Figura 7.b mostra a mesma forma de onda onde a tensão de saída está na mesma frequência da tensão de alimentação. O distúrbio na corrente de entrada ainda pode ser visto durante a inversão da tensão de saída. Desta forma, a sincronização da inversão da saída com a rede é necessária de forma a não comprometer a THD da corrente de entrada e diminuir a interferência eletromagnética.

A Figura 7.c mostra que para uma tensão de saída sincronizada com a tensão de alimentação, não há ressonância na corrente de entrada.

O circuito de sincronização apresentado na Figura 6 é baseado na operação por histerese, o que evita interferências no sinal destinado ao microcontrolador ( $V_{sync}$ ). A tensão de entrada e o sinal de sincronização são apresentados na Figura 8.a e o plano de fase desses sinais é mostrado na Figura 8.b.

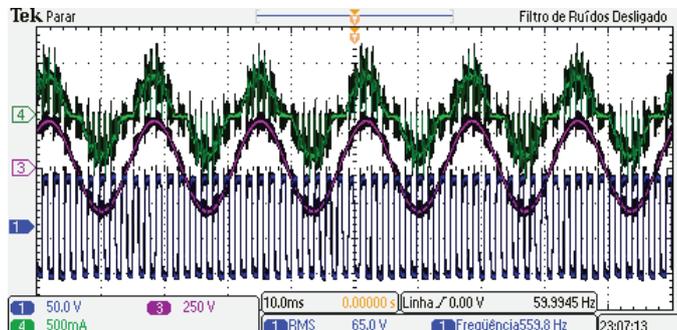


Fig. 7 (a) Tensão de saída (ch1 – 50V/div); Tensão de entrada (ch3 – 250V/div); Corrente de entrada (ch4 – 500mA/div); Escala de tempo: 10ms/div.

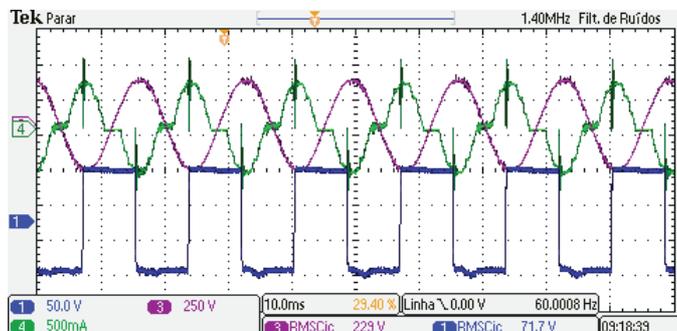


Fig. 7 (b) Tensão de saída (ch1 – 50V/div); Tensão de entrada (ch3 – 250V/div); Corrente de entrada defasada em 180° (ch4 – 500mA/div); Escala de tempo: 10ms/div.

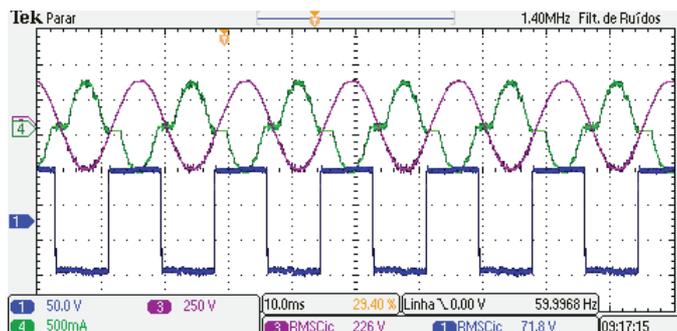


Fig. 7 (c) Tensão de saída (ch1 – 50V/div); Tensão de entrada (ch3 – 250V/div); Corrente de entrada defasada em 180° (ch4 – 500mA/div); Escala de tempo: 10ms/div.

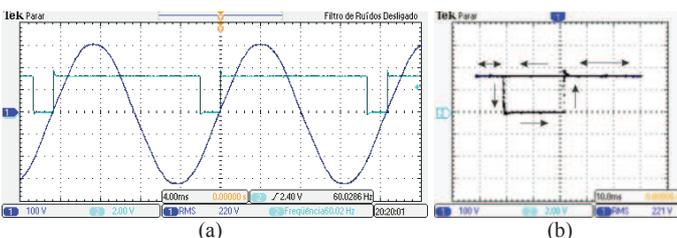


Fig. 8. Sinal de sincronia (ch2 – 2V/div); Tensão de entrada (ch1 – 100V/div); (a) Escala de tempo: 4ms/div; (b) Plano de fase ( $V_{sync}$  vs.  $V_{in}$ ).

## V. RESULTADOS EXPERIMENTAIS

De modo a validar as análises e os resultados de simulação, o reator eletrônico proposto foi implementado em laboratório. Os resultados experimentais do protótipo são apresentados nesta seção.

O pulso de tensão da ignição é mostrado na Figura 9. Como pode ser observado, a amplitude do pulso é próximo de 2.7kV.

A topologia não requer a utilização de grampeadores de tensão (*snubbers*) em nenhum dos semicondutores devido à baixa indutância de dispersão dos indutores acoplados.

As correntes do conversor *flyback* nos enrolamentos primário e secundário são DCM apresentadas na Figura 10, mostrando a operação em DCM do conversor. A Figura 11 apresenta a tensão e a corrente aplicada em um dos interruptores compartilhados. A amplitude da tensão é de cerca de 440V, que já era esperado nos resultados de simulação apresentados na Tabela III.

A Figura 12 apresenta a corrente e a tensão na lâmpada em forma de onda quadrada em baixa frequência. Pode ser observado que a potência da lâmpada é praticamente constante com a aplicação desta forma de sinal.

A tensão e corrente de entrada, e a tensão contínua de barramento são indicadas na Figura 13. A topologia resulta em um fator de potência de 0,97 e 23,6% de distorção harmônica total (THD). Todas as harmônicas da corrente de entrada cumprem os requerimentos da norma IEC61000-3-2 classe C. A eficiência global medida no conversor é de aproximadamente 88%.

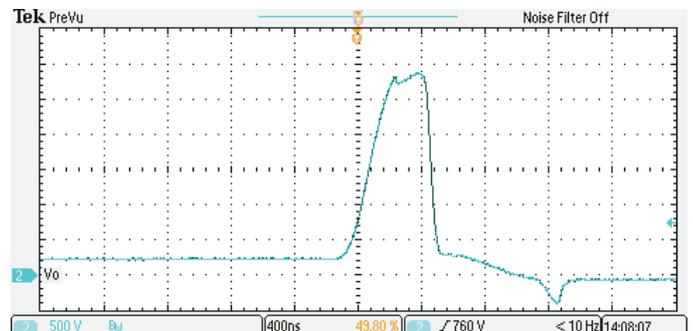


Fig. 9. Pulso de tensão na ignição (ch2 – 500V/div); Escala de tempo: 400ns/div.

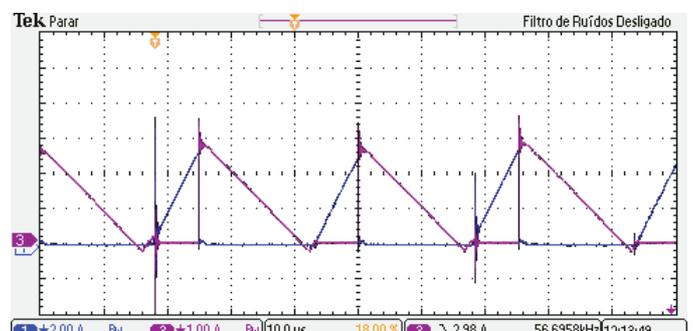


Fig. 10. Corrente no primário (ch1 – 2A/div); corrente no secundário (ch3 – 1A/div); Escala de tempo: 10µs/div.

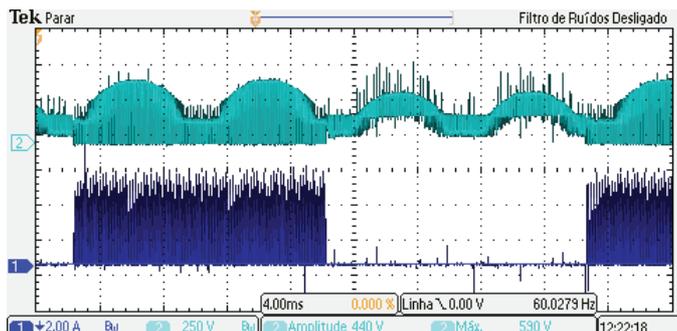


Fig. 11. Tensão (ch2 – 250V/div) e corrente (ch1 2A/div) em um interruptor compartilhado; Escala de tempo: 4ms/div.

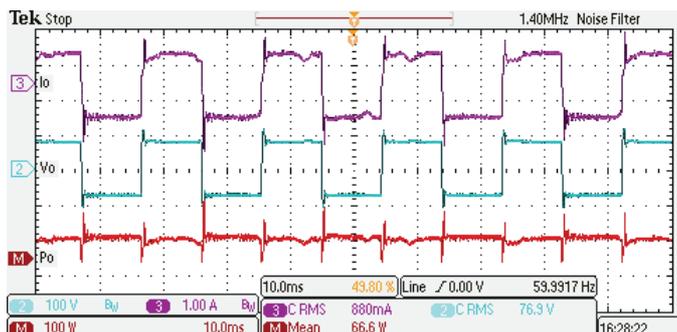


Fig. 12. Corrente de saída (ch3 – 1A/div); Tensão de saída (ch2 – 100V/div); Potência de saída (M – 100W/div); Escala de tempo: 10ms/div.

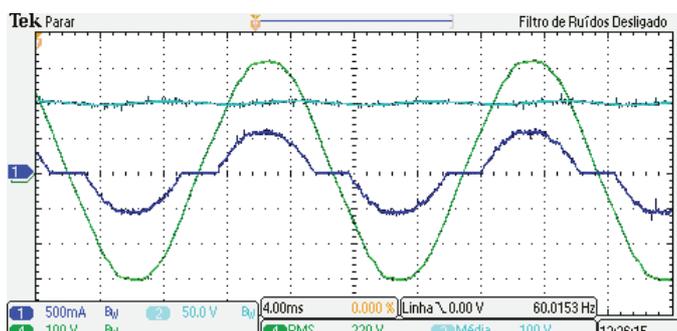


Fig. 13. Corrente de entrada (ch1 – 500mA/div); Tensão de barramento (ch2 – 50V/div); Tensão de entrada (ch4 – 100V/div); Escala de tempo: 4ms/div.

## VI. CONCLUSÃO

Este estudo apresenta famílias de topologias para serem utilizados em um reator eletrônico de estágio único para lâmpadas de vapor de sódio em alta pressão de 70W. A topologia *bi-flyback* foi utilizada para prover o controle de potência e o estágio inversor. Uma análise sobre a integração de conversores PFC com o inversor *bi-flyback* foi discutida.

A topologia *Buck bi-flyback* inversora foi considerada a melhor escolha para a implementação em laboratório. A fim de evitar ressonâncias indesejadas na corrente de entrada, devido à técnica de inversão ressonante utilizada, é necessária a sincronização da tensão de saída e a tensão da rede.

A topologia completa apresenta poucos componentes de potência para um circuito de três estágios (PFC, Controle de Potência e Inversão) quando comparada a outras topologias.

Resultados experimentais confirmam a alta eficiência (88%) da topologia proposta. E nenhuma ocorrência visível da ressonância acústica foi detectada durante os experimentos.

## REFERÊNCIAS

- [1] W. Yan, S. Y. R. Hui, and Y. K. E. Ho, “Stability Study and Control Methods for Small-Wattage High-Intensity-Discharge (HID) Lamps.” *IEEE Trans. on Industry Applications*, pp. 1522-1530, vol. 37, n.º. 5, Set./Out. 2001.
- [2] J. J. de Groot and J. A. J. M. van Vliet, “The High-Pressure Sodium Lamp”, *Philips technical library*. MacMillan Education, 1986.
- [3] M. A. Dalla Costa, et al., “Acoustic-Resonance Characterization of Low-wattage Metal-Halide Lamps”, *IEEE Trans on Plasma Science*, vol. 35, pp. 43 - 58, 2007.
- [4] T. J. Liang, C. M. Huang, J. F. Chen, “Two-Stage High-Power-Factor Electronic Ballast for Metal-Halide Lamps”, *IEEE Trans. on Power Electronics*, vol. 24, n.º. 12, pp. 2959-2966, December 2009.
- [5] R. Orletti, M. A. Co, D. S. L. Simonetti, J. L. de Freitas Vieira, “HID Lamp Electronic Ballast With Reduced Component Number”, *IEEE Trans. on Industrial Electronics*, vol. 56, n.º. 3, pp. 718-725, March 2009.
- [6] F. J. F. Martin, et al., “Analysis and design of a high power factor, single-stage electronic ballast for high-intensity discharge lamps”, *IEEE Trans. on Power Electronics*, vol. 18, n.º. 2, pp. 558-569, March 2003.
- [7] T. B. Marchesan, M. A. Costa, J. M. Alonso, R. N. do Prado, “Integrated Zeta-Flyback Converter to Supply HID Lamps”, *Eletrônica de Potência - SOBRAEP*, vol. 14, p. 259-265, 2008.
- [8] H. Li, M. Shen, Y. Jiang, Z. Qian, “A novel low-frequency electronic ballast for HID lamps”, *IEEE Trans. on Industry Applications*, vol. 41, n.º. 5, pp. 1401- 1408, Sept.-Oct. 2005.
- [9] J. F. Dums, C. B. Nascimento, A. J. Perin, “Single stage charge pump voltage-source electronic ballast for a 70W HPS lamp”, *Eletrônica de Potência - SOBRAEP*, vol. 12, pp. 43-51, 2007.
- [10] L. M. F. Morais, P. F. Donoso-Garcia, S. I. Seleme Júnior, P. C. Cortizo, M. A. S. Mendes, “Reator Eletrônico Para Lâmpada De Vapor De Sódio De Alta Pressão Com Alto Fator De Potência Utilizando Formas De Onda De Tensão Sintetizadas Via PWM”, *Eletrônica de Potência - SOBRAEP*, vol. 13, p. 15-23, 2008.
- [11] J. Skinner, “Bidirectional continuous-mode *Flyback* inverter”, *Power Electronics and Applications*, pp. 216-220, 1993.
- [12] L. Sun; Y. Liang; C. Gong; Y. Yan, “Research on Single-Stage *Flyback* Inverter”, *Power Electronics Specialists Conference - PESC*, pp. 849 – 854, 2005.
- [13] J. Garcia, M. A. Dalla Costa, A. L. Kirsten, D. Gacio, A. J. Calleja, “A novel *flyback*-based input PFC stage for electronic ballasts in lighting applications”. *Industry Applications Conference - IAS*, pp. 1-6, October 2011.

- [14] R. W. Erickson, D. Maksimovic, *Fundamentals of Power Electronics*, Kluwer Publishers, 2ª Edição, Secausus, 2001.
- [15] T. B. Marchesan, et al., “An electronic ballast to supply automotive HID lamps in low frequency square waveform”, *Industry Applications Conference - IAS*, pp. 1598-1602, September 2005.
- [16] A. L. Kirsten, T. B. Marchesan, M. A. Dalla Costa, R. N. Prado, “Resonant Technique for Bidirectional Flyback Converter”, *Electronic Letters*, vol. 45, pp. 1345, 2009.
- [17] T. B. Marchesan, A. L. Kirsten, M. Cervi, A. Campos, R. N. do Prado, “Analysis of the Output Capacitor and Lamp voltage Inversion for the Bidirectional Flyback Converter”, *Industry Applications Conference - IAS*, pp.1-7, October 2008.
- [18] IEC662 Standard, *High Pressure Sodium Lamps*, 1993.
- [19] T. Wu, Y. Chen, “A systematic and unified approach to modeling PWM DC/DC converters based on the graft scheme”, *IEEE Trans. on Industrial Electronics*, vol. 45, pp. 88 - 98, 1998.
- [20] M. A. Dalla Costa, M. Alonso, T. B. Marchesan, M. Cervi, R. N. Prado, “Electronic Ballasts for HID Lamps”, *IEEE Industry Applications Magazine*, vol. 17, pp. 54-59, 2011.
- [21] A. L. Kirsten, M. A. Dalla Costa, T. B. Marchesan, R. N. do Prado, C. Rech, “Digital Control Strategy for HID Lamp Electronic Ballasts”, *IEEE Trans. on Industrial Electronics*, vol. 60, pp. 608-618, 2013.

#### DADOS BIOGRÁFICOS

**André Luís Kirsten**, nascido em Santa Maria (RS), em 1986. Possui graduação (2009) e mestrado (2011) em Engenharia Elétrica pela Universidade Federal de Santa Maria (UFSM). Atualmente é doutorando em Engenharia Elétrica, pela mesma Universidade, atuando no Grupo de pesquisa GEDRE. Durante o ano de 2011 atuou como Professor Substituto no Departamento de Eletrônica e Computação da UFSM. Suas áreas de interesse são: eletrônica de potência, reatores eletrônicos, sistemas fotovoltaicos e transformadores de estado sólido.

**Marco Antônio Dalla Costa**, nascido em 03/10/1978 em Santa Maria – RS, possui graduação em Engenharia Elétrica e Mestrado em Eletrônica de Potência pela Universidade Federal de Santa Maria (2002 e 2004, respectivamente). Finalizou o curso de doutorado na Universidad de Oviedo - Espanha em fevereiro de 2008. Desde 2009 é Professor Adjunto na Universidade Federal de Santa Maria. É autor de mais de 30 artigos completos publicados em periódicos internacionais Qualis A1, e mais de 80 artigos científicos publicados em congressos internacionais e nacionais. Tem experiência na área de Engenharia Elétrica, com ênfase em Eletrônica de Potência, atuando principalmente nos seguintes temas: circuitos de alimentação de LEDs, reatores eletrônicos para lâmpadas de descarga, comando auto-oscilante, dimming de lâmpadas de descarga de alta e baixa pressão, ressonâncias acústicas, eficiência de circuitos eletrônicos,

fontes alternativas de energia e transformadores de estado sólido.

**Paulo Cesar Vargas da Luz** nascido em 1988 em Carazinho (RS) é engenheiro eletricitista (2012) pela Universidade Federal de Santa Maria (UFSM). É membro do grupo de pesquisas GEDRE - Inteligência em Iluminação, desde 2008. Atualmente esta fazendo mestrado em Engenharia Elétrica pela UFSM. Suas áreas de interesse são: reatores eletrônicos, conversores CC-CC, correção do fator de potência, sistemas de iluminação e energias renováveis.

**Tiago Bandeira Marchesan** possui graduação em Engenharia Elétrica pela Universidade Federal de Santa Maria (2003) e doutorado em Engenharia Elétrica (2007) na área de Processamento de Energia pela mesma Universidade. Realizou seu doutorado com estágio na Universidad de Oviedo, Espanha. Atualmente, é Professor Adjunto do curso de Engenharia Elétrica da UFSM. Tem experiência na área de Engenharia Elétrica, tendo atuado como pesquisador do Grupo WEG T&D (Weg Transformadores), professor do curso de Engenharia Elétrica da Universidade do Vale do Rio dos Sinos (UNISINOS) e da Universidade do Noroeste do Estado do RS (UNIJUI). Possui mais de 12 anos de experiência em pesquisa e desenvolvimento, tendo trabalhado na Academia e na Indústria, bem como em projetos integrados. Possui mais de 60 artigos publicados em congressos e revistas e atua, principalmente, nas seguintes áreas: Transformadores de Potência, Simulações em Elementos Finitos, Fontes Chaveadas e Metodologias e Técnicas de Pesquisa.

**Ricardo Nederson do Prado**, nascido em Itapiranga-SC em 1961. Graduação em Engenharia Elétrica pela UFSM em 1984. Mestrado e Doutorado em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC) em 1987 e 1993, respectivamente. De 1987 a 1992 trabalhou como Professor Assistente na Universidade Federal de Minas Gerais (UFMG). Desde 1993 está com a Universidade Federal de Santa Maria, onde atualmente é Professor Associado junto ao Departamento de Processamento de Energia Elétrica. De 2005 a 2006 realizou estágio pós-doutoral junto ao Fraunhofer Institute, Alemanha. É autor de mais de 250 artigos técnicos publicados em congressos e revistas nacionais e internacionais. Seus tópicos de interesse incluem: conversores estáticos, lâmpadas de descarga de alta e baixa pressão, eficiência luminosa, reatores eletrônicos, LEDs como fontes de luz e correção do fator de potência. Dr. Prado é membro fundador da Sociedade Brasileira de Eletrônica de Potência, membro da Sociedade Brasileira de Automática e de várias sociedades da IEEE.

**Theyllor Hentschke de Oliveira**, nascido em Santa Maria - RS em 1991. Formado em Eletrotécnica pelo Colégio Técnico Industrial de Santa Maria (CTISM) em 2010. Graduando em Engenharia Elétrica pela UFSM desde 2011. Atualmente é membro do grupo GEDRE, atuando como Bolsista de Iniciação Científica (Probit). Seus tópicos de interesse incluem: conversores estáticos, lâmpadas de descarga de alta pressão e transformadores de estado sólido.