

UM NOVO MÉTODO DE MODULAÇÃO PARA CONVERSORES MULTINÍVEIS COM REDUÇÃO DAS PERDAS POR COMUTAÇÃO E THD

Ávila, D. M. A., Severo Mendes, M. A., Cortizo, P. C.
Universidade Federal de Minas Gerais, Grupo de Eletrônica de Potência
Belo Horizonte, MG, Brasil, CEP 31.270-901
davidavila@cpdee.ufmg.br, marcos@cpdee.ufmg.br, porfirio@cpdee.ufmg.br

Resumo – O presente trabalho apresenta um novo método de modulação para conversores multiníveis em aplicações de média tensão e alta potência, com redução da frequência de comutação e das perdas por comutação nas chaves e do THD da tensão na carga, quando comparado aos métodos PWM com Portadora Senoidal e *Space Vector* PWM e utilizado em inversores com cinco níveis ou mais. O método proposto apresenta também um baixo custo computacional. Suas vantagens em relação ao método *Space Vector* PWM foram verificadas através da simulação digital de um sistema composto por um conversor de cinco níveis acionando um motor de indução de 4,16 kV e 0,5 MW. Resultados experimentais preliminares utilizando-se um Processador Digital de Sinais comprovam alguns dos resultados obtidos em simulação.

Palavras-chave: Conversores Multiníveis, Eficiência do Conversor, Métodos de Modulação, Perdas por Chaveamento, THD.

A NEW MODULATION METHOD FOR MULTILEVEL CONVERTERS WITH A BETTER TRADEOFF BETWEEN SWITCHING LOSSES AND THD

Abstract - This paper presents a new modulation method for multilevel converters applied to high power applications with reduced switching frequency, switching losses and THD of the output voltage, when compared with carrier-based Sinusoidal Pulse Width Modulation and Space Vector Pulse Width Modulation methods. In addition, the new method has a low computational cost. Its advantages compared to the Space Vector PWM method were verified by digital simulation of a system composed by a 5 levels converter driving a 4.16 kV, 0.5 MW induction motor. Preliminary experimental results using a Digital Signal Processor verify some of the simulation results.

Key words: Converter Efficiency, Modulation Method, Multilevel Converters, Switching Losses, THD.

I. INTRODUÇÃO

Conversores multiníveis tem sido objeto de pesquisa nas últimas três décadas devido às suas vantagens sobre os conversores convencionais de dois níveis já citadas na literatura [1], [2], [3], tais como a redução da distorção harmônica na saída e do dv/dt sobre a carga, além de possibilitar operar com tensões mais altas no barramento CC e na saída para uma mesma tensão de bloqueio das chaves principais, vantagens estas que fazem dos primeiros soluções

apropriadas para aplicações de média tensão e alta potência, como FACTS e acionamento de motores de média tensão.

Várias topologias destes conversores podem ser encontradas na literatura. As três mais frequentemente citadas são: (a) Neutro Grampeado a Diodos (NPC) [1]; (b) Capacitores com Tensões Flutuantes (FC) [4]; (c) Cascata de Ponte H (CHB) [5].

Alguns métodos de modulação para conversores multiníveis estão disponíveis na literatura. Os mais utilizados são: (a) Modulação Por Largura de Pulso Com Vetores Espaciais (SV-PWM) [6], [7]; (b) Modulação por Largura de Pulso Com Portadora Senoidal (S-PWM) [8], [9]; (c) Eliminação Seletiva de Harmônicos (SHE) [10], [11]; (d) Nearest Vector Control (NVC) [12], [13]; (e) *Hybrid Modulation* (HM) [14], [15]; (d) *Step Modulation* (SM) [16].

A despeito de suas vantagens, os conversores multiníveis apresentam algumas desvantagens em relação aos conversores de 2 níveis, já citadas na literatura [2], tais como maior complexidade do circuito e do algoritmo de controle e dificuldade para balancear as tensões dos capacitores do barramento CC. Outro importante problema relacionado a estes conversores advém da sua aplicação em média tensão e alta potência. Estas aplicações se caracterizam por elevadas perdas por chaveamento nas chaves principais do conversor. A diminuição destas perdas através da redução da frequência de chaveamento das mesmas tem como efeito negativo o aumento da Distorção Harmônica Total (THD) da tensão de saída. Têm-se então um compromisso entre estas duas figuras de mérito, perdas por comutação [17], [18] e THD da tensão de saída [19], [20]. Obter a redução simultânea destas duas figuras de mérito ou a redução de uma sem o aumento da outra se constitui em um problema de difícil solução.

Os métodos de modulação S-PWM e SV-PWM, embora utilizando abordagens diferentes, têm em comum o fato de produzirem níveis de tensão "médios", diferentes daqueles disponíveis no conversor. O método SV-PWM, por exemplo, utiliza os vetores espaciais originalmente disponíveis para, através da média ponderada pelo tempo de três destes vetores, realizada em cada período de PWM, produzir novos vetores médios idênticos aos vetores de referência amostrados. Este tipo de abordagem tem por objetivo reduzir o THD da tensão de saída, mas apresenta como inconveniente a elevação do número de comutações imposto às chaves principais do conversor, necessárias para a produção dos vetores ou níveis de tensão médios.

Outros métodos de modulação utilizam abordagens diferentes. O método SHE produz tensões de saída em forma de escada nas quais os ângulos das bordas de subida e descida, nas mudanças de nível de tensão, são utilizados para ajustar a tensão fundamental de saída e eliminar alguns harmônicos de baixa ordem. Não há produção de níveis

Artigo submetido em 24/08/2010. Primeira revisão em 15/02/2011, segunda revisão em 20/04/2011. Aceito para publicação em 05/05/2011 por recomendação do editor João Onofre P. Pinto.

médios de tensão na forma de onda de saída havendo, como consequência, reduções no número de comutações por período de fundamental e nas perdas por comutação observadas nas chaves do conversor, na comparação com os métodos S-PWM e SV-PWM. Este método apresenta, portanto, uma solução para o problema da redução simultânea das perdas por comutação e do THD, mas apresenta um custo computacional elevado, o que impede que os cálculos dos ângulos sejam realizados em tempo real, exigindo o armazenamento dos mesmos em tabelas geradas *off-line*.

Em [12] é proposto um método de modulação baseado na representação dos estados do inversor por meio de vetores espaciais trifásicos em um plano α - β . Neste método apenas os vetores originais do conversor são utilizados para sintetizar na saída os vetores de referência amostrados. Os vetores originais escolhidos são os que mais se aproximam, em termos de distância geométrica, dos vetores de referência obtidos em cada intervalo de amostragem. Esta abordagem também permite reduzir de forma simultânea as perdas por comutação e o THD da tensão na carga, sem o inconveniente do custo computacional elevado apresentado pelo método SHE. Este método apresenta, no entanto, uma limitação importante: a relação entre a variável de saída (a amplitude da componente fundamental da tensão fase-neutro na carga - V_{AN1}) e a variável de entrada (a amplitude do vetor de referência amostrado $|V^*_k|$) não é linear e apresenta uma forma de escada, com regiões quase planas e regiões com inclinação maior do que um, como será mostrado na Seção II. Isso significa que não é possível impor um valor de tensão fundamental na saída do conversor a partir da escolha da amplitude do vetor de referência utilizado.

O presente trabalho apresenta um novo método de modulação no qual apenas os vetores originais são utilizados para sintetizar os vetores de referência amostrados. Diferentemente do método proposto em [12], um novo critério de escolha dos vetores a serem utilizados é proposto. Este novo critério faz com que a relação entre as variáveis de saída (V_{AN1}) e de entrada ($|V^*_k|$) do conversor seja linear e unitária em uma ampla faixa do índice de modulação (M). O método proposto reduz o número de comutações das chaves principais por período da fundamental de saída, na comparação com os métodos S-PWM e SV-PWM, reduzindo as perdas por comutação sem provocar uma elevação no THD da tensão na carga e, em uma ampla faixa de índice de modulação, reduzindo simultaneamente estas duas figuras de mérito. Ele também apresenta um custo computacional baixo o suficiente para possibilitar que todos os cálculos necessários sejam realizados em tempo real. Este método é melhor que os métodos S-PWM e SV-PWM, em uma ampla faixa de M , para conversores com cinco ou mais níveis, independentemente da topologia de conversor adotada.

No presente trabalho o método proposto foi comparado ao método SV-PWM utilizando-se um conversor NPC trifásico de cinco níveis, cujo diagrama simplificado para uma fase é mostrado na Figura 1. Este conversor foi usado para acionar um motor de indução de 0,5MVA e 4,16kV com carga nominal no eixo.

II. ERROS DE REPRESENTAÇÃO VETORIAL

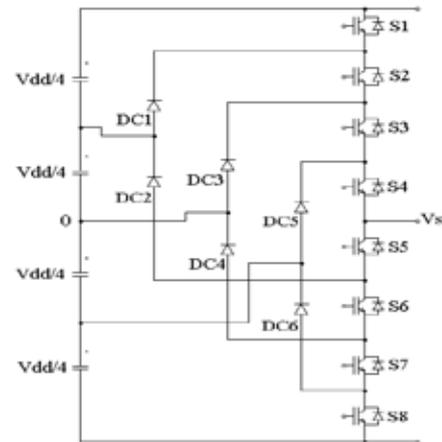


Fig. 1. Ramo de um conversor NPC de 5 níveis.

O aumento no número de níveis (N) de um conversor produz um aumento no número de vetores espaciais originais e no número de módulos diferentes entre estes vetores, mostrados na Figura 2 para conversores de 3 e 5 níveis. No conversor de 3 níveis há 19 vetores espaciais, representados pelos 19 vértices dos 24 triângulos mostrados na Figura 2.a. Sete destes 19 vetores podem ser gerados por diferentes combinações de estados dos três braços ou ramos do conversor. Dentre os 19 vetores espaciais originais há 3 diferentes valores de módulos não nulos, exemplificados pelos vetores V_1 , V_2 e V_3 da Figura 2.a (neste trabalho, as quantidades vetoriais estão indicadas em negrito). Os valores destes módulos são:

$$|V_1| = \frac{1}{3} \times Vdd \quad (1)$$

$$|V_2| = \frac{\sqrt{3}}{3} \times Vdd \quad (2)$$

$$|V_3| = \frac{2}{3} \times Vdd \quad (3)$$

onde Vdd é a tensão do barramento CC do conversor.

Em um conversor de 5 níveis, por sua vez, há 61 vetores espaciais, representados pelos 61 vértices dos 96 triângulos mostrados na Figura 2.b, sendo que 37 destes vetores podem ser produzidos por diferentes combinações de estados dos ramos do conversor. Dentre estes 61 vetores há oito valores de módulos não nulos, indicados na Figura 2.b por V_1 a V_8 . Os valores destes módulos são:

$$|V_1| = \frac{1}{6} \times Vdd \quad (4)$$

$$|V_2| = \frac{\sqrt{3}}{6} \times Vdd \quad (5)$$

$$|V_3| = \frac{2}{6} \times Vdd \quad (6)$$

$$|V_4| = \frac{\sqrt{7}}{6} \times Vdd \quad (7)$$

$$|V_5| = \frac{3}{6} \times Vdd \quad (8)$$

$$|V_6| = \frac{2\sqrt{3}}{6} \times Vdd \quad (9)$$

$$|V_7| = \frac{\sqrt{13}}{6} \times Vdd \quad (10)$$

$$|V_8| = \frac{4}{6} \times Vdd \quad (11)$$

Um dos objetivos de um modulador é sintetizar, na saída do conversor, vetores espaciais que representem, com a maior exatidão possível, os vetores de referência amostrados. No entanto, podem ocorrer erros de amplitude (módulo) e/ou de ângulo de fase nesta representação.

Em conversores de dois níveis, o pequeno número de vetores originais faz com que seja necessário sintetizar novos vetores médios a partir da comutação entre estes vetores originais, de forma a reduzir os erros vetoriais entre os vetores de referência amostrados e os vetores efetivamente sintetizados na saída do conversor. Neste caso pode ser utilizado o método SV-PWM no qual os vetores médios são produzidos, para cada período de amostragem (T_{PWM}), a partir da comutação entre os três vetores correspondentes aos vértices do triângulo dentro do qual está localizado o vetor de referência [6], [7]. Nesta técnica os erros de módulo em regime permanente (M constante) são eliminados. Ocorrem, no entanto, erros de fase variáveis no tempo, uma vez que o vetor médio sintetizado na saída do conversor permanece constante durante cada período de amostragem, enquanto o vetor de referência continua se movendo no plano de fases com frequência igual à da tensão fundamental na saída do conversor. Estes erros serão tanto maiores quanto maior for o período de amostragem T_{PWM} utilizado no método SV-PWM.

Por outro lado, o aumento no número de níveis do conversor e o conseqüente aumento no número de vetores originais, bem como no número de diferentes módulos não nulos entre estes vetores justifica se utilizar apenas os vetores originais para sintetizar na saída as amostragens V^*_k do vetor de referência V^* , abandonando-se a síntese de vetores médios. Neste tipo de abordagem, ocorrerão tanto erros de módulo quanto de fase, mas estes últimos poderão ser menores do que aqueles cometidos pelo modulador SV-PWM, especialmente considerando-se aplicações de alta potência, nas quais são utilizadas frequências de comutação (f_{PWM}) em torno de 500Hz. Considere-se, por exemplo, a utilização de um conversor NPC de 5 níveis e um modulador SV-PWM operando com $f_{PWM} = 600\text{Hz}$ e produzindo na saída uma tensão fundamental cuja frequência (f_s) é igual a 60Hz. Há neste caso $600/60 = 10$ períodos de PWM para cada período da fundamental de saída. O período de PWM corresponde a um deslocamento angular de V^* igual a 36° e o erro angular máximo entre V^* e V^*_k é igual à metade deste valor, ou seja, 18° .

Se fossem utilizados apenas os vetores originais para representar as amostragens de V^* , os erros angulares entre V^* e V_N , (onde V_N é o vetor espacial que melhor representa V^* dentre os vetores espaciais disponíveis) seriam menores, como pode ser entendido através da Figura 3. Esta figura apresenta o primeiro sextante do plano de fases da Figura 2.a. O vetor de referência V^*_1 mostrado na Figura 3 (vermelho), correspondente a um baixo valor de M , tem o lugar geométrico L_1 mostrado na figura. Utilizando apenas os vetores originais mais próximos a V^*_1 , este seria representado, ao longo do tempo, por uma seqüência de vetores espaciais entre os quais a maior diferença angular (θ_1) vale 30° . O erro angular máximo cometido seria igual a $30^\circ/2 = 15^\circ$. No caso do vetor de referência V^*_2 , mostrado na figura (azul), correspondente a um valor de M próximo de 1, a diferença angular máxima entre vetores originais próximos

a V^*_2 é igual a $\theta_2 = \text{tg}^{-1}(\sqrt{3}/7) = 13,9^\circ$. O erro angular máximo entre V^* e os vetores espaciais escolhidos para representá-lo seria igual a $13,9^\circ/2 = 6,95^\circ$.

A escolha do vetor disponível a ser utilizado para representar cada amostragem de V^* é o principal problema a ser resolvido na abordagem apresentada acima. Em [12] propõe-se escolher o vetor espacial disponível mais próximo a V^*_k considerando-se a distância geométrica entre ambos. O método proposto é então aplicado em um conversor de 11 níveis, obtendo resultados satisfatórios de THD. Não é mostrada, no entanto, a relação entre a variável de saída do conversor, isto é, a componente fundamental da tensão fase-neutro (V_{ANI}) e a variável de entrada do modulador, ou seja, a amplitude do vetor de referência utilizado ($|V^*_k|$). Em um conversor de 5 níveis, a utilização deste critério de escolha de vetores originais proposto em [12] resulta no gráfico entre V_{ANI} e $|V^*_k|$ mostrado na Figura 4. Observa-se neste gráfico a existência de regiões quase planas, nas quais o valor de V_{ANI} permanece constante para pequenas variações de $|V^*_k|$. Estas regiões quase planas se alternam com outras regiões nas quais a inclinação da curva é maior do que um, ou seja, nas quais uma determinada variação $\Delta|V^*|$ na amplitude do vetor de referência produz uma alteração maior sobre a tensão fundamental fase-neutro na carga (ΔV_{ANI}), quando o desejável é que a alteração resultante sobre V_{ANI} fosse exatamente igual à alteração imposta a V^* .

A Figura 5 apresenta o plano de fases do conversor NPC de 5 níveis dividido em 7 regiões hachuradas (R_1 a R_7) por 6 círculos limite (L_1 a L_6). Estes círculos limite têm raios tais que delimitam regiões dentro das quais um vetor de referência V^* qualquer será representado por vetores pertencentes a um ou a dois hexágonos da Figura 5, caso se utilize o critério de escolha por vetores mais próximos proposto em [12]. Usando-se este critério, qualquer vetor V^* que se encontre dentro de uma região ímpar (R_1, R_3 , etc.) será representado apenas por vetores pertencentes a um único hexágono. Vetores de referência dentro da região R_5 , como o vetor V_2^* , por exemplo, serão representados apenas por vetores espaciais pertencentes ao hexágono H_3 . Por outro lado, vetores de referência dentro das regiões pares (R_2, R_4 , etc.) serão representados necessariamente por vetores pertencentes a dois hexágonos. Assim, um vetor dentro da região R_6 , como o vetor V_1^* por exemplo, será representado por vetores pertencentes aos hexágonos H_3 e H_4 .

O problema, observado na Figura 4, da relação não linear entre a entrada e a saída do modulador está relacionado à operação dentro das regiões ímpares. Isso fica claro ao se fazer uma superposição entre as Figuras 4 e 5, mostrada na Figura 6 apenas para o primeiro sextante do plano de fases do conversor de 5 níveis. Projeções verticais (verdes) partindo dos pontos de interseção de cada Círculo Limite com o eixo α separam de forma perfeita as regiões do gráfico $V_{ANI} \times |V^*_k|$ onde há e onde não há crescimento da primeira variável em função da segunda. Dentro das regiões ímpares, pequenos incrementos na amplitude do vetor de referência V^* não alteram a seqüência de vetores originais que serão utilizados para sintetizar a tensão de saída, não alterando a forma de onda e a componente fundamental da tensão na carga. Este problema é tão mais evidente quanto menor for valor de N .

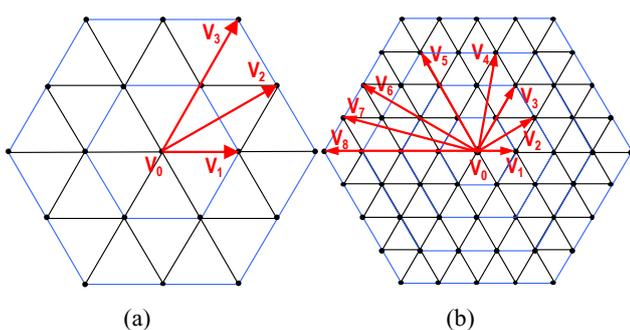


Fig. 2. Vetores espaciais com módulos diferentes disponíveis no conversor NPC de: (a) 3 níveis; (b) 5 níveis.

O número de círculos limite (N_{CL}) de um conversor pode ser escrito em função de N através da equação (12):

$$N_{CL} = 2 \cdot N - 4 \quad (12)$$

Através desta equação, verifica-se que um conversor de 11 níveis, como o utilizado em [12], tem um plano vetorial que pode ser dividido por 18 círculos limite. Neste caso, portanto, as larguras das regiões ímpares são muito menores do que as equivalentes observadas no plano de fases do conversor de 5 níveis, e os degraus do gráfico $V_{AN1} \times |V^*|$ ficarão atenuados. Ainda assim, em aplicações onde um ajuste fino da componente fundamental da tensão de saída em função do módulo $|V^*|$ é necessário, o método de modulação proposto em [12] deve ser evitado, uma vez que a relação entre V_{AN1} e $|V^*|$ para este método não é unitária e nem mesmo linear. Em conversores com número de níveis mais baixo, como o de 5 níveis correspondente ao gráfico da Figura 4, este método não apresenta desempenho satisfatório no que se refere ao controle de V_{AN1} através de $|V^*|$.

Os raios dos círculos limite para um conversor de 5 níveis são dados na Tabela 1 em função de $\frac{2}{3} \cdot V_{dd}/4$.

TABELA 1

Raios dos Círculos Limite (em função de $\frac{2}{3} \cdot V_{dd}/4$)

L_1	L_2	L_3	L_4	L_5	L_6
$\sqrt{4/3}$	$3/2$	$\sqrt{13/3}$	$5/2$	$\sqrt{25/3}$	$7/2$

III. MÉTODO DE MODULAÇÃO PROPOSTO

O presente trabalho propõe um método de modulação para conversores multiníveis no qual se utiliza apenas os vetores originais para representar as amostragens do vetor de referência (V^*), portanto sem sintetizar vetores médios a partir dos vetores originais. O método proposto utiliza um novo critério para a escolha dos vetores originais a serem utilizados na representação das amostras de V^* , conforme explicado a seguir.

A cada período de amostragem k , o modulador obtém uma amostra V^*_{k} do vetor de referência V^* . Esta amostra pode ser decomposta nas suas coordenadas polares

$$|V^*_{k}| \text{ e } \angle V^*_{k}$$

onde $|V^*_{k}|$ denota o módulo de V^*_{k} e $\angle V^*_{k}$ denota a fase de V^*_{k} no plano de fases. O método proposto utiliza duas funções de ajuste Ψ_1 e Ψ_2 que, em função das coordenadas polares de V^*_{k} , determinam as coordenadas polares de um vetor de referência modificado V'^*_{k} tal que:

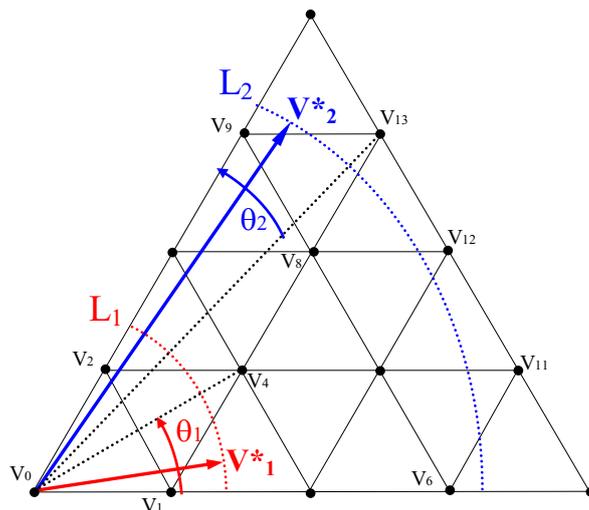


Fig. 3. Erro angular máximo entre vetores originais. 1º caso: M baixo (vermelho), θ_1 é o erro entre V_1 e V_4 ; 2º caso: M alto (azul), θ_2 é o erro entre V_{13} e V_9 .

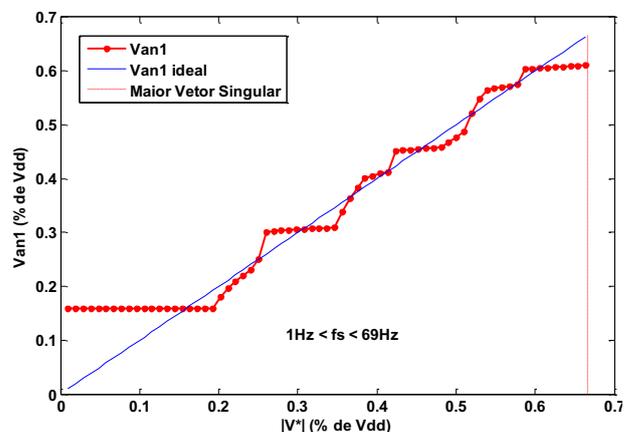


Fig. 4. Relação entre V_{AN1} e $|V^*|$, obtida utilizando-se o método proposto em [12].

$$|V'^*_{k}| = \Psi_1(|V^*_{k}|) \quad (13)$$

$$\angle V'^*_{k} = \Psi_2(\angle V^*_{k}) \quad (14)$$

Determinado o vetor de referência modificado V'^*_{k} através da aplicação das funções Ψ_1 e Ψ_2 , este é utilizado para se encontrar o vetor disponível que melhor representa a amostra de referência V'^*_{k} . Para isso, é utilizado o critério de minimização do erro vetorial entre V'^*_{k} e os vetores originais do conversor.

O esquema de escolha de vetores disponíveis utilizada pelo método proposto pode ser observada em contraste com o seqüenciamento típico usado no método SV-PWM através das figuras 7 e 8. Na Figura 7 a sequência correspondente ao método SSVM é apresentada. Neste esquema, o vetor de referência modificado V'^* se desloca através do 1º sextante do plano de fases seguindo a trajetória L_1 . Este vetor V'^* será amostrado em alta frequência e, a cada amostragem, será utilizado o vetor disponível que se encontrar mais próximo de cada amostra V'^*_{k} , o que produzirá a aplicação da seguinte sequência de vetores espaciais na saída do inversor: V_6 - V_{11} - V_{12} - V_{13} - V_9 . Nesta sequência há quatro mudanças

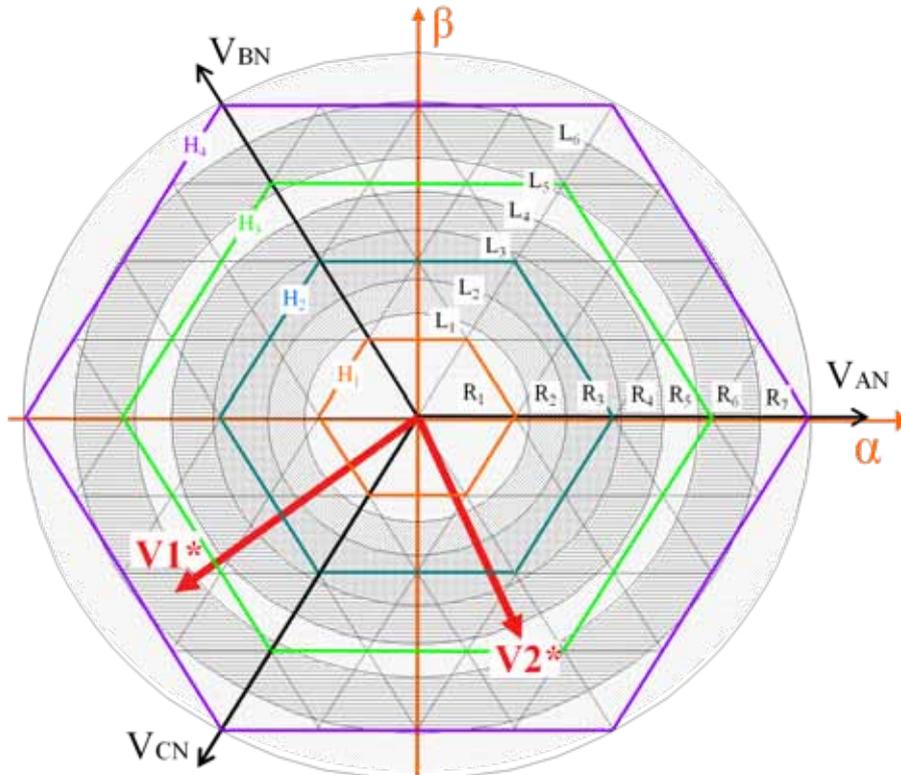


Fig. 5. Plano de fases de um conversor de 5 níveis, Círculos Limite e regiões de operação R_1 a R_7 .

de estado do inversor ao longo da passagem de V^* pelo 1º sextante, em contraste com o que ocorre no método SV-PWM, mostrado na Figura 8. Esta figura mostra três amostragens sucessivas no tempo do vetor de referência V^* durante sua passagem pelo 1º sextante seguindo a trajetória L_2 . No primeiro intervalo de amostragem V^* está dentro do triângulo T_1 e dá origem à amostra V_{1^*} . O modulador SV-PWM realiza comutações entre os três vetores correspondentes aos vértices de T_1 (V_6 , V_7 e V_{11}) para compor um vetor espacial médio igual a V_{1^*} , que será aplicado na saída do inversor até que uma nova amostragem seja gerada. Neste instante a amostra V_{2^*} é gerada, estando dentro de T_2 . Os vetores V_7 , V_8 e V_{12} são usados para produzir um vetor médio igual a V_{2^*} . No intervalo seguinte V_8 , V_9 e V_{13} são usados para compor um vetor médio igual a V_{3^*} . Nesta sequência de amostragens pelo menos 9 trocas de estado do inversor foram gerados. Se uma frequência de PWM mais alta for usada, amostrados de V^* dentro dos triângulos adjacentes a T_1 , T_2 e T_3 também serão geradas, o que implicará em um número ainda maior de comutações.

As funções de ajuste Ψ_1 e Ψ_2 usadas no método SSVM variam com o número de níveis do conversor, mas não dependem da topologia deste. Estas funções não têm qualquer relação com a tensão de referência usada na entrada do modulador, que pode ser senoidal ou não. A determinação de Ψ_1 e Ψ_2 não é apresentada neste trabalho.

A Figura 9 mostra a representação gráfica de Ψ_1 para o conversor 5 níveis abordado neste trabalho. Este gráfico pode ser representado por uma série de polinômios onde o de mais alta ordem possui grau 3. Em função de $|V^*_k|$, no eixo das abscissas, determina-se no eixo das ordenadas o acréscimo $\Delta|V^*_k|$ que deve ser somado a $|V^*_k|$ de forma a se obter

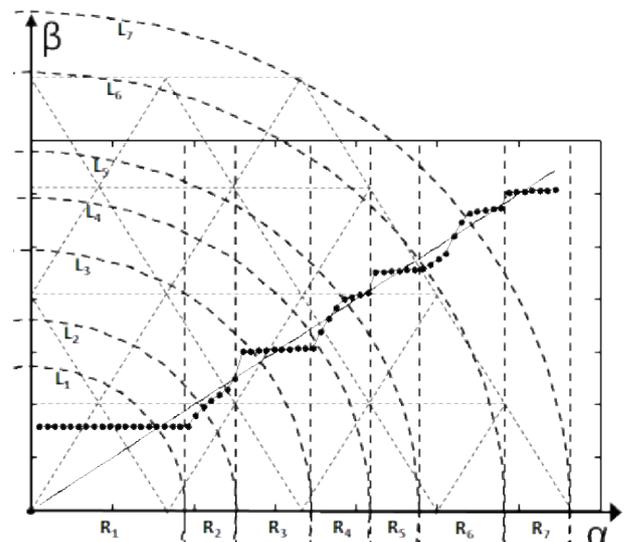


Fig. 6. Superposição do gráfico $V_{AN1} \times |V^*_k|$ com o plano de fases e cada Círculo Limite.

$|V^*_k|$. De forma análoga é feita a determinação de $\angle V^*_k$ no gráfico de Ψ_2 . Estes procedimentos acima devem ser realizados para cada nova amostragem de V^* . O método proposto demanda uma frequência de amostragem mínima em torno de 15kHz, necessária para garantir que todos os vetores mais próximos aos vetores modificados (V^*_k) sejam usados, na pior condição de operação possível ($M = 0,96 / f_s = 63,5\text{Hz}$). No entanto, a frequência de comutação do conversor depende apenas do valor de M e da frequência da componente fundamental de saída. O gráfico da Figura 10 mostra o número de comutações das quatro chaves superiores

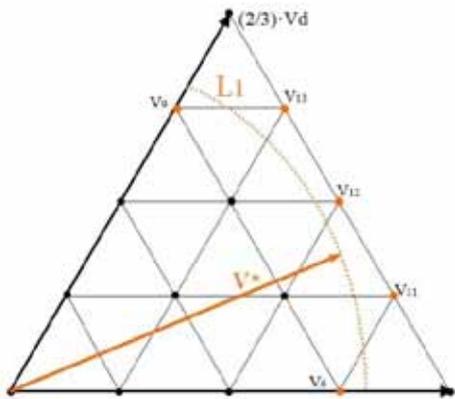


Fig. 7. Sequência de vetores espaciais usados no método SSVM.

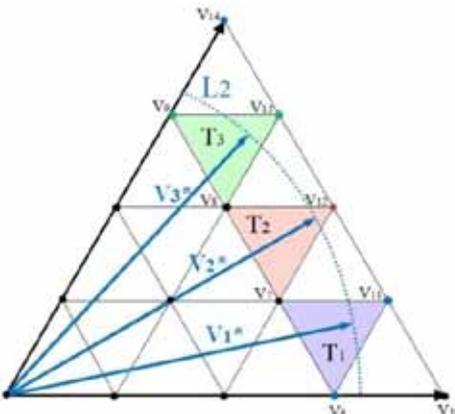


Fig. 8. Sequência de vetores espaciais usados no método SV-PWM.

de um dos ramos do conversor por período da tensão fundamental de saída em função do índice de modulação. A frequência de comutação de uma determinada chave em um determinado ponto de operação do conversor será dada pelo produto entre o valor extraído deste gráfico e a frequência da fundamental no ponto de operação considerado. No pior caso, as chaves S_1 e S_4 sofrerão 3,5 desligamentos por período da tensão fundamental. O valor fracionado acima se deve a uma característica incorporada ao método proposto que visa realizar um equilíbrio parcial das tensões dos capacitores do barramento CC (C_1 a C_4), possibilitando reduzir a potência do circuito externo dedicado a executar o equilíbrio final destas tensões. Este equilíbrio parcial realizado pelo método proposto, possível em função da existência de vetores espaciais redundantes, é realizado alterando-se a sequência de vetores espaciais utilizada para produzir dois períodos consecutivos da fundamental de saída, fazendo com que, do ponto de vista do controle, um período completo compreenda dois períodos consecutivos da fundamental, cada um deles apresentando influência oposta à do outro no que se refere à carga/descarga dos dois pares de capacitores. Esta alternância de sequência de vetores escolhidos entre dois ciclos consecutivos não é percebida pela carga. No pior caso mostrado no gráfico da Figura 10 ocorrem 7 desligamentos para cada período de controle, que compreende dois períodos de tensão fundamental, o que explica o resultado fracionado de 3,5 desligamentos por período de fundamental observados no gráfico.

A Figura 11 apresenta o fluxograma do algoritmo de implementação do método proposto. O mecanismo de busca do vetor mais próximo a V^*_k utiliza a divisão do plano vetorial pelos círculos limite mostrados nas Figuras 5 e 6, de forma a reduzir o número de testes a serem realizados na busca pelo vetor disponível a ser utilizado. No pior caso, são necessários quatro testes, por período de amostragem, de forma a se determinar o vetor disponível ideal a ser aplicado na saída do inversor.

O método de modulação proposto possibilita, a partir da utilização dos vetores originais apenas, produzir na saída uma tensão trifásica com as mesmas (a) amplitude, (b) fase e (c) frequência da tensão trifásica representada pelo vetor de referência V^* . Este método apresenta um custo computacional tal que permite que todos os cálculos necessários, no pior caso, sejam realizados em tempo real por um DSP em ponto fixo ou flutuante, independentemente do número de níveis (N) do conversor. São utilizadas duas tabelas de dados pré-calculados cujos tamanhos, além de reduzidos, não variam com a resolução do índice de modulação (M) e da frequência fundamental (f_s) adotadas.

Devido ao fato de utilizar apenas os vetores espaciais originais para representar os vetores espaciais de referência, o método proposto recebeu o nome de **Singular Space-Vector Modulation (SSVM)**.

IV. RESULTADOS DE SIMULAÇÃO

A. Metodologia:

Utilizando-se o Matlab/Simulink® foi elaborado um modelo no qual um conversor NPC trifásico de 5 níveis aciona um motor de indução com carga nominal no eixo em condições de

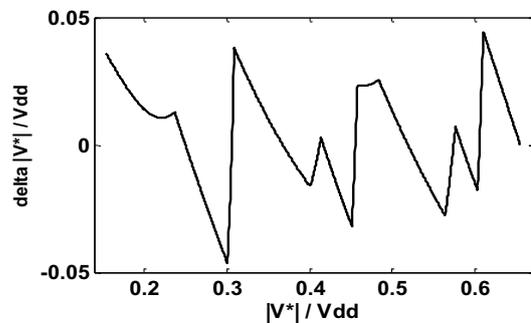


Fig. 9. Representação gráfica da função de ajuste Ψ_1 .

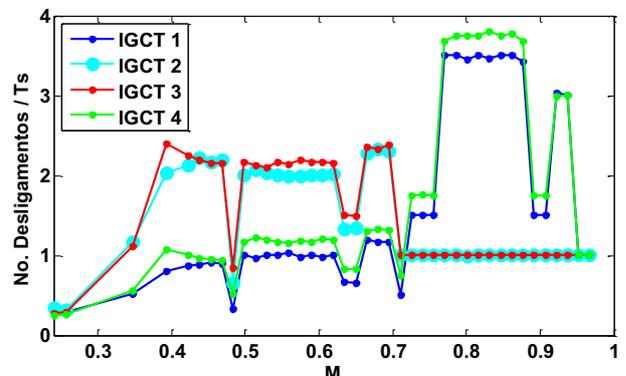


Fig. 10. Número de desligamentos das chaves de um dos ramos do inversor por período da fundamental (T_s).

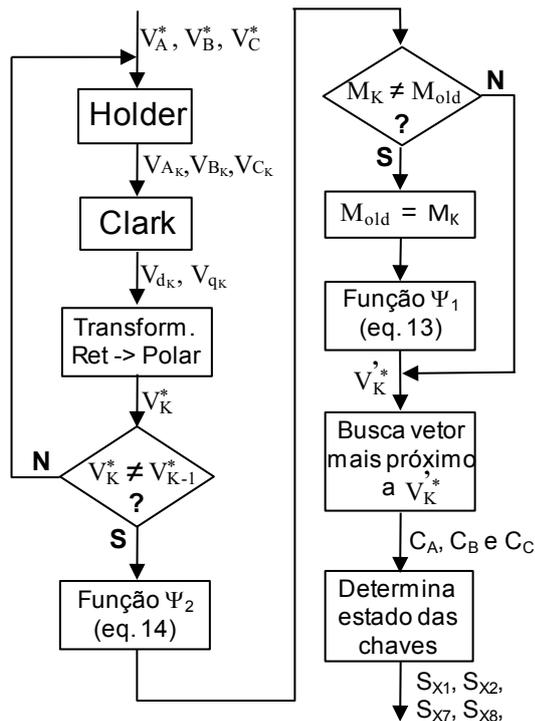


Fig. 11. Fluxograma do algoritmo do método proposto.

operação que incluem regime transitório (rampa de partida) e permanente. O modelo foi simulado utilizando-se o método de modulação proposto (SSVM), o método proposto em [12] (NVC) bem como o método SV-PWM proposto em [21] e [22] para aplicações de média tensão e alta potência, originalmente concebido para conversores NPC de 3 níveis e modificado para a aplicação com conversores NPC de 5 níveis. Para efeito de comparação, o método SV-PWM foi implementado com 4 diferentes frequências de PWM (f_{PWM}): 480, 600, 720 e 900Hz. Os três métodos de modulação foram simulados em 46 diferentes pontos de operação, cada um deles correspondendo a um índice de modulação (M) e uma frequência de saída (f_s) particulares em regime permanente, na faixa de 14 a 66Hz. A relação V/f foi mantida constante em todos os pontos de operação, de tal forma que para $f_s = 60\text{Hz}$ tem-se $M = 0,9069$ e $V_{an1} = 3.464,0\text{V}$ (ponto de operação nominal), onde V_{an1} é o valor de pico da componente fundamental da tensão fase-neutro.

Os parâmetros de simulação usados foram os seguintes:

- 1) Motor de Indução:
 - Valores nominais: 4,16 KV / 512,8 KW / 60 Hz / $\cos(\varphi) = 0,9$
 - Parâmetros de estator: $R_s = 0,3139 \Omega$ / $L_s = 6,2 \text{ mH}$
 - Parâmetros de rotor: $R_r = 0,25568 \Omega$ / $L_r = 12,5 \text{ mH}$
 - Indutância mútua: $L_m = 305,5 \text{ mH}$
 - Inércia: $J = 4,7\text{Kg}\cdot\text{m}^2$
 - Fator de fricção: $F_m = 0,9173 \text{ N}\cdot\text{m}\cdot\text{s}$
- 2) Carga mecânica no eixo do MI:
 - Inércia: $4,0\text{Kg}\cdot\text{m}^2$;
 - Fator de fricção: $F_c = 0,006 \text{ N}\cdot\text{m}\cdot\text{s}$
- 3) Semicondutores principais (ABB):
 - IGBT: 5SHX 10H6010
 - Diodo de grameamento: 5SDF 02D6004
- 4) Parâmetros de simulação:
 - Passo de amostragem: $40\mu\text{s}$;

- Passo de cálculo: $10\mu\text{s}$;
- Tempo total de simulação: 4s

A modelagem dos semicondutores utilizou parâmetros destes fornecidos pelo fabricante. O cálculo das energias dissipadas por comutação e condução nos IGBTs e diodos de grameamento foi feito utilizando-se tais parâmetros. A energia dissipada durante a comutação é obtida a partir de uma curva que relaciona esta energia com o valor da corrente conduzida no momento do comando de bloqueio. A energia dissipada em condução é obtida pelo produto entre a corrente conduzida e a queda de tensão produzida sobre o dispositivo por esta corrente. A determinação desta queda de tensão é feita através de outra curva fornecida pelo fabricante que é função da corrente de condução.

B. Forma de Onda de Tensão e Ganho:

A Figura 12.a mostra as formas de onda da tensão fase-neutro na carga, no ponto de operação nominal ($M = 0,9069$) para os métodos SSV, NVC e de referência (SV-PWM a 600Hz). O equivalente no domínio da frequência destes resultados é mostrado na Figura 12.b, com os harmônicos sendo dados como percentual do harmônico fundamental. Os THD correspondentes às formas de onda da Figura 12.a são 9,26% (SV-PWM) e 8,32% (SSVM) e 8,46% (NVC).

A Figura 13 mostra o ganho do modulador, traduzido no gráfico entre V_{an1} e $|V^*|$, utilizando-se o critério de escolha de vetores originais proposto neste trabalho. A relação entre estas duas variáveis é linear e unitária na faixa

$$0,249 \leq M \leq 0,960$$

a qual corresponde a

$$16,47 \text{ Hz} \leq f_s \leq 63,5 \text{ Hz}$$

e a

$$0,159 \cdot V_{dd} \leq |V^*| \leq 0,611 \cdot V_{dd}.$$

Para $M < 0,249$ a amplitude da componente fundamental da tensão fase-neutro de saída não acompanha a amplitude do vetor de referência. Limitação similar é observada para $M > 0,960$. O limite inferior de M é função do número de níveis do conversor. Em conversores de 9 e 11 níveis estes limites serão de 0,125 e 0,099, respectivamente. Já o limite superior desta faixa ($M = 0,960$) é 5,8% maior do que o limite da região linear do modulador SV-PWM ($M = 0,907$), correspondendo, portanto, à operação na região de sobre-modulação deste. No método SSV a operação dentro desta faixa é feita de forma natural, não requer mudança no algoritmo do modulador e não implica em variação do custo computacional do mesmo.

C. Distribuição das Perdas Por chaveamento Entre as Chaves Principais:

A distribuição das perdas por comutação não é uniforme entre as 8 chaves principais de cada ramo do conversor NPC de 5 níveis. Esta distribuição é função do ponto de operação avaliado. Para valores elevados de M , as chaves submetidas às maiores perdas são S_1 e S_8 . Isso é observado para os dois métodos de modulação utilizados (SSVM e SV-PWM).

O método de modulação proposto produziu redução das perdas por comutação nas oito chaves de cada ramo do conversor, nos três pontos de operação considerados, quando comparado ao método SV-PWM operando a 600Hz.

A Figura 14 apresenta três gráficos de barra com a distribuição das perdas entre as oito chaves de um dos ramos do conversor, para estes dois métodos. Os gráficos correspondem aos seguintes pontos de operação:

- (a) $f_s = 60\text{Hz}$ ($M = 0,907$);
- (b) $f_s = 50\text{Hz}$ ($M = 0,756$);
- (c) $f_s = 32\text{Hz}$ ($M = 0,483$).

Nas três condições observadas o método SSVM produziu redução nas perdas observadas nas chaves críticas. O valor destas reduções variou em função de M . No ponto de operação nominal (60Hz), mostrado na Fig. 12(a), as perdas estão concentradas nas chaves S_1 e S_8 e a redução observada com o método proposto foi de 19,8% em relação ao obtido com o método SV-PWM a 600Hz. Nos dois outros pontos de operação as reduções observadas foram de 68,8% e 74,5%, respectivamente.

Conversores comerciais utilizam frequentemente chaves e dissipadores idênticos, dimensionadas em função das perdas observadas na chave crítica. O método proposto permite uma de três alternativas: (a) reduzir a especificação de todos os dissipadores, reduzindo o volume e o custo do conversor; (b) manter as especificações originais e permitir a redução da temperatura de trabalho das chaves, aumentando sua vida útil; (c) manter as especificações originais e aumentar a potência de saída do conversor.

Observa-se que também foram obtidas reduções das perdas nas chaves não críticas. Embora estas reduções não afetem os dimensionamentos dos componentes, elas contribuem para o aumento da eficiência do conversor.

D. Perdas Totais nas Chaves e THD na Tensão de Saída:

A Figura 15.a mostra as perdas totais em um dos ramos do inversor, em função de f_s , obtidas através da soma das perdas por comutação e por condução, nos IGBTs e diodos de grameamento. Utilizou-se os métodos SSVM, NVC, bem como o SV-PWM nas quatro frequências de PWM testadas. A Figura 15.b apresenta o THD presente na tensão fase-neutro nos terminais da carga em função de f_s e de M , também para estes três métodos.

Observa-se que o método proposto produz reduções nas perdas totais do ramo em praticamente toda a faixa de M avaliada, quando comparado ao método SV-PWM com qualquer das quatro frequências de chaveamento testadas. Com relação ao THD da tensão de saída, a faixa de f_s (e M) onde o método SSVM se mostrou superior ao método SV-PWM depende da frequência de chaveamento adotada neste último. Com relação ao SV-PWM a 600Hz, frequência comumente utilizada em aplicações de média tensão e alta potência, o método proposto reduz o THD da tensão para $f_s \geq 32\text{Hz}$ ($M \geq 0,48$), havendo, portanto, redução simultânea de perdas por comutação e THD dentro desta faixa.

E. Pulsção de Conjugado Elétrico na Máquina:

A Figura 16.a apresenta a pulsção de conjugado elétrico no motor de indução, em regime permanente ($M = 0,9069$), para os métodos SSVM, NVC e SV-PWM a 600Hz. Verifica-se uma redução da amplitude pico a pico destas oscilações para o método SSVM na comparação com o SV-PWM a 600Hz. A Figura 16.b apresenta estes resultados no domínio da frequência. O método SSVM produziu um menor

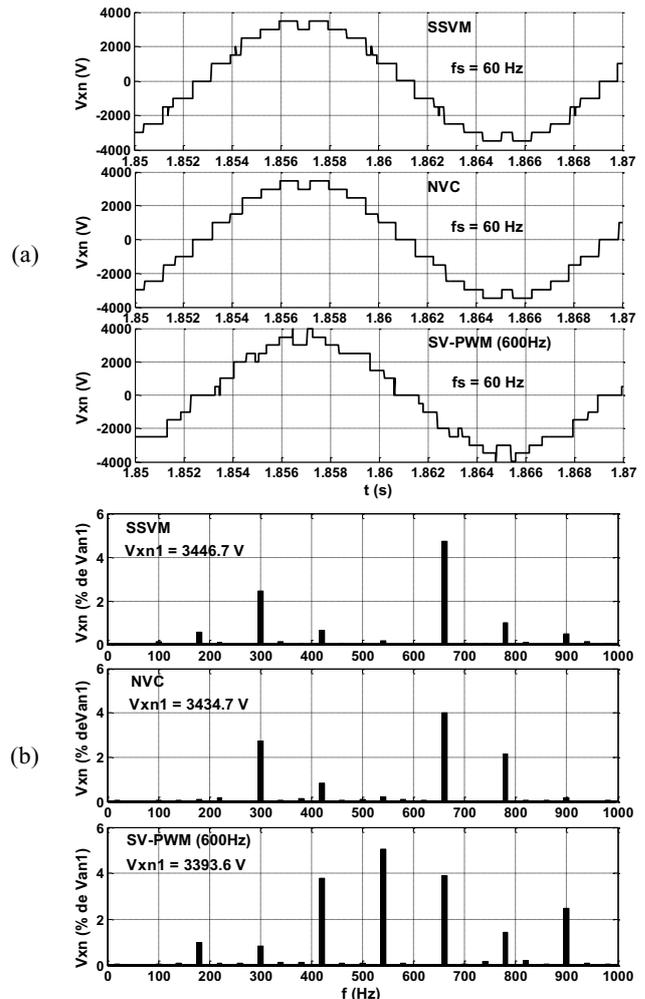


Fig. 12. Forma de onda da tensão fase-neutro $p/ M = 0,9069$: (a) análise no domínio do tempo; (b) domínio da frequência com amplitudes dos harmônicos dadas como percentual do fundamental. Métodos SSVM (azul) e SV-PWM a 600Hz (vermelho).

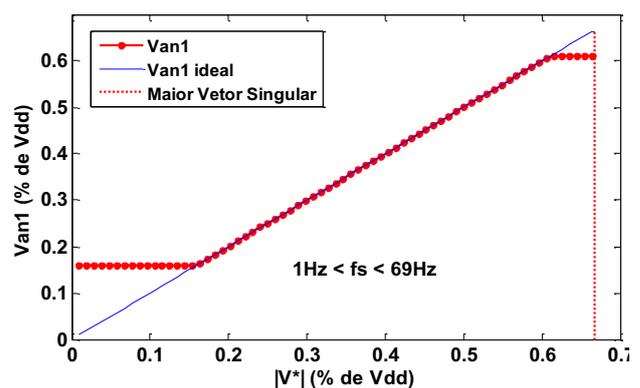


Fig. 13. Relação linear entre a componente fundamental da tensão fase-neutro nos terminais da carga (V_{AN1}) e o módulo do vetor de referência na entrada do modulador ($|V^*_{\kappa}|$), para o método SSVM.

número de harmônicos, e com menores amplitudes, quando comparado ao método SV-PWM a 600Hz. Não foram observadas diferenças significativas entre os métodos SSVM e NVC com relação a este aspecto.

V. RESULTADOS EXPERIMENTAIS

Foram realizadas duas implementações do método SSVM em DSP, a primeira no MS320F2812 (ponto fixo) e posteriormente no MS320F2812 (ponto flutuante), ambos da Texas Instruments. Em DSP foram produzidos os sinais de comando para 4 das 8 chaves de cada braço do conversor (S_1 , S_2 , S_7 e S_8). As demais chaves possuem estados complementares aos destas. Doze saídas do DSP foram conectadas a uma placa de circuito impresso que emula o funcionamento de um conversor NPC trifásico de 5 níveis através da implementação das equações (15) a (18) com amplificadores operacionais. Estas equações descrevem a relação entre as variáveis de estado de cada braço do conversor (C_A , C_B e C_C) e as três tensões fase-neutro de saída (V_{AN} , V_{BN} e V_{CN}), onde os índices A, B e C denotam as fases do conversor.

$$\begin{bmatrix} V_{AN} \\ V_{BN} \\ V_{CN} \end{bmatrix} = \begin{bmatrix} +2/3 & -1/3 & -1/3 \\ -1/3 & +2/3 & -1/3 \\ -1/3 & -1/3 & +2/3 \end{bmatrix} \cdot \begin{bmatrix} C_A \\ C_B \\ C_C \end{bmatrix} \quad (15)$$

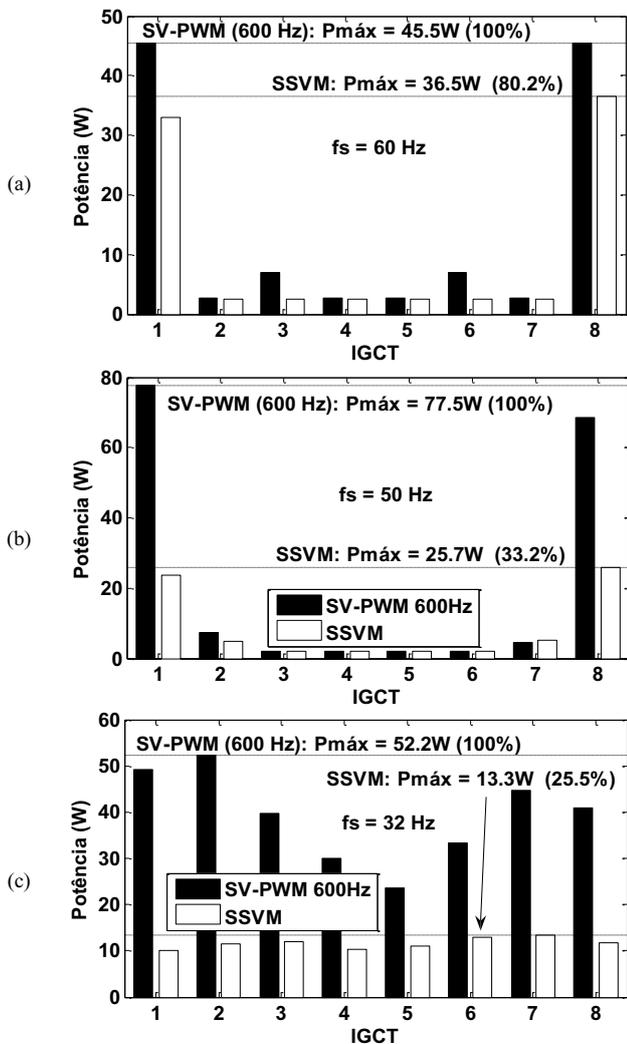


Fig. 14. Distribuição das perdas por comutação entre os 8 IGBTs de um ramo do inversor para três pontos de operação: (a) $f_s = 60\text{Hz}$; (b) $f_s = 50\text{Hz}$; (c) $f_s = 32\text{Hz}$.

$$\text{onde } C_A = S_{1A} + S_{2A} - S_{7A} - S_{8A} \quad (16)$$

$$C_B = S_{1B} + S_{2B} - S_{7B} - S_{8B} \quad (17)$$

$$C_C = S_{1C} + S_{2C} - S_{7C} - S_{8C} \quad (18)$$

As variáveis de estado de cada fase do conversor (C_A , C_B e C_C) são determinadas pelo estado lógico ('1' ou '0') das 12 chaves controladas pelo DSP, de acordo com as equações (16), (17) e (18), considerando que os estados das outras 4 chaves de cada braço têm estados complementares a S_{1X} , S_{2X} , S_{7X} e S_{8X} conforme as equações booleanas

$S_{3X} = /S_{7X}$; $S_{4X} = /S_{8X}$; $S_{5X} = /S_{1X}$ e $S_{6X} = /S_{2X}$ onde $X = \{A, B, C\}$. Desta forma, a placa emuladora converte os estados das 12 saídas do DSP nas três tensões fase-neutro V_{AN} , V_{BN} e V_{CN} do conversor.

Utilizando-se esta plataforma, o método SSVM foi testado para 18 diferentes valores de M , entre 0,25 e 1,047.

A Figura 17 mostra a forma de onda de V_{AN} medida na saída da placa emuladora e obtida para $M = 0,907$ (ponto de operação nominal), a qual confirma o resultado obtido em simulação e mostrado na Figura 12.a. Nos demais pontos de operação testados no DSP as formas de onda de tensão obtidas foram iguais àquelas produzidas em simulação.

A Figura 18 mostra o gráfico da componente fundamental da tensão fase-neutro (V_{an1}) em função de M usando-se o DSP, confirmando o resultado obtido por simulação (Figura 13). A Figura 19 mostra o THD da tensão fase-neutro V_{AN} obtida de forma experimental (linha azul), em contraste com o resultado obtido por simulação (linha vermelha).

Na implementação em DSP 28335 (ponto flutuante) operando a 150MHz, cada ciclo do algoritmo do método SSVM (amostragem, cálculo do vetor de referência modificado, determinação do vetor espacial a ser usado, decodificação dos estados dos ramos do inversor e aplicação dos 12 sinais de comando nas saídas) consumiu 28 μs .

VI. CONCLUSÕES

Os resultados de simulação mostram que o método SSVM é eficaz com respeito ao objetivo de reduzir, simultaneamente, as perdas por comutação nas chaves e o THD da tensão na carga, em uma ampla faixa de M , quando comparado ao método SV-PWM apresentado em [21] e [22] chaveando em frequências em torno de 600Hz, típicas de aplicações de média tensão e alta potência.

Na comparação com o método SV-PWM chaveando a 600Hz, a redução simultânea das perdas totais (comutação e condução) nas chaves principais (IGBTs e diodos de grampeamento) e do THD na tensão fase-neutro na carga foi obtida para a faixa $M \geq 0,48$.

O método proposto apresentou redução nas perdas totais do inversor em toda a faixa de M avaliada, na comparação com o método SV-PWM, independentemente da frequência de chaveamento adotada para este último.

As reduções observadas nas perdas por comutação e totais nas chaves principais aumentam a eficiência do conversor, além de permitir uma de três possibilidades: (a) reduzir as especificações dos dissipadores (e o tamanho e custo do conversor); (b) manter estas especificações e a potência de saída do conversor, reduzindo a temperatura de trabalho das chaves e aumentando a sua vida útil; (c) manter as especificações originais e aumentar a potência de saída do

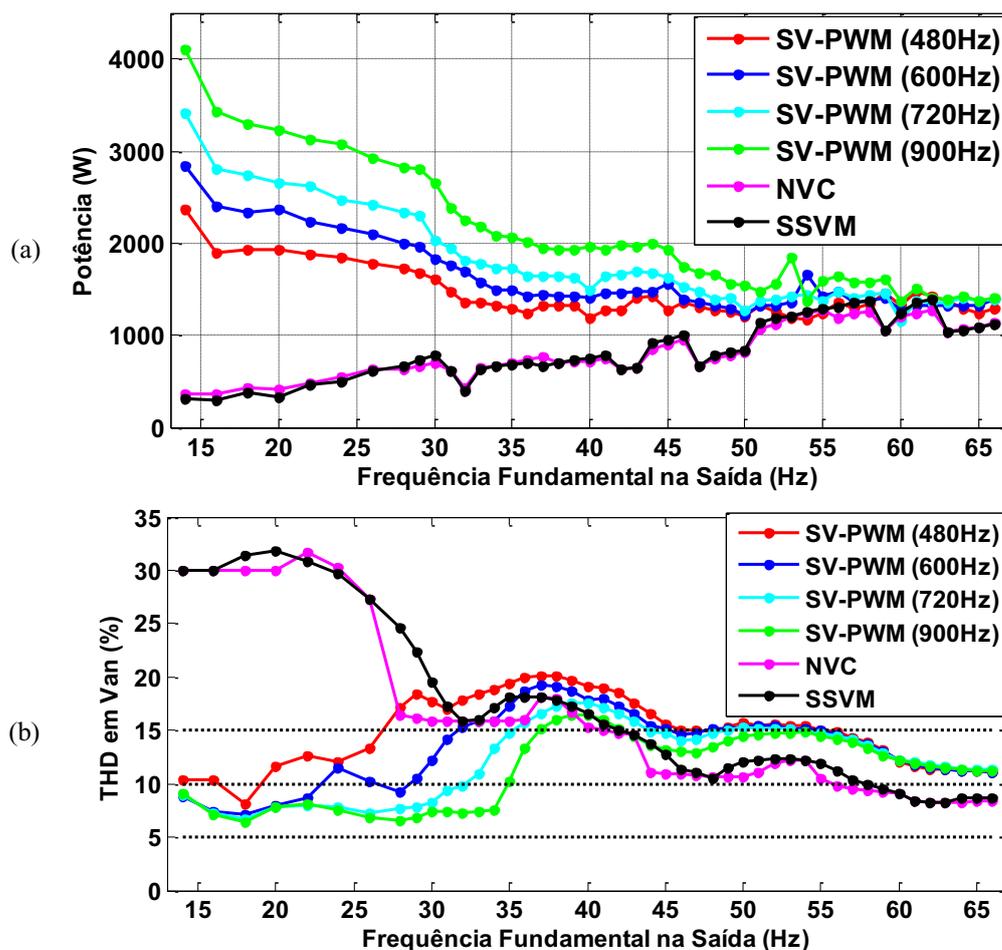


Fig. 15. (a) Soma das perdas nos semicondutores (IGCTs e diodos de grampeamento) de um dos ramos do inversor, em função de f_s ; (b) THD da tensão fase-neutro (V_{AN1}) em função de f_s .

conversor acima do valor nominal.

Os resultados de simulação e experimentais, através da implementação em DSP, mostram que o método SSVM elimina a não linearidade entre a variável de saída do conversor (V_{AN1}) e a variável de entrada do modulador ($|V^*$) observada para o método proposto em [12] e [13]. Resultados de simulação comparando os métodos SSVM e NVC mostram que esta melhora foi obtida sem aumento das perdas totais nas chaves principais do conversor e com discreto aumento do THD em 19 dos 42 pontos de operação avaliados.

A relação linear e unitária entre as variáveis V_{AN1} e $|V^*$ obtida com o método SSVM foi observada dentro da faixa

$$0,249 \leq M \leq 0,960$$

O limite superior desta faixa corresponde à operação na região de sobre-modulação do método SV-PWM. No método proposto a operação nesta região é realizada sem qualquer alteração no algoritmo do método ou no custo computacional do mesmo.

O método SSVM apresentou em DSP um custo computacional equivalente ao do método SV-PWM chaveando a 600Hz (28 μ s para a execução de cada ciclo completo de amostragem e controle).

O método SSVM não utiliza armazenamento de dados em tabelas cujos tamanhos dependam do número de níveis do conversor ou da resolução de M adotada.

Resultados de simulação mostraram que em relação ao método SV-PWM utilizado, o método proposto reduziu a amplitude pico a pico da pulsação de conjugado elétrico na máquina, bem como a amplitude dos harmônicos de baixa ordem desta pulsação. Na comparação com o método NVC, o método proposto produziu resultados similares no que diz respeito a esta figura de mérito.

O método proposto é eficaz em conversores com 5 ou mais níveis, de qualquer topologia. Em conversores de 5 níveis, ele pode ser usado na faixa $0,249 \leq M \leq 0,960$.

REFERÊNCIAS

- [1] A. Nabae, I. Takahashi, H. Akagi, "A New Neutral-Point-Clamped PWM Inverter", *IEEE Transactions on Industry Applications*, vol. IA-17, no. 5, September 1981.
- [2] C. Newton, M. Sumner, T. Alexander, "The investigation and development of a multi-level voltage source inverter", *IEEE Power Electronics and Variable Speed Drives*, Conference Publication no. 429, September 1996.

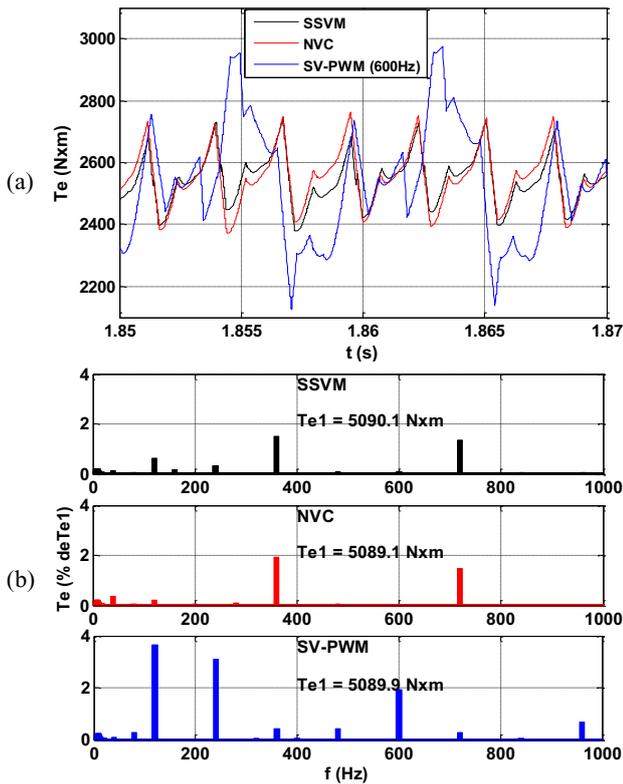


Fig. 16. Pulsuação de conjugado elétrico em regime permanente, com $f_s = 60\text{Hz}$. (a) domínio do tempo; (b) domínio da frequência. Métodos SSVM (azul) e SV-PWM a 600Hz (vermelho).

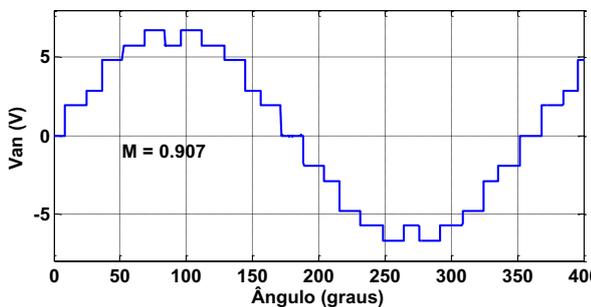


Fig. 17. Forma de onda da tensão fase-neutro para: (a) $M = 0,9069$; (b) $M = 0,95$. Resultado experimental.

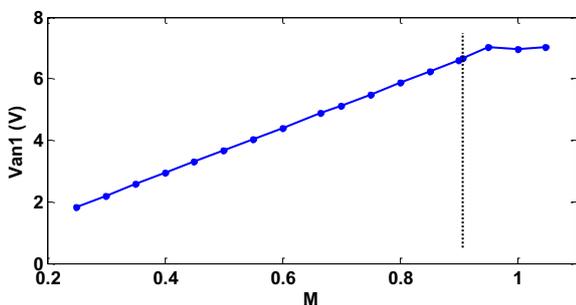


Fig. 18. Relação linear entre o índice de modulação M , ajustado no DSP, e a componente fundamental da tensão fase-neutro na carga (V_{AN1}), medida na placa emuladora de conversor. A linha vermelha tracejada indica o ponto de operação nominal (60Hz).

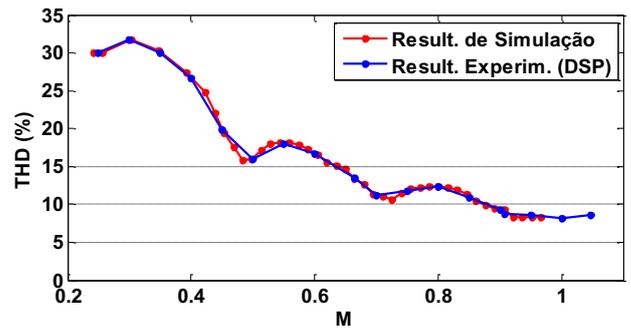


Fig. 19. THD da tensão fase-neutro na carga.

- [3] I. Yamamoto, K. Matsui, M. Hasegawa, H. Mori, F. Ueda, "Individual DC Voltage Control of Five Level PWM Inverter for Static Var Compensator", *IEEE 2002 28th Annual Conference of the Industrial Electronics Society - IECON/02*, November 2002.
- [4] T. A. Meynard, H. Foch, "Multi-level choppers for high voltage applications", *Proc. Eur. Conf. Power Electron. Appl.*, Vol. 2, pp. 45-50, 1992.
- [5] M. Marchesoni, M. Mazzucchelli, S. Tenconi, "A non conventional power converter for plasma stabilization", *Proc. Power Electron. Spec. Conf.*, pp. 122-129, 1988.
- [6] F. Wang, "Sine-triangle versus space-vector modulation for three-level PWM voltage-source inverters", *IEEE Transactions on Industry Applications*, vol. 38, no. 2, April 2002.
- [7] M. Qing, L. Zheng, S. Min, "A novel SVM method for three-level PWM voltage source inverter", *30th Annual Conference of IEEE Industrial Electronics Society - IECON 2004*, November 2004.
- [8] A. Cataliotti, F. Genduso, A. Raciti, G. R. Galluzzo, "Generalized PWM-VSI Control Algorithm Based on a Universal Duty-Cycle Expression: Theoretical Analysis, Simulation Results, and Experimental Validations", *IEEE Transactions on Industrial Electronics*, vol. 54, no. 3, June 2007.
- [9] F. B. Grigoletto, H. Pinheiro, "Método de Modulação PWM Para Equilíbrio das Tensões dos Capacitores do Barramento CC em Conversores Multiníveis com Diodos de Grampeamento", *Eletrônica de Potência - SOBRAEP*, vol. 14, no. 2, Maio de 2009.
- [10] C. Hu, Q. Wang, W. Jiang, Q. Chen, Q. Xia, "Optimization method for generating SHEPWM switching patterns using chaotic and colony algorithm applied to three-level NPC inverters", *Proceedings of International Conference on Electrical Machines and Systems*, page 149-153, October 2007.
- [11] V. Agelidis, A. Balouktsis, M. Dahidah, "A five-level symmetrically defined selective harmonic elimination PWM strategy: analysis and experimental validation", *IEEE Transactions on Power Electronics*, vol. 23, no. 1, January 2008.
- [12] J. Rodríguez, L. Morán, P. Correa, C. Silva, "A Vector Control Technique for Medium-Voltage Multilevel Inverters", *IEEE Transactions On Industrial Electronics*, vol. 49, no. 4, August 2002.

- [13] J. Rodríguez, L. Franquelo, S. Kouro, J. León, R. Portillo, M. Prats, M. Pérez, "Multilevel Converters: An Enabling Technology for High-Power Applications", *IEEE Transactions On Industrial Electronics*, vol. 49, no. 4, August 2002.
- [14] M. D. Manjrekar, P. K. Steimer, T. A. Lipo, "Hybrid Multilevel Power Conversion System: A Competitive Solution for High-Power Applications", *IEEE Transactions On Industry Applications*, Vol. 36, No. 3, May 2000.
- [15] J. Rodríguez, B. Wu, S. Bernet, J. Pontt, S. Kouro, "Multilevel voltage source converter topologies for industrial medium voltage drives", *IEEE Transactions On Industry Electronics*, (Special Section on High Power Drives), Vol. 54, pp. 2930–2945, December 2007.
- [16] Y. Liu, H. Hong, A. Huang, "Real-time calculation of switching angles minimizing THD for multilevel inverters with step modulation", in *IEEE Transactions on Industrial Electronics*, vol. 56, no. 2, February 2009.
- [17] G. S. Perantzakis, F. H. Xepapas, S. N. Manias, "A Novel Four-Level Voltage Source Inverter - Influence of Switching Strategies on the Distribution of Power Losses", *IEEE Transactions On Power Electronics*, vol. 22, no. 1, January 2007.
- [18] D. A. B. Zambra, C. Rech, F. A. S. Goncalves, J. R. Pinheiro, "Power Losses Analysis and Cooling System Design of Three Topologies of Multilevel Inverters", *Power Electronics Specialists Conference, PESC 2008*, pages 4290 - 4295, June 2008.
- [19] Z. Pan, F. Peng, Z. Qian, "Voltage control and THD optimization for diode-clamped multilevel converter/inverter", *The 4th International Power Electronics and Motion Control Conference - IPEMC 2004*, August 2004.
- [20] B. Ozpineci, L. M. Tolbert, J. N. Chiasson, "Harmonic Optimization of Multilevel Converters Using Genetic Algorithms", *IEEE Power Electronics Letters*, vol. 3, no. 3, September 2005.
- [21] P. F. Seixas, M. A. S. Mendes, P. Donoso-Garcia, A. M. N. Lima, "An algebraic PWM method for three-level voltage source inverters", *Industry Applications Conference, 2000. Conference Record of the 2000 IEEE, Volume 4*, Page(s) 2177 - 2184
- [22] P. F. Seixas, M. A. S. Mendes, P. Donoso-Garcia, A. M. N. Lima, "A space vector PWM method for three-level voltage source inverters", *Applied Power Electronics Conference and Exposition, 2000. APEC 2000. Fifteenth Annual IEEE, Volume 1*, Page(s): 549 - 555

DADOS BIOGRÁFICOS

David Mattos de Andrade Ávila, nascido em Belo Horizonte, Brasil, em 24/06/1966, é Engenheiro (1992) e Mestre em Engenharia Elétrica (2000) pela Universidade Federal de Minas Gerais. Desde 1997 é professor efetivo do Centro Federal de Educação Tecnológica de Minas Gerais (CEFET-MG), onde ministra disciplinas nas áreas de

Eletrônica de Potência e Controle de Processos. Atualmente é aluno de doutorando no Programa de Pós-Graduação em Engenharia Elétrica da Escola de Engenharia da UFMG, onde desenvolve pesquisas na área de conversores multiníveis e métodos de modulação empregando DSPs.

Marcos Antônio Severo Mendes, nascido em Presidente Legário, Brasil, em 1967, é Engenheiro (1993), Mestre (1997) e Doutor em Engenharia Elétrica (2000) pela Universidade Federal de Minas Gerais. Atualmente é Professor Adjunto da Universidade Federal de Minas Gerais e atua como pesquisador em Eletrônica de Potência nos seguintes temas: conversores multiníveis, técnicas de PWM, UPS, DSP e suas aplicações e sistemas automotivos.

Porfírio Cabaleiro Cortizo, nascido em Belo Horizonte-MG em 26/03/1955. Formado em Engenharia Elétrica em 1978 na UFMG e Doutorado em Eng. Elétrica em 1984 no Intitut National Polytechnique de Toulouse, França. Desde 1984 é professor do Departamento de Engenharia Eletrônica da UFMG, no cargo de Professor Associado. Sua área de atuação é Eletrônica de Potência com interesse em Sistemas de Alimentação Ininterrupta (UPS), fontes chaveadas de alta frequência e técnicas de controle empregando DSPs.