

INVERSOR ATS

Euzeli Cipriano dos Santos Júnior
Universidade Federal de Campina Grande
Departamento de Engenharia Elétrica
Campina Grande, PB - Brasil
e-mail: euzeli@dee.ufcg.edu.br

Resumo – Neste artigo é apresentada uma nova topologia de inversor baseado na ação de tensão série (ATS) usado para gerar níveis de tensão adicionais. Este inversor será chamado de Inversor ATS. O Inversor ATS apresenta uma série de vantagens sobre os inversores tradicionais, tais como tensão de saída maior que a tensão no barramento cc e menor distorção harmônica na tensão de saída. O circuito proposto emprega dois inversores com três braços de dois níveis conectados num arranjo série através dos transformadores de alta frequência. Na análise apresentada neste artigo inclui-se o modelo do inversor e sua operação, além da estratégia PWM (*Pulse Width Modulation*). Uma comparação geral com inversores convencionais é também apresentada. Resultados de simulação e experimentais corroboram com o estudo teórico.

Palavras-Chave – Conversor cc-ca, Inversor Fonte de Tensão, Configuração de Inversor.

SVA INVERTER

Abstract – In this paper is presented a new inverter topology based on series-voltage-action (SVA) used to generate additional levels. This inverter will be called as SVA Inverter. The SVA Inverter presents some advantages over the traditional inverters, such as output voltage higher than the dc-link voltage and lower distortion in output voltage. The proposed circuit employs two three-leg two-level inverters connected in a series arrangement through high-frequency transformers. The complete analysis presented in this paper includes the inverter model and its operation and PWM (*Pulse Width Modulation*) strategy. A general comparison with conventional inverter is also presented. Simulated and experimental results corroborate the theoretical study.

Keywords – Dc-ac Converter, Voltage Source Converter, Inverter Configuration.

Artigo submetido em 25/09/2010. Primeira revisão em 13/05/2011; segunda revisão em 26/07/2011. Aceito para publicação em 15/08/2011 por recomendação do editor João Onofre P. Pinto.

I. INTRODUÇÃO

Topologias de conversores cc-ca podem ser consideradas como uma tecnologia estabelecida com soluções para diferentes aplicações. Por exemplo, em aplicações no qual é exigido uma tensão de saída com baixa distorção harmônica, as configurações multi-níveis podem ser usadas com diferentes circuitos [1]: diodo grampeado [2-4],[28], capacitor flutuante [5-7], e conexão de conversores em cascata com fontes cc separadas [8-16] ou com uma única fonte cc [17]. Outra possibilidade para reduzir a distorção da corrente de saída é usar a técnica de *interleaved* para conversores conectados em paralelo [18], [19], [27]. Como aplicação dos conversores cc-ca podemos citar: sistemas de acionamento de motor linear [29], processador de energia em sistemas com energias renováveis [30,31] e sistemas tolerantes a falhas [32].

Recentemente o custo das chaves de potência tem diminuído substancialmente [20], o que permite o uso de topologias com elevado número de chaves sem aumentar dramaticamente o preço final do conversor. Além disto, o valor inicial alto pode ser justificado se a THD (*Total Harmonic Distortion*) da tensão de saída é considerado um aspecto importante na escolha do inversor.

Este artigo apresenta uma nova topologia de inversor baseado na ação de tensão série (ATS) para ser usado em aplicações de baixa potência, mas que exija baixos níveis de THD da tensão aplicada à carga, como por exemplo, em sistemas de acionamento de alta velocidade, onde a baixa THD das variáveis geradas pelo conversor é de fundamental importância, já que a frequência da modulante é da mesma ordem de grandeza da frequência da portadora. Outra possível aplicação seria em sistemas fotovoltaicos, onde normalmente existe a demanda por conversores que processem uma tensão de saída maior que aquela obtida na entrada, ou mesmo a utilização do conversor proposto como retificador controlado, de forma que a carga seria substituída pela fonte trifásica e a bateria seria substituída por uma carga do tipo cc.

O Inversor ATS é constituído de doze chaves de potência e três transformadores de alta frequência monofásicos, como observado na Figura 1. O circuito proposto emprega dois inversores de três braços de dois níveis conectados num arranjo série através dos transformadores. Apesar de usar um número relativamente baixo de chaves de potência, o Inversor ATS produz uma tensão de fase na carga com sete níveis, o que melhora substancialmente a THD da tensão de saída. Outra vantagem do Inversor ATS é a possibilidade de

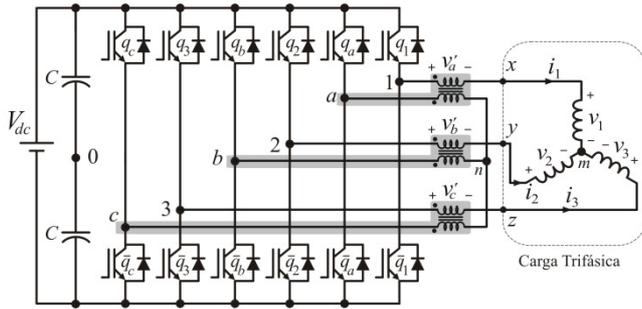


Fig. 1. Inversor ATS.

gerar tensões de saída maiores que a tensão do barramento cc.

II. OPERAÇÃO DO INVERSOR ATS

O circuito equivalente do Inversor ATS é apresentado na Figura 2(a). Na Figura 2(b) mostra-se a fase 1 do circuito proposto destacando as tensões associadas com esta fase. A relação de transformação dos transformadores mostrados na Figura 1 é de 1:1, esta relação de transformação garante uma relação ótima entre THD da tensão aplicada a carga e baixas perdas do conversor. As tensões de pólo vista pela carga trifásica (v_{x0} , v_{y0} e v_{z0}) podem ser escritas por

$$v_{x0} = v_{10} - v'_a = v_{10} - v_a \quad (1)$$

$$v_{y0} = v_{20} - v'_b = v_{20} - v_b \quad (2)$$

$$v_{z0} = v_{30} - v'_c = v_{30} - v_c \quad (3)$$

onde as tensões v_{10} , v_{20} e v_{30} são as tensões de pólo associadas com os braços 1, 2 e 3 respectivamente. Sabe-se que as tensões de pólo do circuito da Figura 1 podem assumir apenas dois valores $\pm V_{dc}/2$, como observado na Figura 2 (c). Por outro lado, as tensões de fase aplicadas no primário dos transformadores, ou seja, v_{an} , v_{bn} e v_{cn} podem assumir cinco diferentes valores (ou níveis): $\pm 2V_{dc}/3$, $\pm V_{dc}/3$ e 0, como observado na Figura 2(d).

Conseqüentemente, as tensões de pólo vista pela carga trifásica (v_{x0} , v_{y0} e v_{z0}) têm oito níveis, como será mostrado a seguir.

As tensões aplicadas no primário dos transformadores são dadas por

$$v_a = v_{a0} - v_{n0} \quad (4)$$

$$v_b = v_{b0} - v_{n0} \quad (5)$$

$$v_c = v_{c0} - v_{n0} \quad (6)$$

onde v_{a0} , v_{b0} e v_{c0} são as tensões de pólo associadas com os braços a , b e c , respectivamente. Somando-se (4)-(6) e admitindo tensões trifásicas equilibradas $v_a + v_b + v_c = 0$, obtém-se $v_{n0} = \frac{1}{3}(v_{a0} + v_{b0} + v_{c0})$. Então

$$v_a = \frac{2v_{a0}}{3} - \frac{v_{b0}}{3} - \frac{v_{c0}}{3} \quad (7)$$

$$v_b = -\frac{v_{a0}}{3} + \frac{2v_{b0}}{3} - \frac{v_{c0}}{3} \quad (8)$$

$$v_c = -\frac{v_{a0}}{3} - \frac{v_{b0}}{3} + \frac{2v_{c0}}{3} \quad (9)$$

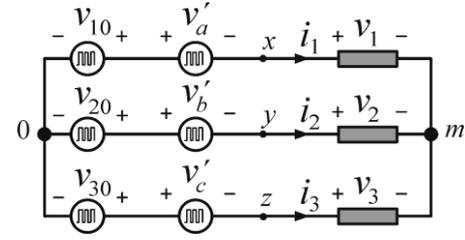
Substituindo (7)-(9) em (1)-(3), as tensões de pólo vista pela carga serão dadas por

$$v_{x0} = v_{10} - \frac{2v_{a0}}{3} + \frac{v_{b0}}{3} + \frac{v_{c0}}{3} \quad (10)$$

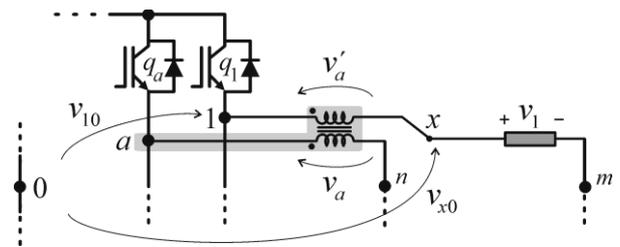
$$v_{y0} = v_{20} + \frac{v_{a0}}{3} - \frac{2v_{b0}}{3} + \frac{v_{c0}}{3} \quad (11)$$

$$v_{z0} = v_{30} + \frac{v_{a0}}{3} + \frac{v_{b0}}{3} - \frac{2v_{c0}}{3} \quad (12)$$

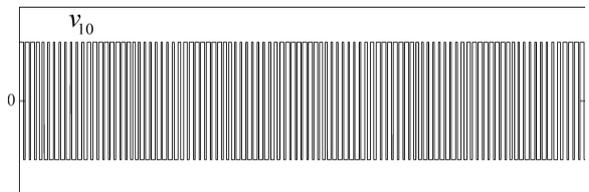
As equações (10)-(12) mostram que as tensões de pólo (v_{x0} , v_{y0} e v_{z0}) podem assumir oito diferentes níveis ($\pm 7V_{dc}/6$, $\pm 5V_{dc}/6$, $\pm 3V_{dc}/6$, $\pm V_{dc}/6$).



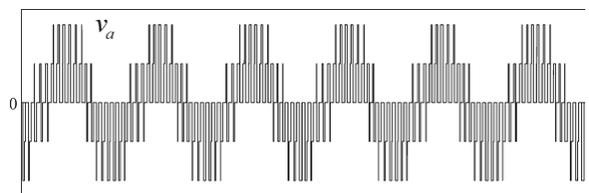
(a)



(b)



(c)



(d)

Fig. 2. (a) Circuito equivalente. (b) Fase 1 do circuito destacando as tensões associadas com esta fase. (c) Tensão de dois níveis v_{10} . (d) Tensão de cinco níveis v_a .

III. ESTRATÉGIA PWM

A geração de tensão PWM do Inversor ATS pode ser implementada usando as tensões de fase de referência. Assim, considerando as tensões de fase de referência dadas por (13)-(18) com $v_a^* = -v_1^*$, $v_b^* = -v_2^*$ e $v_c^* = -v_3^*$.

$$v_{10}^* = v_1^* + v_{m0}^* \quad (13)$$

$$v_{20}^* = v_2^* + v_{m0}^* \quad (14)$$

$$v_{30}^* = v_3^* + v_{m0}^* \quad (15)$$

e

$$v_{a0}^* = v_a^* + v_{n0}^* \quad (16)$$

$$v_{b0}^* = v_b^* + v_{n0}^* \quad (17)$$

$$v_{c0}^* = v_c^* + v_{n0}^* \quad (18)$$

As equações (13)-(15) e (16)-(18) não podem ser resolvidas sem que as tensões v_{m0}^* e v_{n0}^* sejam especificadas. Estas tensões (v_{m0}^* e v_{n0}^*) podem ser calculadas em função do fator de distribuição de roda livre μ , como é feito em um inversor trifásico convencional [21], [22].

Por exemplo, a tensão v_{m0}^* pode ser calculada levando-se em consideração a expressão abaixo:

$$v_{m0}^* = E \left(\mu - \frac{1}{2} \right) - \mu v_{max}^* + (\mu - 1) v_{min}^* \quad (19)$$

onde $v_{max}^* = \max \{V\}$, $v_{min}^* = \min \{V\}$, com V dado por: $V = \{v_1^*, v_2^*, v_3^*\}$ e E é a tensão do barramento capacitivo. A expressão (19) foi derivada usando a mesma estratégia PWM para o conversor trifásico [21], [22].

O fator de distribuição de roda livre μ ($0 \leq \mu \leq 1$) é dado por $\mu = t_{oi}/t_o$, este parâmetro divide igualmente o período de aplicação do vetor de roda livre no começo e no final do período de chaveamento. A mesma estratégia tem sido utilizada para o cálculo da tensão v_{n0}^* com $V = \{v_a^*, v_b^*, v_c^*\}$.

O diagrama de blocos para geração das tensões PWM é mostrado na Figura 3. Nesta figura $v_{carrier}$ é uma forma de onda triangular de alta frequência.

As tensões geradas pelo conversor podem ser representadas em um diagrama vetorial. O primeiro passo para obtenção dessa representação vetorial das tensões sintetizadas pelo conversor é a partir da determinação das tensões de fase da carga (v_1, v_2, v_3) em função das tensões de pólo vista pela carga (v_{x0}, v_{y0}, v_{z0}), ou seja, partir das equações (10)-(12). Como estas tensões são funções dos estados das chaves do conversor, é possível escrever as tensões dq também em função dos estados das chaves. Na seqüência determinam-se as tensões resultantes no plano dq para cada combinação de chaveamento válida, como observado na Figura 4.

IV. ESPECIFICAÇÃO DO TRANSFORMADOR

Alguns trabalhos encontrados na literatura técnica utilizam transformadores de alta frequência na saída do inversor [25], [26], mas com arranjo de conexão diferente daquele apresentado pelo Inversor ATS. A metodologia de projeto dos transformadores monofásicos de alta frequência, empregados no Inversor ATS, pode seguir a mesma estratégia empregada em [25], [26].

A presença destes transformadores na saída do inversor restringe sua aplicação em termos da capacidade de potência

fornecida pelo inversor, já que o projeto dos transformadores de alta frequência em alta potência poderia inviabilizar a proposta. No entanto, em sistemas de baixa potência, a topologia proposta apresenta características interessantes não observadas em outras configurações da literatura técnica.

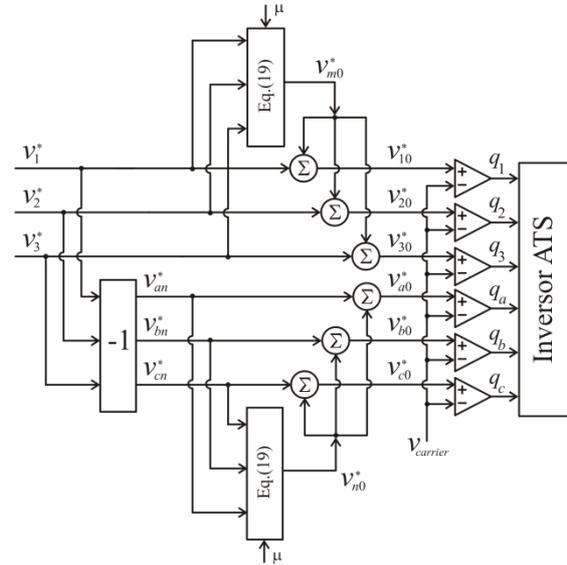


Fig. 3. Diagrama de blocos para geração dos sinais PWM.

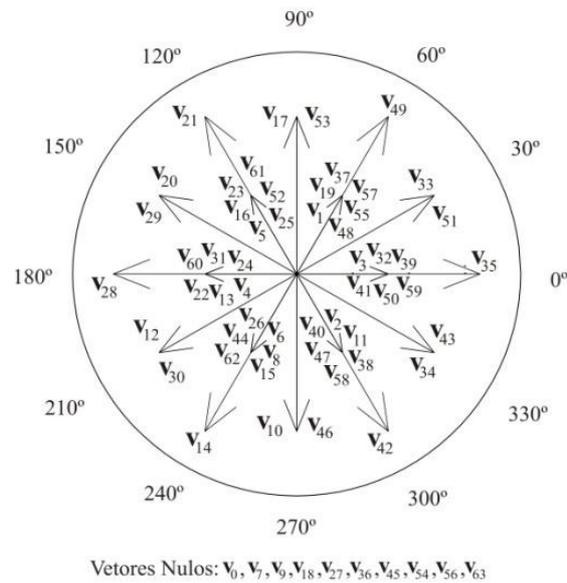


Fig. 4. Diagrama fasorial mostrando todas as tensões disponíveis no plano complexo.

A especificação dos transformadores é determinada pelas variáveis do conversor cc-ca utilizado e pela carga, ou seja, a tensão e a corrente dos transformadores são dadas respectivamente por $V_{dc}/\sqrt{3}$ e i_α (com $\alpha = 1,2,3$ - corrente na carga), enquanto a frequência é definida pela frequência de chaveamento do conversor. Em termos de potência, cada transformador irá processar 1/6 da potência da carga.

V. RESULTADOS DE SIMULAÇÕES E EXPERIMENTAIS

Mostra-se nas Figuras. 5 e 6 um conjunto de resultados simulados do Inversor ATS, com frequência de chaveamento igual a 10kHz e com tensão no barramento cc de 70V. Na Figura 5 são apresentadas as seguintes variáveis: tensão de pólo do braço 1 (v_{10}), tensão de fase no primário do transformador (v_a), tensão de pólo vista pela carga (v_{x0}) e a tensão de fase da carga (v_1). Todas estas variáveis são relacionadas com a fase 1 e a relação de transformação dos transformadores de alta frequência é dada por 1:1. Note que a quantidade de níveis das tensões de pólo vista pela carga possui 8 níveis, como esperado no estudo teórico. Além disto, percebe-se que a tensão de saída é maior que a tensão do barramento cc.

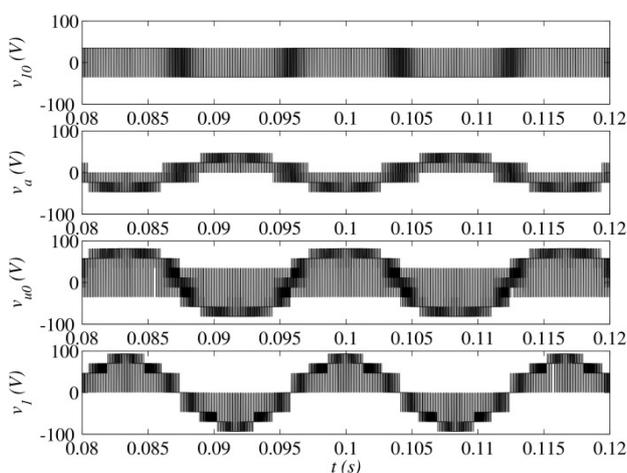


Fig. 5. Resultados de simulação: variáveis relacionadas com a fase 1 do Inversor ATS.

Apresenta-se na Figura 6 as tensões e as correntes nas fases da carga trifásica.

Mostra-se na Figura 7 os resultados experimentais das tensões e da corrente de fase da carga trifásica sendo alimentado pelo Inversor ATS. Estes resultados foram obtidos com os seguintes parâmetros: frequência de chaveamento igual a 10kHz, tensão cc obtida a partir de retificador trifásico a diodos e capacitor de 2200 μF , carga RL ($R = 6.5\Omega$ e $L = 7mH$), chave de potência IGBT da SEMIKRON com SKHI-23. Note que tanto os resultados de simulação quanto os resultados experimentais são concordantes com a expectativa levantada teoricamente.

Mostra-se na Figura 8(a) a tensão de pólo v_{10} e a corrente no secundário do transformador, ou seja, a corrente que circula no braço 1, enquanto na Figura 8(b), mostra-se a tensão de pólo v_{a0} e a corrente no primário do transformador, ou seja, a corrente que circula no braço a. O resultado experimental mostrado na Figura 8 ilustra que a potência processada pelo inversor ATS é igualmente distribuída entre os braços do conversor, já que o nível de corrente e o padrão das tensões de pólo são semelhantes para os dois braços.

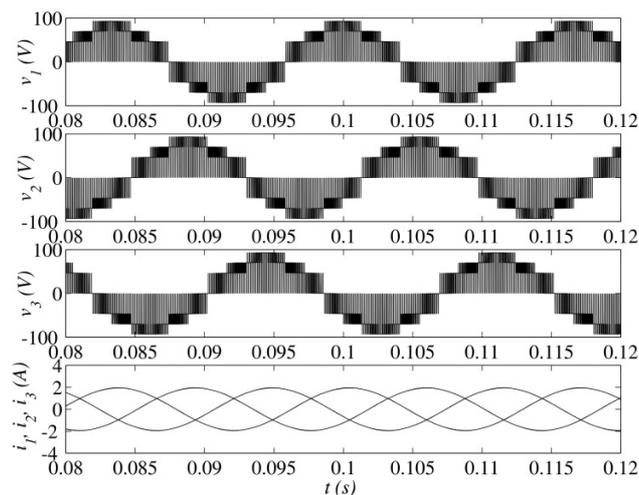


Fig. 6. Resultados de simulação: tensões e correntes aplicadas a carga trifásica.

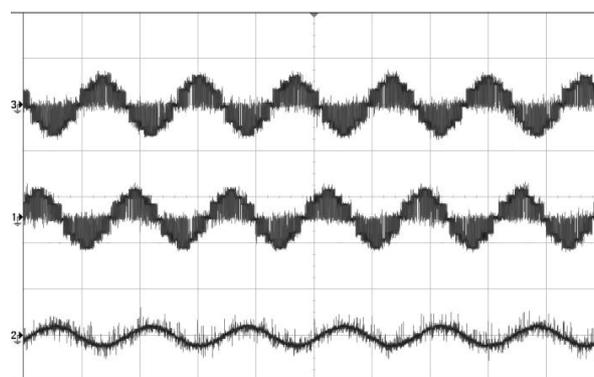


Fig. 7. Resultados experimentais: tensões (200V/div) e corrente (6A/div) de fase da carga trifásica.

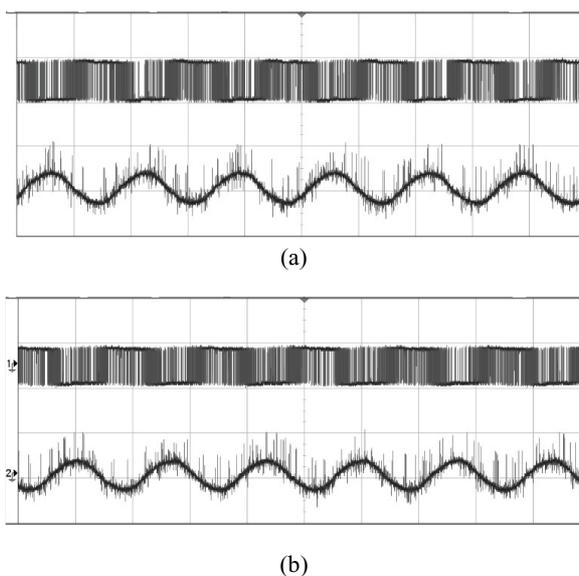


Fig. 8. Resultados experimentais: (a) tensão de pólo - v_{10} (50V/div) e corrente no secundário do transformador (3A/div); (b) tensão de pólo - v_{a0} (50V/div) e corrente no primário do transformador (3A/div).

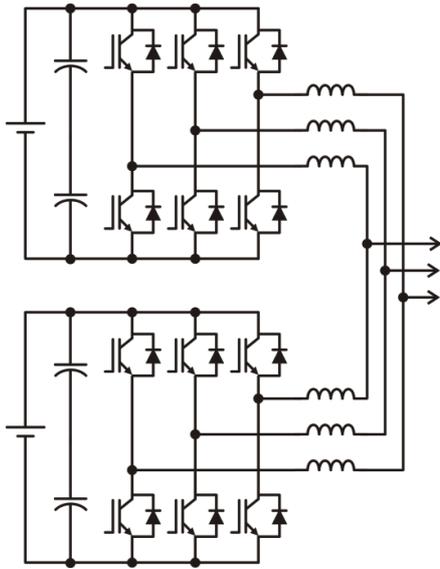


Fig. 9. Inversor em paralelo.

VI. COMPARAÇÃO ENTRE O INVERSOR ATS E INVERSORES CONVENCIONAIS

Nesta seção será apresentada uma comparação entre o inversor proposto (Inversor ATS) e duas configurações de conversores estáticos de potência. Uma destas configurações é mostrada na Figura 9 (inversor em paralelo), enquanto a outra topologia empregada na comparação é o inversor trifásico convencional de três braços. O conversor paralelo foi escolhido porque possui os mesmos elementos magnéticos em sua saída, como observado no inversor ATS.

Na análise comparativa, alguns aspectos serão considerados, tais como: *i*) distorção harmônica das tensões geradas pelos inversores, *ii*) tensão do barramento capacitivo e *iii*) custos das configurações.

A. Distorção Harmônica

A THD da tensão de fase da carga trifásica é calculada considerando a seguinte expressão

$$THD(p) = \frac{1}{a_1} \sqrt{\sum_{i=2}^p (a_i)^2} \quad (20)$$

Onde a_1 é a amplitude da tensão fundamental, a_i é a amplitude da harmônica de ordem i e p é o número de harmônicas levadas em consideração.

Mostra-se na Figura 10 uma curva da THD da tensão de fase da carga em função do índice de modulação, considerando as três topologias de conversores estáticos sob comparação, ou seja, Inversor ATS (Figura 1), inversor em paralelo [Figura 9] e inversor de três braços convencional.

B. Tensão do Barramento Capacitivo

Mostra-se na Tabela I a tensão do barramento exigida para cada uma das configurações consideradas na comparação. Nesta tabela, a tensão do barramento está normalizada com relação à tensão de fase da carga trifásica, que é de $1pu$. Na Tabela I Δ é a queda de tensão nas indutâncias do inversor em paralelo.

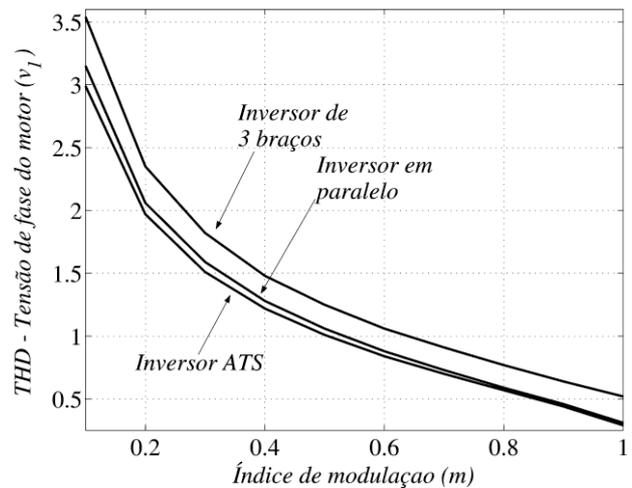


Fig. 10. THD da tensão de fase da carga trifásica em função do índice de modulação.

TABELA I
Tensão do barramento capacitivo

Inversor ATS	Inversor de três braços	Inversor em paralelo
0.86pu	$\sqrt{3}pu$	$(\sqrt{3}+\Delta)pu$

O inversor de três braços convencional necessita de uma tensão de barramento igual a $\sqrt{3}pu$ que é a tensão de linha exigida pela carga, como o conversor ATS necessita de apenas metade da tensão do conversor de três braços, sua tensão do barramento é igual a $0.86pu$.

A partir desta comparação, percebe-se o benefício trazido pelo Inversor ATS no que diz respeito à tensão do barramento capacitivo necessária para que este inversor possa gerar $1pu$ de tensão na fase da carga de tensão na fase. Isto é conseguido graças à ação de tensão série do inversor proposto.

C. Custos das Configurações

Como observado anteriormente, para que as configurações proposta e paralela gerem uma tensão de saída com mesma amplitude, é necessário aumentar a tensão na entrada do inversor paralelo. Em contrapartida, sabe-se que a corrente processada pelo conversor paralelo é menor que aquela observada no Inversor ATS. Logo, o investimento inicial do Inversor ATS poderá ser maior que o investimento do inversor em paralelo se as chaves que processam uma corrente de amplitude maior forem mais caras que aquelas que processam uma tensão maior. Contudo, se as chaves com maior tensão forem mais caras que as de maior corrente, isso levaria a um aumento no preço da configuração paralelo, tornando assim o Inversor ATS mais competitivo. Adicionalmente, a presença de dispositivos magnéticos na saída dos inversores, bem como a relação dos preços destes

dispositivos com o preço das chaves de potência, irá influenciar o preço final de cada topologia.

Tanto o inversor ATS quanto o inversor em paralelo possuem investimentos iniciais maiores que o inversor de três braços. No entanto, a escolha do Inversor ATS é justificada, se a distorção harmônica gerada pelo inversor e o melhor aproveitamento da tensão do barramento são fatores críticos em uma dada aplicação.

D. Perdas por Chave

A estimação de perdas foi realizada através de um modelo de regressão, o qual foi obtido a partir de um procedimento experimental, como apresentado em [23]. A chave de potência usada foi um módulo dual IGBT CM50DY-24H (POWEREX) acionada por SKHI-10 (SEMIKRON). O modelo das perdas da chave inclui: a) perdas de condução no IGBT e no diodo, b) perdas de disparo no IGBT, c) perdas de bloqueio no IGBT, e d) perdas de recuperação reversa no diodo.

Para garantir uma comparação de perdas justa, as condições de operação dos inversores convencional (com três braços) e proposto (Inversor ATS) foram mudadas. Assim, o critério utilizado foi que ambos inversores garantissem a mesma amplitude de tensão na carga com a mesma distorção harmônica. A tensão do elo cc foi 400V para o inversor convencional e 200V para o conversor proposto. E a frequência de chaveamento foi de 10kHz e 8kHz para o convencional e proposto, respectivamente.

Uma importante característica para inversores fonte de tensão foi considerada, ou seja, perdas por chave que fornece um importante referencial a respeito do *stress* das chaves de potência para um dado inversor. A partir deste indicativo é possível estimar uma possível falha no inversor [24]. Mostra-se na Figura 11 as perdas por chave no inversor convencional e proposto. Como esperado, as perdas de condução por chave é praticamente a mesma para os dois inversores, já que as chaves de cada inversor processam as mesmas correntes (corrente da carga). Por outro lado, as perdas de comutação por chave são consideravelmente menores no Inversor ATS, já que a tensão e frequência de chaveamento são reduzidas. As perdas totais por chave mostradas na mesma figura referem-se à soma das parcelas de condução e chaveamento em cada chave. Note que, as perdas totais por chave na Figura 11 para o inversor ATS têm valor de aproximadamente metade daquele observado para o conversor de três braços, o que implicará, considerando as topologias completas, em praticamente as mesmas perdas totais para as duas topologias, ou seja, praticamente o mesmo rendimento.

As perdas por chave no inversor em paralelo não foram mostradas neste gráfico, mas são ainda ligeiramente menores que a do Inversor ATS, isso se deve ao fato de a corrente processada ser metade daquela processada por cada chave do Inversor ATS.

VII. CONCLUSÕES

Neste artigo foi proposto um inversor nomeado de Inversor ATS devido à ação de tensão em série que caracteriza o circuito. Foi apresentada uma análise teórica do

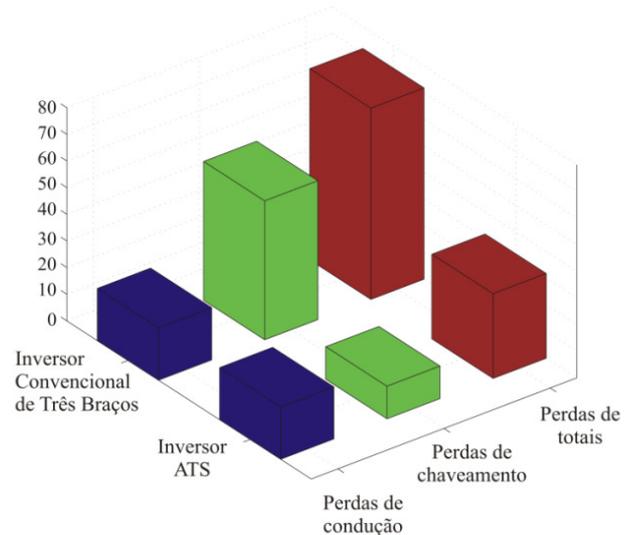


Fig. 11. Comparação de perdas por chave no inversor convencional de três braços e Inversor ATS.

conversor proposto, mostrando sua operação, a estratégia de controle PWM, resultados de simulação e experimentais, bem como foi fornecida uma comparação com dois inversores conhecidos na literatura técnica.

Os benefícios do Inversor ATS estão relacionadas com a ação de tensão série obtidas neste circuito, o que proporciona melhor aproveitamento da tensão do barramento e baixa distorção harmônica na tensão aplicada à carga.

REFERÊNCIAS

- [1] J. Rodriguez, J.-S. Lai, and F. Z. Peng, "Multilevel inverters: A survey of topologies, controls, and applications," *IEEE Trans. Ind. Electron.*, vol. 49, pp. 724-738, Aug. 2002.
- [2] J. I. Leon, S. Vazquez, R. Portillo, L. G. Franquelo, J. M. Carrasco, P. W., Wheeler, and A. J. Watson, "Three-dimensional feedforward space vector modulation applied to multilevel diode-clamped converters," *IEEE Trans. Ind. Electron.*, vol. 56, pp. 101-109, Jan. 2009.
- [3] M. Saeedifard, R. Iravani, and J. Pou, "A space vector modulation strategy for a back-to-back five-level hvdc converter system," *IEEE Trans. Ind. Electron.*, vol. 56, pp. 452-466, Feb. 2009.
- [4] S. Busquets-Monge, S. Alepuz, J. Rocabert, and J. Bordonau, "Pulse width modulations for the comprehensive capacitor voltage balance of n-level three-leg diode-clamped converters," *IEEE Trans. Power Electron.*, vol. 24, pp. 1364-1375, May 2009.
- [5] G. J. Su, "Multilevel dc-link inverter," *IEEE Trans. Ind. Appl.*, vol. 41, pp. 848-854, May/June 2005.
- [6] F. H. Khan, L. M. Tolbert, and W. E. Webb, "Start-up and dynamic modeling of the multilevel modular capacitor-clamped converter," *IEEE Trans. Power Electron.*, vol. 25, pp. 519-531, Feb. 2010.
- [7] M. L. Heldwein, S. A. Mussa, and I. Barbi, "Three-phase multilevel pwm rectifiers based on conventional bidirectional converters," *IEEE Trans. Power Electron.*, vol. 25, pp. 545-549, March 2010.

- [8] P. Hammond, "A new approach to enhance power quality for medium voltage ac drives," *IEEE Trans. Ind. Appl.*, vol. 33, p. 202-208, Jan./Feb. 1997.
- [9] L. Shuai and K. A. Corzine, "Advanced control and analysis of cascaded multilevel converters based on p-q compensation," *IEEE Trans. Power Electron.*, vol. 22, pp. 1242-1252, July 2007.
- [10] J. Wen and K. M. Smedley, "Hexagram inverter for medium-voltage six-phase variable-speed drives," *IEEE Trans. Ind. Electron.*, vol. 55, pp. 2473-2481, June 2008.
- [11] R. Gupta, A. Ghosh, and A. Joshi, "Switching characterization of cascaded multilevel-inverter-controlled systems," *IEEE Trans. Ind. Electron.*, vol. 55, pp. 1047-1058, March 2008.
- [12] M. Malinowski, K. Gopakumar, J. Rodriguez, and M. Perez, "A survey on cascaded multilevel inverters," *IEEE Trans. Ind. Electron.*, vol. 1, pp. 1-10, Dec. 2009.
- [13] D. G. Holmes and B. P. McGrath, "Opportunities for harmonic cancellation with carrier-based pwm for a two-level and multilevel cascaded inverters," *IEEE Trans. Ind. Appl.*, vol. 37, pp. 574-582, March-April 2001.
- [14] J. Rodriguez, L. Moran, J. Pontt, P. Correa, and C. Silva, "A high-performance vector control of an 11-level inverter," *IEEE Trans. Ind. Electron.*, vol. 50, pp. 80-85, Feb. 2003.
- [15] D. Zhong, L. M. Tolbert, B. Ozpineci, and J. N. Chiasson, "Fundamental frequency switching strategies of a seven-level hybrid cascaded h-bridge multilevel inverter," *IEEE Trans. Power Electron.*, vol. 24, pp. 25-33, Jan. 2009.
- [16] P. Barriuso, J. Dixon, P. Flores, and L. Moran, "Fault-tolerant reconfiguration system for asymmetric multilevel converters using bidirectional power switches," *IEEE Trans. Ind. Electron.*, vol. 56, pp. 1300-1306, April 2009.
- [17] S. G. Song, F. S. Kang, and S. J. Park, "Cascaded multilevel inverter employing three-phase transformers and single dc input," *IEEE Trans. Ind. Electron.*, vol. 56, pp. 2005-2014, June 2009.
- [18] R. M. Cuzner, D. J. Nowak, A. Bendre, G. Oriti, and A. L. Julian, "Mitigating circulating common-mode currents between parallel soft-switched drive systems," *IEEE Trans. Ind. Appl.*, vol. 43, pp. 1284-1294, Sept./Oct. 2007.
- [19] C. B. Jacobina, E. C. dos Santos Jr., E. R. C. da Silva, M. B. R. Correa, A. M. N. Lima, and T. M. Oliveira, "Reduced switch count multiple three-phase ac machine drive systems," *IEEE Trans. Power Electron.*, vol. 23, pp. 966-976, Mar. 2008.
- [20] *SEMIKRON Products. Available at <http://www.semikron.com>.* 2010.
- [21] C. B. Jacobina, A. M. N. Lima, E. R. C. da Silva, R. N. C. Alves, and P. F. Seixas, "Digital scalar pulse-width modulation: a simple approach to introduce non-sinusoidal modulating waveforms," *IEEE Trans. Power Electron.*, vol. 16, pp. 351-359, May 2001.
- [22] V. Blasko, "Analysis of a hybrid PWM based on modified space-vector and triangle-comparison methods," *IEEE Trans. Ind. Appl.*, vol. 33, pp. 756-764, May/June 1996.
- [23] M. C. Cavalcanti, E. da Silva, D. Boroyevich, W. Dong, and C. B. Jacobina, "A feasible loss model for IGBT in soft-switching inverters," in *Proc. IEEE PESC*, pp. 1845-1850, 2003.
- [24] M. Aten, G. Towers, C. Whitley, P. Wheeler, J. Clare, and K. Bradley, "Reliability comparison of matrix and other converter topologies". *Aerospace and Electronic Systems, IEEE Transactions on*, vol. 42, pp. 867-875, July 2006.
- [25] E. Cengelci, S. U. Sulistijo, B. O. Woo, P. Enjeti, R. Teodorescu and F. Blaabjerg, "A New Medium-Voltage PWM Inverter Topology for Adjustable-Speed Drives", *Industry Applications, IEEE Transactions on*, vol. 35, pp. 628-637, May-June, 1999.
- [26] J. Salmon, J. Ewanchuk, and A. Knight, "Pwm inverters using split-wound coupled inductors", *Industry Applications, IEEE Transactions on*, vol. 45, pp. 2001-2009, Nov.-Dec. 2009.
- [27] F. B. Grigoletto, H. Pinheiro, "Modulação space vector estendida a conversores estáticos com braços em paralelo", *Eletrônica de Potência - SOBRAEP*, vol. 16, no. 1, pp. 56-67, Dez 2010/fev. 2011.
- [28] F. B. Grigoletto, H. Pinheiro, "Método de Modulação PWM para Equilíbrio das Tensões dos Capacitores do Barramento CC em Conversores Multiníveis com Diodos de Grampeamento", *Eletrônica de Potência - SOBRAEP*, vol. 14, no. 2, pp. 63-74, Maio 2009.
- [29] T. R. Fernandes Neto, R. S. T. Pontes, "Design of an Elevator Prototype Propelled by a Linear Induction Motor", *Eletrônica de Potência - SOBRAEP*, vol. 14, no. 3, pp. 181-187, Agosto 2009.
- [30] F. K. de A. Lima, E. H. Watanabe, P. Rodriguez, A. Luna, "Controle de Gerador de Indução Duplamente Alimentado Diante de Afundamento de Tensão", *Eletrônica de Potência - SOBRAEP*, vol. 14, no. 3, pp. 189-199, Agosto 2009.
- [31] V. P. Pinto, J. C. T. Campos, N. Rocha, C. B. Jacobina, "Controlador Robusto Multivariável com Ação Integral Aplicado em um Sistema de Geração Eólica", *Eletrônica de Potência - SOBRAEP*, vol. 16, no. 2, pp. 147-157, Agosto 2009.
- [32] A. V. Rocha, G. J. França, M. E. dos Santos, H. de Paula, B. J. Cardoso Fl., "A Fault-Resilient Implementation of Three-Level NPC IGCT-Based Converters", *Eletrônica de Potência - SOBRAEP*, vol. 16, no. 2, pp. 168-176, Agosto 2009.

DADOS BIOGRÁFICOS

Euzeli Cipriano dos Santos Junior obteve diploma de engenheiro e de Mestre em Engenharia Elétrica da Universidade Federal de Campina Grande, em 2004 e 2005, respectivamente, e o Diploma de Doutor em Engenharia Elétrica em 2007 pela Universidade Federal de Campina Grande, participou de doutorado-sanduíche na Texas A&M University, entre 2006 e 2007. De 2006 a 2009 foi professor do Centro Federal de Educação Tecnológica da Paraíba. De Dezembro de 2010 a Março de 2011 foi professor visitante na Universidade de Siegen, Alemanha. Desde 2009 é professor da UFCG. Atualmente é conselheiro do Ramo Estudantil do IEEE – UFCG.