

# EMULADOR DE RESISTÊNCIA DE ALTO DESEMPENHO BASEADO EM CONVERSOR MULTINÍVEL BIDIRECIONAL E DISPOSITIVOS GaN

Francisco José Viglus, Marcelo Lobo Heldwein  
Universidade Federal de Santa Catarina - UFSC, Florianópolis – SC, Brasil  
e-mail: francisco.viglus@inep.ufsc.br, heldwein@inep.ufsc.br

**Resumo** – Este trabalho apresenta um conversor multinível bidirecional destinado à emular resistências livres de perdas em um futuro emulador de cabos de potência de banda larga de frequência. O conversor proposto é composto por quatro estruturas Tipo-T intercaladas e acopladas através de dois transformadores de interfase (TMIF). Este sistema contribui para uma melhor distribuição de perdas e sintetiza uma tensão com até nove níveis na porta CA, o que reduz a necessidade de filtros. Desta forma, a topologia proposta tende a ser compacta, eficiente e capaz de reproduzir dinâmicas elétricas rápidas. Um protótipo de 400 W, comutado em 250 kHz construído com modernos dispositivos semicondutores de nitreto de gálio (GaN) para operar com correntes de até 29 A é apresentado, do qual resultados experimentais mostram que o conversor apresenta uma eficiência máxima de 98,5% em aproximadamente um quarto da carga e 97,1% em carga plena.

**Palavras-chave** – Conversor de Alto Rendimento, Conversor Multinível, Emulador de Cabos de Potência, Semicondutores de Nitreto de Gálio (GaN).

## HIGH PERFORMANCE RESISTANCE EMULATOR BASED ON A BIDIRECTIONAL MULTILEVEL CONVERTER AND GaN DEVICES

**Abstract** – This work discusses a multilevel bidirectional converter designed to emulate *loss free resistors* within a future power cable emulator in a large frequency range. The proposed converter is composed of four T-Type converter legs, interleaved and connected through two interphase transformers. This structure provides an excellent loss distribution and a nine-level voltage is synthesized on its ac port, where only a compact filter is required. Thus, the proposed topology tends to be compact, highly efficient and presents a fast dynamic response. A GaN-based prototype at a rated power of 400 W switched at 250 kHz is built. Experimental results shows that the proposed converter achieves a peak efficiency of 98.5% at a quarter of the rated load reaching 97.1% at full-power.

**Keywords** – Gallium Nitride Devices (GaN), High Efficiency Converter, Multi-Level Converter, Power Cable Emulator.

Manuscript received 19/12/2019; first revision 26/01/2020; accepted for publication 31/03/2020, by recommendation of Editor Marcello Mezaroba. <http://dx.doi.org/10.18618/REP.2020.1.0070>

## I. INTRODUÇÃO

A concepção e o desenvolvimento de sistemas elétricos voltados para instalações em mar aberto, tais como parques eólicos [1] e plataformas de extração de petróleo e gás [2], envolve o uso de linhas de transmissão compostas por cabos submarinos. Estes cabos possuem uma estrutura complexa, composta por várias camadas condutoras, revestimentos isolantes e blindagens, apresentando elevada capacitância entre as fases e, por consequência, ressonâncias em frequências relativamente baixas [3]. Portanto, os desafios encontrados na transmissão de energia elétrica ou no controle de máquinas e dispositivos submersos interligados por cabos longos, tem levado ao desenvolvimento de laboratórios e equipamentos específicos para realização de testes prévios de controle e acionamento antes da instalação final [2], [4].

Um dos desafios consiste em emular cabos de potência em laboratório, com interesse particular para aplicações de acionamento de máquinas, que operam tipicamente com tensão na ordem de 6 kV e correntes de até 300 A [2]. Na literatura são encontradas algumas soluções para emular uma rede de cabos em baixa tensão, utilizando o conceito de *Power Hardware-in-the-Loop*, com inversores na configuração *back-to-back* - BTB [5], [6]. Contudo, apenas a componente fundamental da tensão pode ser emulada, pois os conversores são dimensionados para manipular tanto a tensão quanto a corrente total da linha de transmissão, onde para aplicações em 6 kV seriam utilizados semicondutores com alta tensão de bloqueio, que são lentos e operam com frequências de comutação relativamente baixas, limitando a resposta dinâmica do emulador. Uma solução inovadora que utiliza como princípio uma rede modular híbrida de parâmetros concentrados para representar o modelo do cabo, a qual pode ser conectada em cascata de modo a cobrir um espectro de frequências ampliado em relação aos emuladores BTB, foi previamente proposta em [7], sendo ilustrada no diagrama de blocos da Figura 1. Essa estrutura utiliza estágios retificadores para drenar uma parcela de potência referente às perdas resistivas, estabelecendo as quedas de tensão  $v_{AC1}$  e  $v_{AC2}$ , as quais são tipicamente menores que 40 V devido à elevada corrente transmitida  $i_t$ . Isto possibilita o uso de conversores com semicondutores que possuem melhores características de condução e comutação. O barramento CC de cada retificador é conectado em um conversor CC-CC isolado que entrega a potência extraída da linha pelos retificadores para um inversor que é conectado à rede auxiliar. Desta forma, os efeitos das ressonâncias são gerados pelos indutores e capacitores da rede de parâmetros concentrados, enquanto a estrutura ativa regenera as perdas resistivas, tornando o processo eficiente.

Neste contexto, busca-se um conversor CA-CC capaz de

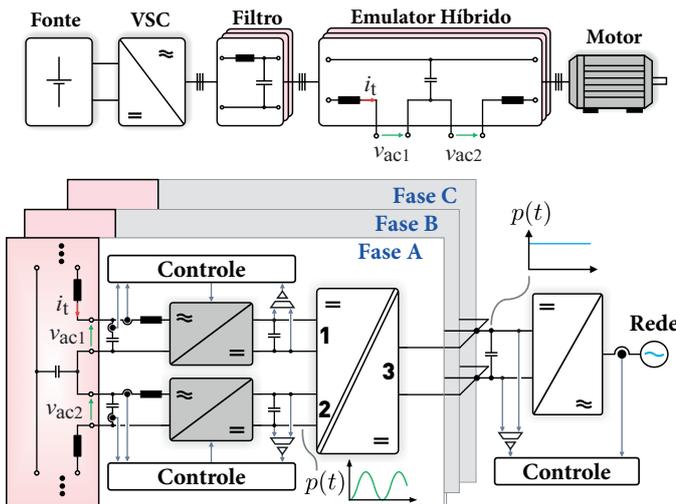


Fig. 1. Sistema de testes previsto para a inserção do emulador proposto e diagramas conceituais da estrutura de potência do emulador híbrido concebido, onde os dois estágios CA-CC destacados na cor cinza são concebidos para emular resistências livres de perdas no circuito equivalente da linha de transmissão.

operar como resistência livre de perda, gerando as quedas de tensão  $v_{AC1}$  e  $v_{AC2}$  no circuito do emulador, mas sendo capaz de regenerar a potência drenada.

Uma ampla revisão sobre retificadores *boost* é apresentada em [8], [9]. Os conversores mais atrativos para operar com baixas tensões e elevadas correntes utilizam células de comutação de múltiplos estados, que operam de maneira intercalada, permitindo uma boa distribuição da corrente, tais como os conversores apresentados em [10]–[13]. A grande maioria desses conversores utilizam diodos e são unidirecionais. O fluxo unidirecional é um dos motivos do surgimento de distorções na passagem da corrente por zero [14], as quais se tornam mais significativas com baixa carga, sendo indesejável na aplicação proposta. Além disso, diodos tem maior queda de tensão quando comparados aos MOSFETs, afetando a eficiência do conversor. Portanto, uma topologia bidirecional, com retificação síncrona é necessária para a aplicação.

Os conversores propostos em [10], [11], com algumas modificações poderiam tornar-se topologias bidirecionais, em ponte completa e intercaladas. Contudo, outro requisito importante é que a topologia apresente um filtro de entrada reduzido, permitindo obter dinâmicas rápidas sem demandar frequências de comutação proibitivas. Neste sentido, analisando os conceitos de conversores intercalados apresentados em [12], [15], é possível concluir que um conversor de nove níveis propicia um excelente custo benefício em termos de volume do filtro de entrada em relação à redução da ondulação de corrente no indutor *boost*, já que conversores com maior número de níveis apresentam uma redução menos expressiva (menor que 10%). Além disso, o uso de transformadores de multi-interfase TMIF também contribui significativamente na redução do volume do filtro em conversores intercalados, como discutido em [16], [17].

Com o objetivo de preencher os requisitos discutidos, este trabalho propõe uma nova estrutura de conversor CA-CC para operar como retificador síncrono capaz de emular as

resistências de uma linha de transmissão em uma relativa ampla faixa de frequência. Para gerar nove níveis o conversor proposto utiliza quatro células de comutação Tipo-T [18], que apresentam menores esforços em relação às de dois níveis [10], [11]. As células Tipo-T são intercaladas e conectadas por dois transformadores de interfase, formando uma conexão diferencial. A conexão diferencial e a simetria do conversor proposto possibilitam um bom aproveitamento da tensão de barramento CC, já que algumas topologias operam como dobrador de tensão, fazendo com que a tensão do barramento CC seja maior ou igual ao dobro da tensão na porta CA [12]. Desta forma, o conversor proposto minimiza os esforços nos semicondutores e reduz o filtro de entrada, possibilitando dinâmicas rápidas e alta eficiência para a função de regeneração.

Este trabalho está organizado da seguinte forma. A Seção II apresenta o princípio de operação e a análise em regime permanente do conversor. Na Seção III são abordados os aspectos de modelagem e controle. A validação experimental é apresentada na Seção IV. Por fim, a Seção V apresenta as conclusões e considerações finais do trabalho.

## II. PRINCÍPIO DE OPERAÇÃO E MODELO ESTÁTICO

A estrutura do retificador bidirecional T-Type *interleaving* é ilustrada na Figura 2.a. Neste conversor, os semicondutores dispostos na horizontal ( $S_1, S_4, S_5, S_8, S_9, S_{12}, S_{13}, S_{16}$ ) formam interruptores complementares com os dispositivos na vertical ( $S_3, S_2, S_7, S_6, S_{11}, S_{10}, S_{15}, S_{14}$ ), os quais se conectam ao ponto central do barramento CC. Com isso, evita-se que a tensão dos capacitores de saída  $C_{b1}, C_{b2}$ , a qual é idealmente igual à metade da tensão total, seja colocada em condição de curto-circuito em qualquer instante.

A conexão entre cada módulo Tipo-T com o filtro de entrada é feita através de indutores fortemente acoplados ( $k \approx 1$ ), também conhecidos por transformadores de multi-interfase (TMIF) [12], [19]. Em um TMIF ideal, as correntes se distribuem em parcelas iguais com relação a cada derivação. Em geral, o acoplamento permite cancelar o fluxo médio e, conseqüentemente, reduzem-se as perdas em alta frequência no núcleo [16], [17]. Devido à operação intercalada, a frequência aparente resultante na corrente do indutor  $L_b$  é quatro vezes maior. Por outro lado, cada TMIF realiza a função de um divisor de tensão indutivo, apresentando elevada impedância para as componentes de corrente de modo diferencial ( $i_{DM}$ ), definida pela indutância magnetizante, e baixa impedância para as componentes de modo comum, relacionadas à indutância de dispersão. A ondulação na corrente de entrada é limitada pelo indutor  $L_b$ , o qual opera em uma frequência quatro vezes maior em relação à frequência de comutação. Isto possibilita reduzir significativamente o volume do filtro.

Com o acionamento ordenado e sequencial de um ou mais semicondutores, a tensão  $v_{ab}$  é sintetizada de acordo com a Tabela I. Quando comparada com a dos conversores com apenas dois níveis, as tensões na porta CA,  $v_{ac}$  e  $v_{ab}$ , possuem valores relativamente próximos durante todo o período da componente fundamental de  $v_{ac}$ . Isto reduz a queda de tensão sobre o indutor e, conseqüentemente, a ondulação de fluxo magnético no mesmo.

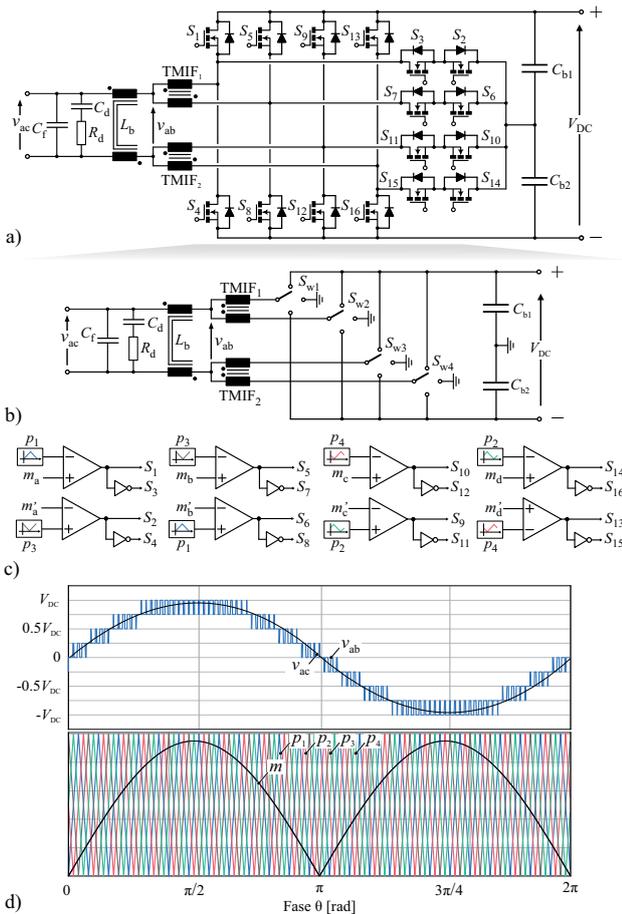


Fig. 2. Conversor e modulação: (a) estrutura de potência do conversor multinível bidirecional utilizado; (b) esquemáticos do modelo comutado onde cada braço de semicondutores é modelado como um interruptor de três posições; (c) lógica da modulador utilizado; e, (d) formas de onda das tensões na porta CA e da estratégia de modulação (portadoras e moduladora idealizada).

1) *Estratégia de Modulação*: a modulação do conversor utiliza quatro portadoras  $[p_1, p_2, p_3, p_4]$  defasadas em  $90^\circ$  entre si, como ilustradas na Figura 2.c e na Figura 2.d. O sinal de modulação é obtido através do módulo do sinal de controle, o qual é dividido em quatro parcelas  $[m_a, m_b, m_c, m_d]$ , devido à estratégia de controle de equilíbrio das correntes no TMIF (veja Figura 6). Assim, quando o conversor opera com tensão positiva na porta CA apenas os sinais modulantes  $[m_a, m_b, m_c, m_d]$  recebem comandos, enquanto que os sinais com apóstrofo  $[m'_a, m'_b, m'_c, m'_d]$  são mantidos em nível baixo. Desta forma, durante o semiciclo positivo, os interruptores  $[S_1, S_3, S_5, S_7, S_{10}, S_{12}, S_{14}, S_{16}]$  são acionados de acordo com o índice de modulação e os níveis da Tabela I. Com tensões negativas, esta lógica se inverte e apenas os sinais com apóstrofo recebem sinais modulantes com os demais em nível baixo.

2) *Projeto do Indutor  $L_b$* : o valor do indutor necessário para uma ondulação máxima de corrente, é dado por

$$L_b = \frac{V_{DC}}{64\Delta_i f_s}, \quad (1)$$

onde  $f_s$  é a frequência de comutação,  $V_{DC}$  a tensão de saída e  $\Delta_i$  a ondulação máxima desejada na corrente.

TABELA I  
Estados de Comutação e Níveis de Saída do Conversor

$S_1$	$S_4$	$S_5$	$S_8$	$S_9$	$S_{12}$	$S_{13}$	$S_{16}$	$v_{ab}$
0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	$V_{DC}/4$
0	0	1	0	0	0	0	0	$V_{DC}/4$
0	0	0	0	0	1	0	0	$V_{DC}/4$
0	0	0	0	0	0	0	1	$V_{DC}/4$
1	0	0	0	0	1	0	0	$V_{DC}/2$
0	0	1	0	0	1	0	0	$V_{DC}/2$
1	0	0	0	0	0	0	1	$V_{DC}/2$
0	0	1	0	0	0	0	1	$V_{DC}/2$
1	0	1	0	0	1	0	0	$3V_{DC}/4$
1	0	1	0	0	0	0	1	$3V_{DC}/4$
1	0	0	0	0	1	0	1	$3V_{DC}/4$
0	0	1	0	0	1	0	1	$3V_{DC}/4$
1	0	1	0	0	1	0	1	$V_{DC}$
0	1	0	0	0	0	0	0	$-V_{DC}/4$
0	0	0	1	0	0	0	0	$-V_{DC}/4$
0	0	0	0	1	0	0	0	$-V_{DC}/4$
0	0	0	0	0	1	0	0	$-V_{DC}/4$
0	1	0	0	0	0	1	0	$-V_{DC}/2$
0	1	0	0	1	0	0	0	$-V_{DC}/2$
0	0	0	1	1	0	0	0	$-V_{DC}/2$
0	0	0	1	0	0	1	0	$-V_{DC}/2$
0	1	0	1	1	0	0	0	$-3V_{DC}/4$
0	1	0	1	0	0	1	0	$-3V_{DC}/4$
0	1	0	0	1	0	1	0	$-3V_{DC}/4$
0	0	0	1	1	0	1	0	$-3V_{DC}/4$
0	1	0	1	1	0	1	0	$-V_{DC}$

A ondulação de corrente parametrizada em todo o semiciclo da tensão  $v_{ac}$ , assumindo-a senoidal com fase  $\theta$ , é dada por:

$$\bar{\Delta}_i = \begin{cases} \frac{1}{4}M\text{sen}(\theta) - [M\text{sen}(\theta)]^2, \forall [0 < m < \frac{1}{4}], \\ \frac{3M}{4}\text{sen}(\theta) - [M\text{sen}(\theta)]^2 - \frac{1}{8}, \forall [\frac{1}{4} < m < \frac{1}{2}], \\ \frac{5M}{4}\text{sen}(\theta) - [M\text{sen}(\theta)]^2 - \frac{3}{8}, \forall [\frac{1}{2} < m < \frac{3}{4}], \\ \frac{7M}{4}\text{sen}(\theta) - [M\text{sen}(\theta)]^2 - \frac{3}{4}, \forall [\frac{3}{4} < m < 1], \end{cases} \quad (2)$$

onde  $M$  é o índice de modulação e  $m$  é o sinal de modulação, definido aqui assumindo

$$m = M \cdot \text{sen}(\theta). \quad (3)$$

O perfil da ondulação parametrizada para meio período da fundamental é ilustrada na Figura 3.a, onde se percebe que a ondulação é nula nos pontos onde ocorre a mudança de faixas de níveis da tensão  $v_{ab}$ .

As perdas no núcleo magnético podem ser obtidas utilizando a metodologia de Steinmetz melhorada (iGSE) [20], [21], definidas como

$$P_V = \frac{1}{T} \int_0^T k_i \left| \frac{dB}{dt} \right|^\alpha (\Delta B)^{\beta-\alpha} dt, \quad (4)$$

onde o parâmetro  $k_i$  é calculado através de

$$k_i = \frac{k}{(2\pi)^{\alpha-1} \int_0^{2\pi} |\cos(\theta)|^\alpha 2^{\beta-\alpha} d\theta}, \quad (5)$$

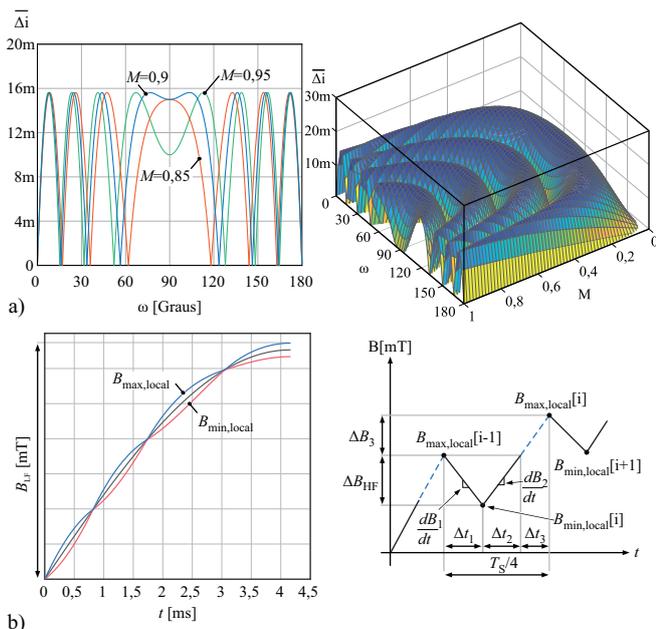


Fig. 3. (a) Ondulação parametrizada de corrente no indutor  $L_b$  em função do ângulo da fundamental e do índice de modulação; e, (b) detalhes da indução magnética em baixa frequência  $B_{LF}$  e definição dos principais parâmetros da forma de onda de indução magnética utilizados no cálculo das perdas no núcleo.

com  $k$ ,  $\alpha$  e  $\beta$  sendo os parâmetros originais de Steinmetz obtidos por regressão da curva de perdas, tipicamente disponível na folha de dados do material do núcleo magnético,  $B$  sendo a indução magnética e  $T$  o período da fundamental.

Em retificadores e inversores a indução magnética  $B$  possui uma ondulação em alta frequência sobreposta a uma parcela de ondulação senoidal de baixa frequência. A resolução de (4) neste caso é feita por meio de um procedimento analítico iterativo, semelhante ao apresentado em [22], o qual é desenvolvido como segue. Primeiramente, considera-se que a forma de onda da corrente  $i_{Lb}$  e que  $B$  seja perfeitamente senoidal ao longo de um período da fundamental e, portanto, a forma de onda apresenta simetria em um quarto de onda, simplificando os cálculos. Adicionalmente, admite-se que a variação da tensão na porta CA do conversor seja muito pequena dentro de um período de comutação, de modo que possa ser considerada constante neste intervalo de tempo. A variação de indução magnética  $\Delta B$  em cada período de comutação durante um quadrante é obtida a partir de (2) através da relação

$$\Delta B_{HF} = \frac{V_{DC} \bar{\Delta i}}{NA_e f_s}, \quad (6)$$

onde  $N$  e  $A_e$  são, respectivamente, o número de espiras e a área de seção transversal efetiva do núcleo. Nota-se na Figura 3.b que, dentro de cada período de comutação, a derivada muda de sentido e cada trecho deve ser considerado em (4). Cada segmento contínuo forma, na curva B-H, um laço minoritário em alta frequência, associado ao  $\Delta B_{HF}$  local, enquanto a soma dos segmentos tracejados forma um laço majoritário, associado ao  $\Delta B_{LF}$  global, que é igual ao dobro do valor da densidade máxima absoluta  $B_{max}$ , dada como um parâmetro inicial de projeto. A solução de (4) pode ser desenvolvida em termos de energia por volume, considerando cada segmento de

TABELA II  
Intervalos de Tempo

$\Delta t_1$	$d T_s$	
$\Delta t_2$	$(1/4 - d) T_s - \Delta t_3$	$\forall [0 < d < 1/4]$
$\Delta t_3$	$\frac{NA_e \Delta B_3}{V_{vac}}$	
$\Delta t_1$	$(d - 1/4) T_s$	
$\Delta t_2$	$(1/2 - d) T_s - \Delta t_3$	$\forall [1/4 < d < 1/2]$
$\Delta t_3$	$\frac{NA_e \Delta B_3}{(V_{vac} - V_{DC}/4)}$	
$\Delta t_1$	$(d - 1/2) T_s$	
$\Delta t_2$	$(1/2 - d) T_s - \Delta t_3$	$\forall [1/2 < d < 3/4]$
$\Delta t_3$	$\frac{NA_e \Delta B_3}{(V_{vac} - V_{DC}/2)}$	
$\Delta t_1$	$(d - 3/4) T_s$	
$\Delta t_2$	$(1 - d) T_s - \Delta t_3$	$\forall [3/4 < d < 1]$
$\Delta t_3$	$\frac{NA_e \Delta B_3}{(V_{vac} - 3V_{DC}/4)}$	

reta (i) da forma de onda, sendo calculada por [23]

$$E(i) = k_1 \left| \frac{dB(i)}{dt} \right|^\alpha \cdot (\Delta B(i))^{\beta - \alpha} \cdot \Delta t(i). \quad (7)$$

Aplicando-se (7) nos três segmentos de reta relacionados aos respectivos intervalos de tempo ( $\Delta t_1$ ,  $\Delta t_2$  e  $\Delta t_3$ ) da Figura 3.b, é possível obter a energia quase instantânea por volume em cada intervalo de  $T_s/4$ . Generalizando-se esta metodologia chega-se à energia dissipada no núcleo em um quadrante com

$$E_C = V_C \sum_{i=1}^{i_{max}} E(i), \quad (8)$$

onde  $V_C$  é o volume do núcleo magnético e  $i_{max}$  é o número total de intervalos múltiplos de  $T_s/4$  contidos em um quadrante. Por fim, a potência média dissipada em um ciclo completo é

$$P_C = \frac{4 \cdot E_C}{T_g}. \quad (9)$$

Os três intervalos de tempo  $\Delta t_1$ ,  $\Delta t_2$  e  $\Delta t_3$  para todos os instantes sob análise dentro do respectivo quadrante são obtidos através das expressões dadas na Tabela II.

3) *Capacitor de Filtro  $C_f$* : tem por objetivo filtrar as componentes de corrente em alta frequência que estão presentes na corrente do indutor  $L_b$ . O valor de capacitância para uma dada ondulação de tensão  $\Delta V_C$  é obtido por

$$C_f = \frac{\Delta I_L}{32 \Delta V_C f_s}. \quad (10)$$

As perdas no capacitor são obtidas pelo produto da resistência série equivalente  $RSE(f)$  com o quadrado da respectiva componente de corrente  $I_C(f)$  na frequência  $f$ .

4) *Rede de Amortecimento Passivo  $R_d - C_d$* : visando minimizar o efeito da ressonância gerada pela interação entre  $L_b - C_f$ , considera-se no projeto do conversor uma rede de amortecimento passiva composta pelos elementos  $R_d - C_d$ . O dimensionamento de seus elementos foi realizado utilizando-se a metodologia detalhada em [24].

5) *Transformadores de Interfase (TMIF)*: são construídos com acoplamento inverso, sendo projetados com relação de espiras unitária. Portanto, cada elemento é concebido para ser perfeitamente simétrico, permitindo que o fluxo médio se cancele, restando apenas uma componente de fluxo em alta frequência, responsável pela magnetização do transformador. De acordo com a Figura 4.a, a corrente de modo comum, a qual flui entre os pontos (1 – 2) e/ou (3 – 4) é limitada apenas pelas indutâncias de dispersão, relativamente pequenas. Portanto, pode-se concluir que o TMIF praticamente não influencia a corrente do indutor  $L_b$ , exceto pela pequena parcela composta pela indutância de dispersão que se soma a  $L_b$  e contribui na filtragem da corrente.

Por outro lado, a corrente de modo diferencial flui entre os pontos (1 – 3) que estão conectados em cada braço do conversor. Esta corrente circula através de uma impedância elevada, quatro vezes o valor da indutância própria ( $4kL$ ), estando associada à indutância magnetizante e sendo uma corrente indesejável por não contribuir com a transferência de potência entre a entrada e a saída. Apesar de intuitivamente ser ideal haver uma indutância magnetizante infinita, o que necessitaria de uma área de seção do núcleo magnético impraticável, bem como enrolamentos com elevado número de espiras, é desejável que o conversor seja compacto e eficiente. Portanto, na prática existe um custo benefício entre manter a corrente magnetizante minimizada e um volume reduzido. Nesse sentido, é comum utilizar-se como critério de projeto um percentual aceitável de corrente fluindo pela magnetizante de tal modo que o TMIF apresente um volume adequado. A ondulação de corrente diferencial tem seu valor máximo em  $d = 1/2$ , conforme se observa na Figura 4.c, e obtida por

$$\Delta i_{DM} = \frac{dV_{DC}}{4L(1+k)f_s} \underset{d=0,5}{\leq} \frac{V_{DC}}{8L(1+k)f_s}. \quad (11)$$

Caso o transformador por algum motivo venha a saturar, o que pode acontecer se houver alguma eventual diferença entre as razões cíclicas, por exemplo, essa indutância vai assumir um valor muito pequeno, colocando um dos capacitores de saída em condição de curto circuito. Vale destacar que, em caso de desbalanço, as resistências do circuito, incluindo a resistência de condução dos semicondutores, ajudam a tolerar pequenos desbalanços. Isso se torna muito relevante em conversores de alto rendimento, especialmente onde são utilizados dispositivos de nitreto de gálio que tipicamente apresentam resistências em condução extremamente baixas. Portanto, é importante considerar uma malha de controle que mantenha as correntes nos enrolamentos sempre iguais, de modo que a componente média seja nula.

As perdas no núcleo podem ser obtidas aplicando-se (4) na forma de onda apresentada na Figura 4.c. Assim, a equação (4) se reduz à

$$P_v = \begin{cases} |\Delta B|^{\beta-\alpha} \frac{k_i}{T_s} |\Delta B|^\alpha (dT_s)^{1-\alpha} \forall \left[0 < d < \frac{1}{2}\right], \\ |\Delta B|^{\beta-\alpha} \frac{k_i}{T_s} |\Delta B|^\alpha ((1-d)T_s)^{1-\alpha} \forall \left[\frac{1}{2} < d\right]. \end{cases} \quad (12)$$

Da mesma forma que para o indutor  $L_b$ , a eq. (12) deve ser computada para um ciclo completo da fundamental.

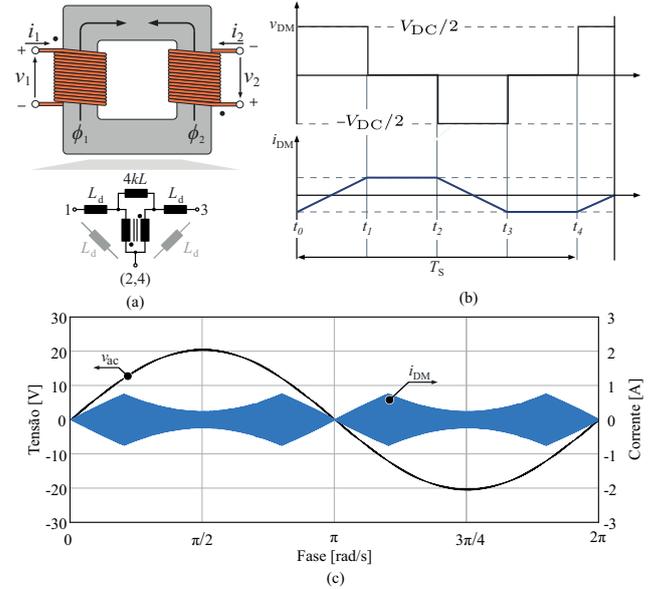


Fig. 4. Transformador de interfase (TMIF): (a) estrutura do componente e circuito elétrico ideal equivalente; (b) tensão e corrente de modo diferencial em um ponto de operação estático e arbitrário dentro de um período de comutação; e, (c) perfil da corrente de modo diferencial em relação a um período da tensão de entrada.

6) *Semicondutores*: devido à operação simétrica do conversor, a distribuição das perdas entre cada conjunto tipo-T é idealmente balanceada, bastando com isto que se analise um único braço para se modelar as perdas de todos. Além disto, as perdas dos semicondutores principais, bem como nos semicondutores secundários são iguais ( $P_{S1} = P_{S4}$  e  $P_{S2} = P_{S3}$ ). Portanto, deduz-se a seguir os esforços para os interruptores  $S_1$  e  $S_3$ . As perdas de condução  $P_{CD}$  são calculadas através da relação

$$P_{CD} = [I_{S,ef}]^2 \cdot R_{DS(on)}, \quad (13)$$

onde a corrente eficaz no semicondutor  $S_1$  é

$$[I_{S1,ef}]^2 = \frac{1}{2\pi} \int_0^\pi \left[ \frac{i_L(\theta)}{2} \right]^2 \cdot d(\theta) d\theta, \quad (14)$$

e para o semicondutor  $S_3$  é

$$[I_{S3,ef}]^2 = \frac{1}{\pi} \int_0^\pi \left[ \frac{i_L(\theta)}{2} \right]^2 \cdot [1 - d(\theta)] d\theta. \quad (15)$$

Em relação às perdas por comutação, o procedimento de cálculo utilizado é uma versão generalizada e adaptada das metodologias apresentadas em [25], [26]. Com o objetivo de verificar o procedimento, foi desenvolvido um modelo de simulação que é visto na Figura 5.a e utiliza os conceitos citados em [27]. O modelo considera os três capacitores não-lineares do dispositivo. A curva de capacitância em função da tensão, bem como a transcondutância  $f(v_{GS}, v_{DS})$  são obtidos das folhas de dados fornecidas pelo fabricante. O modelo de simulação fornecido pelo fabricante para alguns simuladores também pode ser utilizado para a obtenção dos parâmetros. A grande vantagem é que o modelo proposto

pode ser implementado em qualquer simulador utilizando funções ou tabelas de pontos (*lookup table*) utilizando apenas dados disponíveis do fabricante. Além disto, é possível ter acesso a todas as tensões e correntes, facilitando a estimativa das perdas no simulador. Alguns simuladores, como por exemplo o GeckoCIRCUITS [28], já possuem capacitores não lineares em suas bibliotecas. Para os demais, os modelos baseados em fontes dependentes apresentados em [29] podem ser utilizados.

Os resultados teóricos mostram uma boa predição das perdas em relação aos resultados obtidos em simulação ilustrados na Figura 5.b, para um quarto de ciclo. Durante o segundo semiciclo, o interruptor  $S_1$  permanece inativo, enquanto  $S_3$  conduz e gera apenas perdas por condução. Há uma pequena diferença entre as perdas estimadas e simuladas perto do cruzamento por zero. Isto se deve ao fato do tempo morto ser fixo e, no interruptor  $S_1$ , por exemplo, a comutação ZVS é perdida, uma vez que a energia armazenada no indutor nestes intervalos é insuficiente para descarregar  $C_{OSS}$  dentro do tempo morto estabelecido. Uma estratégia com tempo morto adaptativo poderia ser implementada. No entanto, apesar do acréscimo de perdas, esse efeito não se reflete em um impacto significativo na operação normal do conversor. Finalmente, vale destacar que as indutâncias parasitas do circuito, particularmente a indutância do *source* do interruptor tem significativa influência nas perdas por fazer parte do circuito de potência, bem como, do circuito de comando. Este efeito não foi considerado na simulação, devido à elevada frequência de comutação e, por se realizar as análises em um período completo na frequência de 60 Hz, as simulações se tornam computacionalmente pesadas, exigindo passos de cálculo extremamente pequenos e devendo resolver modelos não lineares complexos. Contudo, na prática buscou-se minimizar o efeito destes parasitas, minimizando-se o comprimento das trilhas, utilizando-se semicondutores e circuitos integrados compactos e de preferência sem terminais expostos, dispositivos com encapsulamentos como BGA, WSON, dentre outros. Quanto ao laço de potência, foram utilizadas as técnicas sugeridas em [25], tais como a sobreposição de trilhas que conduzem correntes em sentidos opostos, buscando-se assim cancelar o campo induzido, além da disposição estratégica dos componentes na placa de circuito impresso, minimizando-se a distância entre os componentes.

7) *Capacitores do Barramento CC*: Na grande maioria das aplicações o capacitor de barramento CC do retificador absorve toda a oscilação de potência, sendo dimensionado tipicamente pelo critério de *hold-up time*, o qual tem por objetivo garantir que a tensão do barramento seja mantida por um determinado intervalo de tempo, de modo que o conversor opere por alguns instantes em caso de alguma falta de energia. Isto resulta em projetos com capacitância de valor elevado. Ao contrário da abordagem usual, na presente aplicação estima-se que apenas as componentes de corrente em alta frequência oriundas da comutação são absorvidas pelo capacitor de barramento do retificador. Isto se torna possível devido à estratégia adotada no sistema proposto em que a ondulação em baixa frequência, principalmente a componente de segunda harmônica, é deslocada através do estágio CC-

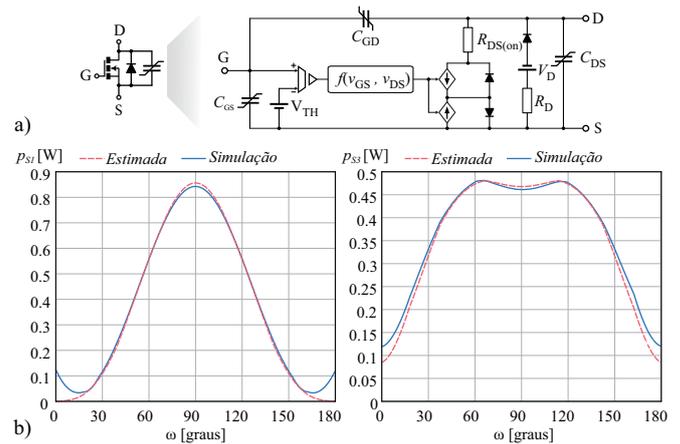


Fig. 5. Modelos utilizados para a computação de perdas nos MOSFETs: (a) símbolo e modelo dinâmico utilizado; e, (b) comparação entre os valores das perdas médias quase instantâneas estimadas e simuladas nos semicondutores  $S_1$  e  $S_3$  do conversor, considerando-se meio semiciclo da fundamental.

CC, que atua como um "transformador CC" com o secundário conectado em uma fonte de tensão que, neste caso, é o barramento do inversor trifásico que regenera a energia do sistema. Com isto as oscilações de baixa frequência se somam no sistema trifásico e não necessitam ser compensadas como em sistemas monofásicos.

Considerando-se o capacitor  $C_{b1}$  durante o semiciclo positivo, a corrente aplicada ao barramento CC,  $I_{OP}$ , é composta pela soma das correntes dos interruptores  $S_1$  e  $S_5$ , os quais operam defasados em  $180^\circ$  entre si. Portanto, quando a razão cíclica  $d(\theta)$  é maior que  $1/2$  ocorre a sobreposição na corrente resultante, a qual oscila entre dois valores  $[I_0/2, I_0]$ . A maior oscilação ocorre quando a corrente de entrada assume seu valor máximo ( $\theta = \pi/2$ ). Deste modo, o valor mínimo de capacitância neste ponto para atender uma ondulação de tensão  $\Delta V_C$  é obtido com

$$C_{b,\min} = I_p \left[ M - \frac{1}{2} \right] \cdot \left[ \frac{1-M}{\Delta V_C f_s} \right]. \quad (16)$$

A corrente eficaz no capacitor pode ser obtida pela diferença entre as componentes  $I_{OP}$  e a de saída  $I_0$  e é dada por

$$[I_{C,ef}]^2 = [I_{OP,ef}]^2 - [I_{0,ef}]^2. \quad (17)$$

A corrente  $I_{OP}$  é calculada com

$$[I_{OP,ef}]^2 = \frac{2}{\pi} \left[ \int_0^{\theta_m} [i_L]^2(d) d\theta + \int_{\theta_m}^{\pi/2} [i_L]^2 \left( \frac{3d-1}{2} \right) d\theta \right], \quad (18)$$

onde o ângulo  $\theta_m$  é definido como

$$\theta_m = \text{sen} \left( \frac{1}{2M} \right). \quad (19)$$

A corrente  $I_0$  é dada por

$$[I_{0,ef}]^2 = \frac{1}{\pi} \int_0^{\pi} [i_L]^2 M^2 [\text{sen}(\theta)]^4 d\theta. \quad (20)$$

### III. MODELAGEM E CONTROLE

1) *Controle de Corrente no Indutor  $L_b$* : tratando-se do controle da corrente de entrada em retificadores, a técnica que utiliza valores médios de corrente [30] a partir de uma referência é a mais difundida e ilustrada na Figura 6.a. Sua implementação neste trabalho é mostrada na Figura 6.b. Em retificadores, a tensão  $v_{AC}$  além de ser utilizada para gerar a referência  $i_{REF}$  aparece como uma perturbação na malha de corrente. A maior parte da ação de controle gerada pelo compensador  $G_{CI}$  destina-se a anular o efeito desta perturbação [31]. Esta perturbação tipicamente tem influência na impedância de entrada do conversor na região próxima da frequência de cruzamento do sistema [32]. A pré-alimentação da tensão de entrada  $v_{FF1}$  [14], [33] tem por objetivo adicionar uma ação de controle aproximadamente senoidal que cancele a perturbação, aliviando o esforço do controlador  $G_{CI}$ . Assim, este passa idealmente a gerar apenas uma ação de controle cossenoidal que, por composição, resulta na tensão aplicada em  $L_b$  [31]. Uma segunda pré-alimentação  $v_{FF2}$ , proposta em [33], é utilizada justamente para gerar essa componente cossenoidal, fazendo com que o compensador efetivamente opere com erro nulo em regime estacionário, uma vez que os compensadores convencionais são tipicamente incapazes de anular o erro de sinais periódicos. Porém, em [33] é utilizada a derivada de  $i_{REF}$  e uma implementação analógica. Para evitar o cálculo de derivada na implementação do controle discreto, optou-se por mensurar a corrente de  $C_f$ , conforme ilustrado na Figura 6.a, obtendo-se o mesmo efeito. Com esta estratégia, a característica resistiva apresentada pela impedância de entrada é maximizada, particularmente na região mais próxima da frequência de cruzamento do sistema, minimizando-se os efeitos discutidos em [32] e tornando o controle robusto, conforme [34]. Um compensador  $G_{CI}$  proporcional integral (PI) [32], [33] é tipicamente utilizado, cuja função de transferência é dada por:

$$G_{CI} = k_{CI} \frac{1 + s/\omega_z}{s}, \quad (21)$$

onde  $k_{CI}$  é o ganho e  $\omega_z$  o zero do compensador. Como o objetivo é fazer com que  $i_{IN}$  seja proporcional à  $v_{AC}$ , incluindo todo o conteúdo harmônico, utiliza-se a tensão como referência para a corrente. Assim, iguala-se o comportamento de um resistor passivo e dispensa-se o uso de um PLL, por exemplo.

Outras estratégias de controle existentes, particularmente aquelas que utilizam a realimentação direta da corrente tornam-se mais vantajosas pelo fato de dispensar o uso da tensão para gerar a referência da malha de corrente e utilizam apenas um ganho proporcional como controlador, já que no emulador proposto a tensão na porta CA será uma consequência da corrente transmitida e o tempo de cálculo das rotinas de controle é reduzido. Entre as principais técnicas a partir de realimentação direta destaca-se o *One Cycle Control - OCC* [35] e o autocontrole [31]. O autocontrole tem como uma de suas vantagens a implementação simplificada, que utiliza uma modulação PWM convencional e dispensa o uso de integradores para gerar as portadoras, como no caso do OCC. A técnica de autocontrole é implementada aqui como ilustrada

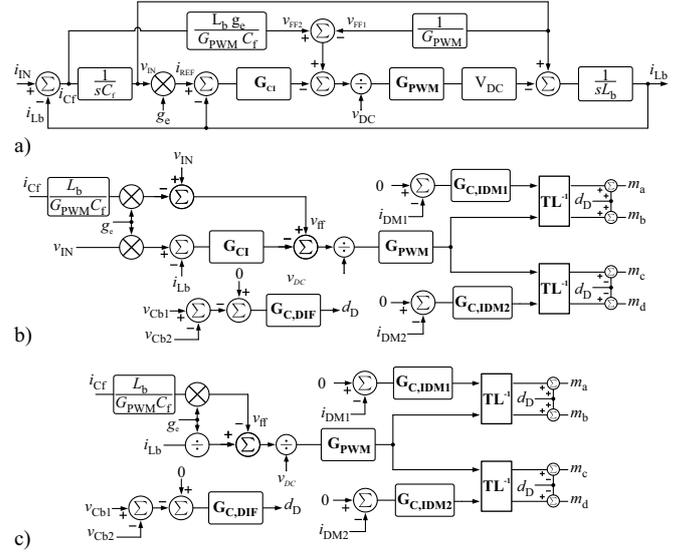


Fig. 6. Diagrama de blocos de estratégias de controle: (a) estratégia de controle principal; (b) implementação da estratégia tradicional por valores médios, incluindo as malhas de desbalance dos capacitores de barramento e das correntes de modo diferencial de cada TMIF; e, (c) implementação da estratégia de autocontrole.

na Figura 6.c.

A amostragem da corrente no indutor é realizada nos picos e vales das portadoras. Como o modulador possui quatro portadoras (cf. Figura 2.c), a atualização pode ser feita em um quarto do período de comutação, desde que o processador consiga amostrar e realizar os cálculos das malhas de controle neste intervalo de tempo. Desta forma, é possível obter maior largura de banda em malha fechada, uma vez que o atraso de transporte existente na implementação digital [36] é reduzido. A aquisição da corrente é feita utilizando-se um sensor Sensitec da série CMS3000 que tem ampla largura de banda ( $\approx 2$  MHz) sem adição de fase na corrente medida.

2) *Controle de Corrente no TMIF*: as componentes de corrente nos TMIFs podem ser decompostas em modos comum  $i_{CM}$  e diferencial  $i_{DM}$  utilizando-se, por exemplo, a transformada de Lunze como em [12], [37], a qual é definida como

$$\begin{bmatrix} i_{DM} \\ i_{CM} \end{bmatrix} = \frac{1}{2} \begin{bmatrix} 1 & -1 \\ 1 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_1 \\ i_2 \end{bmatrix}, \quad (22)$$

com inversa sendo igual à

$$\begin{bmatrix} i_1 \\ i_2 \end{bmatrix} = \begin{bmatrix} 1 & 1 \\ -1 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_{DM} \\ i_{CM} \end{bmatrix}. \quad (23)$$

Conforme discutido anteriormente, o objetivo é manter o valor médio, dentro de um período de comutação, da corrente  $i_{DM}$  nulo, evitando-se uma eventual saturação do TMIF e balanceando-se os esforços de corrente. Para isso, atua-se na razão cíclica, gerando uma assimetria das razões cíclicas para os braços conectados a um mesmo TMIF e, por consequência, na tensão  $v_{DM}$ . As funções de transferência da corrente de modo diferencial, desconsiderando-se a resistência dos

enrolamentos, são dadas por [37]:

$$\frac{i_{DM}}{v_{DM}} = \frac{1}{4sL}. \quad (24)$$

onde  $L$  é a indutância própria do TMIF. Os controladores utilizados são proporcionais e implementados através dos blocos  $G_{C,DM1}$  e  $G_{C,DM2}$  conforme ilustrado na Figura 6.b.

Na prática, o valor da corrente de modo diferencial é significativamente inferior ao de  $i_{CM}$ . Portanto, faz-se conveniente utilizar um sensor que possibilite mensurar diretamente a corrente diferencial ao invés de medir cada corrente de forma independente. Isto pode ser realizado por um circuito que implemente (22), minimizando-se a quantidade de sensores e eventuais erros de medição. No protótipo, utilizou-se um sensor que mede corrente de forma indireta via transdução de campo magnético em trilha próxima, o qual é implementado em um circuito integrado monolítico (modelo MLX91208 da Melexis). Este sensor foi diretamente montado sobre duas trilhas por onde circulam  $i_1$  e  $i_2$  em sentidos opostos. Assim, mede-se o campo resultante da interação das duas correntes de cada enrolamento do TMIF e obtém-se maior resolução com custo relativamente baixo.

3) *Controle de Tensão Diferencial*: na porta CC, o único controle relacionado com o retificador é o de equilíbrio das tensões nos capacitores. Considera-se que os dois capacitores do barramento CC tem o mesmo valor de capacitância, tal que  $C_{b1} = C_{b2} = C_b$ , e que a soma das suas respectivas tensões é igual à tensão total do barramento ( $v_{Cb1} + v_{Cb2} = V_{DC}$ ) que, para efeitos desta modelagem, pode ser considerada constante. Assim, o módulo da derivada de ambas as tensões será o mesmo. A malha de controle deve impor um valor médio de corrente no ponto central do barramento  $i_0$ , com o objetivo de equilibrar a tensão nos capacitores. A implementação consiste em adicionar um nível CC diretamente ao sinal de modulação em caso de desequilíbrio, como ilustra a Figura 6.b e Figura 6.c. A função de transferência que relaciona a tensão e a corrente da malha diferencial do barramento é dada por

$$\frac{v_{DIF}}{i_0} = \frac{1}{sC_b}. \quad (25)$$

O controlador tipicamente utilizado é do tipo PI tradicional [36], [38], o qual é implementado através do bloco  $C_{C,DIF}$  conforme a Figura 6.b e Figura 6.c.

#### IV. RESULTADOS EXPERIMENTAIS

Com o objetivo de verificar a operação do conversor proposto, um protótipo com potência nominal de 400 W foi construído, o qual é visto na Figura 7, enquanto suas principais especificações estão descritas na Tabela III. A frequência de comutação foi adotada levando-se em conta que o controle efetivo da corrente no indutor é feito com frequência de amostragem de 1 MHz, dada a operação intercalada dos braços do conversor.

A Figura 8.a apresenta as tensões  $v_{ac}$ ,  $v_{ab}$  e a corrente  $i_{ac}$  sintetizadas pelo conversor. O índice de modulação utilizado é próximo à unidade, observando-se todos os níveis de tensão que a estrutura pode sintetizar e apresentando também aspecto

**TABELA III**  
**Principais Parâmetros de Projeto**

Potência nominal – $P_o$	400 W
Frequência de comutação – $f_s$	250 kHz
Corrente eficaz na porta CA – $I_{ac}$	28.8 A
Tensão nominal do barramento CC – $V_{DC}$	24 V
Dispositivos semicondutores GaN – ( $S_1 \dots S_{16}$ )	EPC2024
Indutor $L_b$	260 nH
Capacitor $C_f$	2 uF
Ondulação de tensão na porta CA – $\Delta V$	$\leq 1\%$
Ondulação de corrente – $\Delta i$	$\leq 10\%$

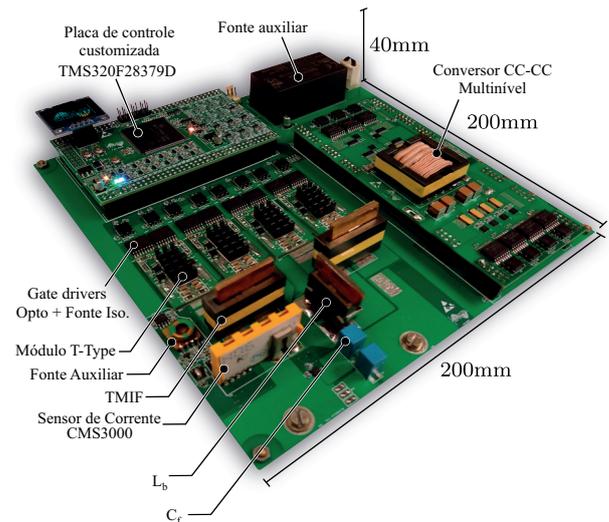


Fig. 7. Foto do protótipo construído. O estágio retificador é integrado com um estágio CC-CC multinível que também fará parte do emulador de cabos de potência. Para controlar ambos os conversores foi desenvolvida uma placa de controle customizada baseada no processador TMS320F28379D.

semelhante às formas de ondas teóricas apresentadas na Figura 2.d.

A Figura 8.b apresenta a corrente de modo diferencial  $i_{DM}$  no transformador de interfase em relação à tensão  $v_{ac}$ , a qual apresenta-se semelhante às formas de onda teóricas apresentadas na Figura 4.c. A principal diferença é relacionada com alguns picos de correntes momentâneos que ocorrem por causa das capacitâncias parasitas do enrolamento do transformador de interfase, como reportado também em [17], particularmente durante os instantes de tempo onde as comutações são realizadas.

Para verificar o comportamento dinâmico do conversor foram usados dois módulos iguais. O primeiro deles atua gerando uma forma de onda triangular de tensão com a componente fundamental em 400 Hz. Esta forma de onda sabidamente possui um amplo conteúdo harmônico e descontinuidades de derivada nos picos, sendo adequada para o levantamento do comportamento dinâmico. O outro conversor opera como resistor ativo utilizando as estratégias propostas neste trabalho. As formas de onda na porta CA, bem como, as tensões do barramento CC para o conversor que opera como carga ativa são ilustradas na Figura 9. Assim, mostra-se que o conversor pode atuar como gerador e que, quando operado como carga ativa, reproduz com fidelidade formas de onda com amplo conteúdo harmônico, podendo

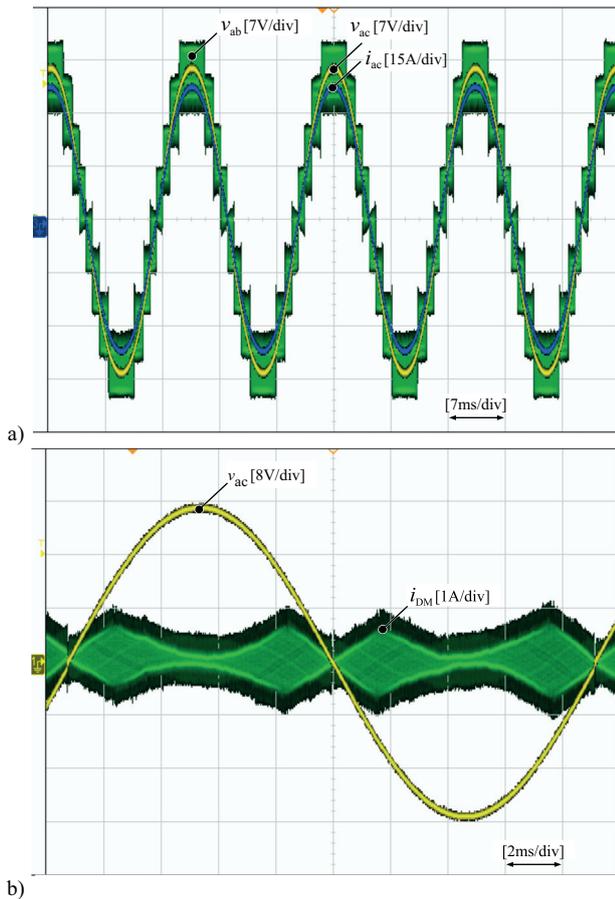


Fig. 8. Formas de onda: (a) tensões  $v_{ac}$ ,  $v_{ab}$  e corrente  $i_{ac}$  sintetizadas na porta CA; e, (b) corrente de modo diferencial  $i_{DM}$  no transformador de interfase em relação à tensão  $v_{ac}$ .

ser utilizado não somente no emulador de cabos proposto mas também em aplicações como aeronaves por exemplo, que trabalham em redes com frequências na faixa de 400 - 800 Hz [14]. Além disso, verifica-se que as tensões de barramento mantêm-se equilibradas em torno do mesmo valor médio.

A Figura 10.a apresenta a distribuição das perdas entre os elementos do conversor em carga nominal. A maior porção das perdas (39%) é relacionada aos interruptores, seguida das perdas nos dois TMIFs que, somadas, geram um total de 28%, devido às perdas no núcleo relacionadas com a corrente de modo diferencial, bem como com as perdas no cobre. As perdas no indutor representam 12%, devendo-se isto ao baixo valor de indutância necessária, que resulta em um número reduzido de espiras e contribui para minimização das perdas no cobre decorrentes do efeito de proximidade e do comprimento do condutor que aumentaria a resistência. Na Figura 10.b é apresentada a curva experimental de rendimento do conversor, atingindo 98,5% em aproximadamente um quarto de carga e 97,1% em plena carga, sendo uma eficiência considerável para um conversor compacto que comuta em elevada frequência e ainda opera com elevada corrente na porta CA, a qual impacta principalmente na parcela de perdas ôhmicas [13], como é o caso das perdas por condução, no cobre da placa de circuito impresso e nas conexões, por exemplo.

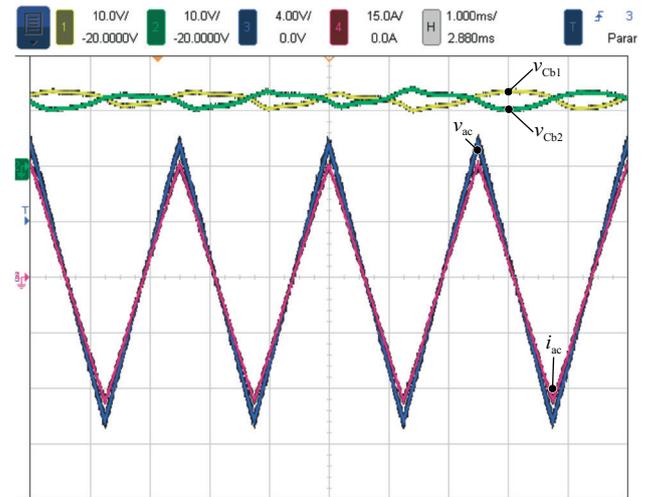


Fig. 9. Verificação da resposta dinâmica do conversor. A corrente  $i_{ac}$  tem o mesmo aspecto da tensão  $v_{ac}$  triangular com componente fundamental em 400 Hz. Observa-se o mesmo valor médio nas tensões de barramento,  $v_{Cb1}$  e  $v_{Cb2}$ .

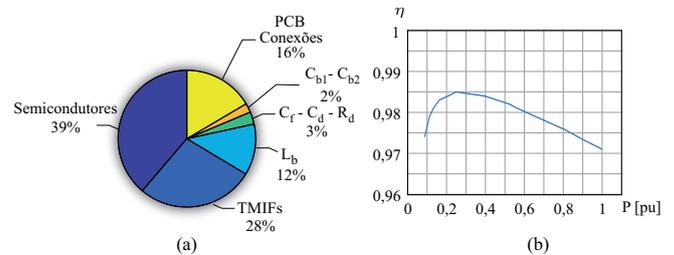


Fig. 10. (a) Distribuição das perdas nos elementos do conversor em plena carga. (b) Curva de rendimento experimental em função da potência processada. O conversor apresenta rendimento de 98,5% em um quarto da carga e 97,1% em carga nominal.

## V. CONCLUSÕES

Este trabalho apresentou o estudo de um conversor multinível bidirecional destinado a emulação de resistências livres de perdas em baixa tensão, o qual será aplicado em um futuro emulador de cabos de potência, cujas especificações fazem com que o conversor apresente características de projeto distintas em relação a retificadores convencionais dimensionados de acordo com especificações de redes elétricas.

São apresentados os detalhes de projeto, métodos de cálculo de perdas e dimensionamento dos principais elementos, incluindo também um modelo de simulação para os semicondutores que possibilita melhor avaliar as perdas em tais dispositivos, bem como a comprovação da metodologia analítica utilizada. Os resultados experimentais obtidos validam as formas de ondas teóricas e o rendimento obtido leva à conclusão que a estrutura apresenta baixas perdas comutando em 250 kHz e atingindo 97,1% de rendimento em potência nominal.

## AGRADECIMENTOS

Os autores agradecem à Sensitec pelo suporte com sensores de corrente e ao CNPq (Processo nº 141548/2015-0) pelo suporte financeiro.

## REFERÊNCIAS

- [1] T. Worzyk, *Submarine Power Cables*, 1 ed., Springer-Verlag Berlin Heidelberg, Berlin, 2009.
- [2] B. Monsen, K. S. Rongve, T. Læg Reid, C. Gutscher, “Asgard Subsea Gas Compression - Technology Qualification Testing With High-Speed VSD and Very Long Step-Out Cable”, *IEEE Transactions on Industry Applications*, vol. 50, no. 2, p. 1552–1561, March 2014, doi:10.1109/TIA.2013.2293912.
- [3] R. O. Raad, T. Henriksen, H. B. Raphael, A. Hadler-Jacobsen, “Converter-fed subsea motor drives”, *IEEE Transactions on Industry Applications*, vol. 32, no. 5, p. 1069–1079, Sep. 1996, doi:10.1109/28.536868.
- [4] G. Scheuer, B. Monsen, K. Rongve, T. Ronhovd, T. Moen, E. Virtanen, S. Ashmore, “Subsea compact gas compression with high-speed VSDs and very long step-out cables”, in *2009 Conference Record PCIC Europe*, p. 163–173, May 2009.
- [5] B. Liu, S. Zheng, Y. Ma, F. Wang, L. M. Tolbert, “Control and implementation of converter based ac transmission line emulation”, in *2015 IEEE Applied Power Electronics Conference and Exposition (APEC)*, p. 1807–1814, March 2015, doi: 10.1109/APEC.2015.7104592.
- [6] S. Zhang, B. Liu, S. Zheng, Y. Ma, F. Wang, L. M. Tolbert, “Development of a Converter-Based Transmission Line Emulator with Three-Phase Short-Circuit Fault Emulation Capability”, *IEEE Transactions on Power Electronics*, p. 1–1, 2018, doi: 10.1109/TPEL.2018.2805835.
- [7] F. J. Viglus, M. Lobo Heldwein, “Hybrid Subsea Power Cable Emulator”, in *2019 IEEE Applied Power Electronics Conference and Exposition (APEC)*, p. 3373–3379, March 2019, doi: 10.1109/APEC.2019.8722212.
- [8] J. P. M. Figueiredo, F. L. Tofoli, B. L. A. Silva, “A review of single-phase PFC topologies based on the boost converter”, in *2010 9th IEEE/IAS International Conference on Industry Applications - INDUSCON 2010*, p. 1–6, Nov 2010, doi: 10.1109/INDUSCON.2010.5740015.
- [9] A. D. B. Lange, T. B. Soeiro, M. S. Ortmann, M. L. Heldwein, “Three-Level Single-Phase Bridgeless PFC Rectifiers”, *IEEE Transactions on Power Electronics*, vol. 30, no. 6, p. 2935–2949, June 2015, doi: 10.1109/TPEL.2014.2322314.
- [10] F. J. M. de Seixas, J. P. R. Balestero, C. M. de Seixas, F. L. Tofoli, G. V. Torrico-Bascopé, “Bridgeless boost PFC converter using the three-state switching cell”, *Eletrônica de Potência*, vol. 17, no. 2, p. 513–520, may 2012, doi:10.18618/rep.2012.2.513520.
- [11] F. Musavi, W. Eberle, W. G. Dunford, “A High-Performance Single-Phase Bridgeless Interleaved PFC Converter for Plug-in Hybrid Electric Vehicle Battery Chargers”, *IEEE Transactions on Industry Applications*, vol. 47, no. 4, p. 1833–1843, July 2011, doi:10.1109/TIA.2011.2156753.
- [12] M. S. Ortmann, S. A. Mussa, M. L. Heldwein, “Generalized Analysis of a Multistate Switching Cells-Based Single-Phase Multilevel PFC Rectifier”, *IEEE Transactions on Power Electronics*, vol. 27, no. 1, p. 46–56, Jan 2012, doi:10.1109/TPEL.2011.2157527.
- [13] J. W. Kolar, F. Krismer, Y. Lobsiger, J. Muhlethaler, T. Nussbaumer, J. Minibock, “Extreme efficiency power electronics”, in *2012 7th International Conference on Integrated Power Electronics Systems (CIPS)*, p. 1–22, March 2012.
- [14] J. Sun, “Analysis and design of single-phase PFC converters for airborne systems”, in *Industrial Electronics Society IECON, 2003*, p. 1101–1109, Nov 2003, doi:10.1109/IECON.2003.1280199.
- [15] M. S. Ortmann, S. A. Mussa, M. L. Heldwein, “Concepts for high efficiency single-phase three-level PWM rectifiers”, in *2009 IEEE Energy Conversion Congress and Exposition*, p. 3768–3775, Sept 2009, doi:10.1109/ECCE.2009.5316310.
- [16] B. Cougo, T. Friedli, D. O. Boillat, J. W. Kolar, “Comparative Evaluation of Individual and Coupled Inductor Arrangements for Input Filters of PV Inverter Systems”, in *2012 7th International Conference on Integrated Power Electronics Systems (CIPS)*, p. 1–8, March 2012.
- [17] D. O. Boillat, J. W. Kolar, “Modeling and experimental analysis of a Coupling Inductor employed in a high performance AC power source”, in *Renewable Energy Research and Applications (ICRERA), 2012 International Conference on*, p. 1–18, Nov 2012, doi: 10.1109/ICRERA.2012.6477401.
- [18] M. Schweizer, J. W. Kolar, “Design and Implementation of a Highly Efficient Three-Level T-Type Converter for Low-Voltage Applications”, *IEEE Transactions on Power Electronics*, vol. 28, no. 2, p. 899–907, Feb 2013, doi: 10.1109/TPEL.2012.2203151.
- [19] In Gyu Park, Seon Ik Kim, “Modeling and analysis of multi-interphase transformers for connecting power converters in parallel”, in *PESC97. Record 28th Annual IEEE Power Electronics Specialists Conference.*, vol. 2, p. 1164–1170 vol.2, June 1997, doi:10.1109/PESC.1997.616895.
- [20] K. Venkatachalam, C. R. Sullivan, T. Abdallah, H. Tacca, “Accurate prediction of ferrite core loss with nonsinusoidal waveforms using only Steinmetz parameters”, in *2002 IEEE Workshop on Computers in Power Electronics, 2002. Proceedings.*, p. 36–41, June 2002, doi:10.1109/CIPE.2002.1196712.
- [21] J. Muhlethaler, J. Biela, J. W. Kolar, A. Ecklebe, “Improved Core-Loss Calculation for Magnetic Components Employed in Power Electronic Systems”, *IEEE Transactions on Power Electronics*, vol. 27, no. 2, p. 964–973, Feb 2012, doi: 10.1109/TPEL.2011.2162252.
- [22] M. J. Jacoboski, A. de Bastiani Lange, M. L. Heldwein, “Closed-Form Solution for Core Loss Calculation in Single-Phase Bridgeless PFC Rectifiers Based on the iGSE Method”, *IEEE Transactions on Power*

- Electronics*, vol. 33, no. 6, p. 4599–4604, June 2018, doi:10.1109/TPEL.2017.2775106.
- [23] A. De Bastiani Lange, M. L. Heldwein, “Optimal inductor design for single-phase three-level bridgeless PFC rectifiers”, in *2017 Brazilian Power Electronics Conference (COBEP)*, p. 1–6, Nov 2017, doi: 10.1109/COBEP.2017.8257389.
- [24] R. W. Erickson, “Optimal single resistors damping of input filters”, in *APEC '99. Fourteenth Annual Applied Power Electronics Conference and Exposition. 1999 Conference Proceedings (Cat. No.99CH36285)*, vol. 2, p. 1073–1079 vol.2, March 1999, doi: 10.1109/APEC.1999.750502.
- [25] A. Lidow, J. Strydom, M. de Rooij, D. Reusch, J. Glaser, *GaN Transistors for Efficient Power Conversion*, vol. 3, Wiley, 2019.
- [26] D. Christen, J. Biela, “Analytical Switching Loss Modeling Based on Datasheet Parameters for mosfets in a Half-Bridge”, *IEEE Transactions on Power Electronics*, vol. 34, no. 4, p. 3700–3710, April 2019, doi:10.1109/TPEL.2018.2851068.
- [27] J. Brandelero, B. Cougo, T. Meynard, N. Videau, O. Goulard, X. Bonnin, H. Schneider, “Evaluation des pertes par commutation pour la conception des convertisseurs et applications des composants grand gap”, in *Symposium de Génie Électrique 2014*, Cachan, France, Jul. 2014.
- [28] A. Müsing, J. W. Kolar, “Successful online education - GeckoCIRCUITS as open-source simulation platform”, in *2014 International Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE ASIA)*, p. 821–828, May 2014, doi: 10.1109/IPEC.2014.6869683.
- [29] I. Zeltser, S. Ben-Yaakov, “On SPICE Simulation of Voltage-Dependent Capacitors”, *IEEE Transactions on Power Electronics*, vol. 33, no. 5, p. 3703–3710, May 2018, doi:10.1109/TPEL.2017.2766025.
- [30] R. Erickson, D. Maksimovic, *Fundamentals of Power Electronics*, Springer US, 2001.
- [31] D. Borgonovo, J. P. Remor, A. J. Perin, I. Barbi, “A Self-Controlled Power Factor Correction Single-Phase Boost Pre-Regulator”, in *2005 IEEE 36th Power Electronics Specialists Conference*, p. 2351–2357, June 2005, doi:10.1109/PESC.2005.1581961.
- [32] J. Sun, “Input impedance analysis of single-phase PFC converters”, *IEEE Transactions on Power Electronics*, vol. 20, no. 2, p. 308–314, March 2005, doi: 10.1109/TPEL.2004.843011.
- [33] M. Chen, J. Sun, “Feedforward current control of boost single-phase PFC converters”, *IEEE Transactions on Power Electronics*, vol. 21, no. 2, p. 338–345, March 2006, doi:10.1109/TPEL.2005.869746.
- [34] G. Chu, C. K. Tse, S. C. Wong, S. C. Tan, “A Unified Approach for the Derivation of Robust Control for Boost PFC Converters”, *IEEE Transactions on Power Electronics*, vol. 24, no. 11, p. 2531–2544, Nov 2009, doi:10.1109/TPEL.2009.2020986.
- [35] S. Sreeraj, P. E. K., K. Chatterjee, S. Bandyopadhyay, “An Active Harmonic Filter Based on One-Cycle Control”, *IEEE Transactions on Industrial Electronics*, vol. 61, no. 8, p. 3799–3809, Aug 2014, doi: 10.1109/TIE.2013.2286558.
- [36] S. Buso, P. Mattavelli, *Digital Control in Power Electronics*, Morgan and Claypool Publishers, 2006.
- [37] F. J. B. Brito, M. L. Heldwein, R. P. T. Bascope, “Active current balancing technique employing the Lunze’s transformation for converters based on multistate switching cells”, in *2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*, p. 1–6, Nov 2015, doi: 10.1109/COBEP.2015.7420159.
- [38] L. M. Nodari, M. Mezarobal, L. Michels, C. Rech, “A new digital control system for a single-phase half-bridge rectifier with fast dynamic response”, in *2010 IEEE Energy Conversion Congress and Exposition*, p. 1204–1211, Sep. 2010, doi: 10.1109/ECCE.2010.5617832.

#### DADOS BIOGRÁFICOS

**Francisco José Viglus**, nascido em Ponta Grossa - PR, em 13 de setembro de 1987. Possui formação em Tecnologia em Automação Industrial (2011), Engenharia Eletrônica (2014) e Mestrado em Engenharia Elétrica (2015) pela Universidade Tecnológica Federal do Paraná (UTFPR). Atualmente é aluno de doutorado do programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Santa Catarina (UFSC) atuando no Instituto de Eletrônica de Potência (INEP).

**Marcelo Lobo Heldwein**, possui graduação (1997) e mestrado (1999) em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC) e doutorado (2007) pelo Swiss Federal Institute of Technology (ETH Zurich). Atualmente é professor associado do Departamento de Engenharia Elétrica e Eletrônica da UFSC. De 1999 a 2001 atuou como assistente de pesquisa no Instituto de Eletrônica de Potência (INEP), Florianópolis. De 2001 a 2003 foi engenheiro de P&D da Informat, trabalhando no projeto de fontes junto à Emerson Network Power. De 2003 a 2008 trabalhou no ETH Zurich na área de Eletrônica de Potência. Tem experiência na área de Eletrônica Industrial, atuando principalmente nos seguintes temas: fontes de alimentação, EMC, conversores PWM trifásicos, conversores multiníveis, correção do fator de potência, modelagem e controle de conversores estáticos e sistemas de conversores estáticos distribuídos. É Senior Member do Institute of Electrical and Electronics Engineers (IEEE) e membro da Associação Brasileira de Eletrônica de Potência (SOBRAEP).