

RETIFICADOR HÍBRIDO TRIFÁSICO DE ALTA POTÊNCIA COM REDUZIDA THD_1 UTILIZANDO CONVERSOR BOOST PARA PROMOVER SUPORTABILIDADE A AFUNDAMENTOS DE TENSÃO

Admarço V. Costa, Danillo B. Rodrigues, Gustavo B. Lima, Luiz C. de Freitas,
Ernane A. A. Coelho, Valdeir J. Farias e Luiz C. G. Freitas
Núcleo de Pesquisa em Eletrônica de Potência (NUPEP)
Universidade Federal de Uberlândia (UFU) - Faculdade de Engenharia Elétrica (FEELT)
Uberlândia, Minas Gerais, Brasil 38400-902
e-mails: admarco.vieira@hotmail.com, lcfreitas@yahoo.com.br

Resumo - Os afundamentos temporários de tensão são as principais causas de paradas intempestivas em sistemas automatizados que utilizam dispositivos de acionamentos de velocidade variável (AVVs) acarretando significativos prejuízos. Neste contexto, o presente trabalho apresenta uma análise de um novo retificador híbrido trifásico capaz de obter alto fator de potência de entrada e, ao mesmo tempo, promover aos AVVs alta suportabilidade aos afundamentos de tensão. A fim de comprovar a eficácia da solução proposta, são apresentados resultados experimentais obtidos para três diferentes casos de afundamento de tensão, em particular os dos tipos A, B e E, avaliando o desempenho do conversor proposto quando da ocorrência destes distúrbios. Em todos os casos analisados, verificou-se que a solução proposta é eficaz e bastante atrativa para aplicações de elevada potência.

Palavras-Chave – Afundamentos de Tensão, Correção do Fator de Potência, Harmônicos. Retificadores Multipulsos,

HYBRID HIGH-POWER RECTIFIER WITH REDUCED THD_1 USING BOOST CONVERTER TO PROVIDE VOLTAGE SAG RIDE-THROUGH CAPABILITY

Abstract – Temporary voltage sags are the main cause of untimely stops of automated systems that use adjustable speed drives (ASDs) leading to substantial financial losses. In this context, this paper presents an analysis of a new hybrid three-phase rectifier which was designed to correct the power factor and to promote voltage sag ride-through capability to ASDs. In order to prove the effectiveness of the proposed solution, this paper shows experimental results for three case studies, evaluating the performance of the proposed hybrid rectifier under voltage sags types A, B, and E. In all analyzed cases, it was proved that the proposed solution is effective and very attractive for high power applications.

Keywords - Harmonics, Multipulse Rectifier, Power Factor Correction, Voltage Sag.

I. INTRODUÇÃO

Devido à crescente demanda de produção, equipamentos tais como os controladores lógicos programáveis (CLP) e inversores de frequência têm sido amplamente utilizados em processos industriais. Particularmente, os inversores de frequência ou simplesmente Dispositivos de Acionamento de Velocidade Variável (AVVs) mostram-se bastante sensíveis a distúrbios na rede de alimentação em CA, tais como, afundamentos de tensão, levando-os à condição inadequada de operação e a subsequentes interrupções pela atuação dos sistemas de proteção, causando paradas dos processos de produção e, consequentemente, perdas financeiras. Vale salientar que a grande maioria das interrupções em AVVs estão associadas aos afundamentos de tensão, cujas magnitudes são em torno de 51% a 65% [1] da tensão nominal durante, aproximadamente, 3 a 30 ciclos [2].

Dentre os distúrbios relacionados com perda da qualidade da tensão de um sistema elétrico de potência, o mais frequente é o afundamento de tensão, representando cerca de 92% dos distúrbios relatados pelo EPRI (Electric Power Research Institute) [2]. A norma do IEEE (Institute of Electrical and Electronics Engineering) 1159-1995 define afundamentos de tensão como “*um decréscimo de 0,9 a 0,1 pu na tensão eficaz nominal durante meio ciclo a 1 minuto*” [3]. Afundamentos de tensão com um decréscimo abaixo de 0,9 pu são considerados como interrupção. A natureza da magnitude e duração são as principais características destes distúrbios e representam parâmetros fundamentais a serem considerados neste trabalho.

Conforme evidenciado na literatura técnica encontrada, os afundamentos de tensão são causados por vários fatores, sendo que o principal é a ocorrência de curtos-circuitos em qualquer parte da rede de energia elétrica que causam uma elevação brusca na corrente e, por consequência, variações nos valores eficazes das tensões de alimentação. Além dos curtos-circuitos, as sobrecargas de correntes originadas de partidas de grandes motores e fenômenos naturais também ocasionam afundamentos de tensão [2], [4]-[8].

Uma vez reconhecida a relevância do distúrbio em pauta e seu efeito impactante em processos industriais automatizados, fica evidenciada a importância dos diversos trabalhos de pesquisa que têm sido realizados objetivando avaliar o comportamento dos AVVs quando submetidos a

¹Artigo submetido em 20/03/2012. Primeira revisão em 09/05/2012, segunda revisão em 28/06/2012. Aceito para publicação em 30/06/2012 por recomendação do editor Henrique A.C. Braga.

afundamentos de tensão, onde diferentes alternativas foram propostas como maneira de aumentar a tolerância dos AVV's durante a ocorrência destes distúrbios [3], [9]-[15].

No que tange ao desenvolvimento e aplicação de conversores estáticos que têm por objetivo aumentar a suportabilidade dos AVVs aos afundamentos de tensão, destaca-se como principal técnica reportada na literatura a utilização de um conversor Boost conectado em paralelo com barramento CC disponibilizado pelo estágio retificador intrínseco aos AVVs. Essa estratégia é bastante utilizada por fornecer boa suportabilidade para afundamentos de até 50%, sendo sua aplicação limitada para baixos níveis de potência (abaixo de 1 kW). Entretanto, essa tecnologia não promove a correção do fator de potência durante condições normais de alimentação [3], [12]-[15] e leva o sistema a conviver com os inerentes problemas associados com a circulação de correntes elétricas com elevado conteúdo harmônico. Por outro lado, retificadores PWM bidirecionais convencionais, como mencionado em [12], *podem fornecer suportabilidade a afundamentos de até 10% com carga nominal. Através do aumento da potência nominal do retificador PWM por um fator de 1,5, a suportabilidade pode ser estendida para afundamentos de até 40% em carga nominal.* Entretanto, é importante enfatizar que, mesmo com elevado fator de potência (FP), reduzida distorção harmônica total de corrente (DHT₁) e capacidade de regeneração de energia, os elevados custos envolvidos fazem com que o emprego destes conversores seja proibitivo para a maioria das aplicações [3], [12], [13]. Com o intuito de compensar os elevados custos através do aumento de rendimento, em [16], onde conceito semelhante ao do retificador híbrido [17]-[19] em foco neste trabalho é aplicado, uma topologia alternativa de retificador PWM bidirecional é apresentada. No que se refere aos retificadores PWM unidirecionais, como por exemplo, os apresentados em [20] e [21], apesar do reduzido número de interruptores, estes apresentam como principais desvantagens a reduzida capacidade de promover suportabilidade a afundamentos de tensão e o baixo rendimento alcançado, ambos em condição nominal de carga, principalmente em aplicações de alta potência (acima de 1 kW).

Neste contexto, em [22] é proposta uma solução alternativa para promover maior suportabilidade a afundamentos de tensão dos AVVs e, adicionalmente, sob condições normais de suprimento, mitigar o conteúdo harmônico das correntes de entrada impondo correntes senoidais na rede CA de alimentação. A topologia proposta é baseada no retificador híbrido originalmente apresentado em [17], [19], [23], o qual é composto por um retificador trifásico de seis pulsos não controlado associado a conversores SEPIC monofásicos conectados em paralelo. Entretanto, diante da ocorrência de afundamentos de tensão, os conversores SEPIC devem processar toda a potência a ser entregue à carga, mantendo a tensão do barramento CC em um valor desejado. Desta forma, a tensão no barramento CC se eleva acarretando a retirada de operação do retificador não controlado, mediante o bloqueio dos diodos da ponte retificadora. Conclui-se, portanto, que os conversores chaveados deverão ser projetados para processar toda a potência entregue à carga, fazendo com que os custos com a implementação de tal estrutura se equipare com aqueles

alcançados em retificadores PWM a três interruptores, conforme observado em [20], [21] e a vantagem adicional seria o substancial aumento de rendimento em condições normais de operação, como evidenciado na seção IV deste artigo.

Diante dessa perspectiva, o presente artigo se propõe a avançar no sentido de aprimorar as referidas estruturas retificadoras híbridas [17], [22], apresentando, no presente trabalho, uma variação topológica obtida através da inserção de um interruptor e um diodo entre a ponte retificadora do retificador não controlado e o capacitor do barramento CC, conforme ilustra a Figura 1. Destaca-se que o interruptor principal é ativado somente quando da ocorrência do distúrbio, fazendo com que o retificador não controlado funcione, nesta condição de tensão de suprimento, como um conversor Boost devido à ação da estratégia de controle desenvolvida. Portanto, comparado aos trabalhos apresentados em [3], [12]-[15], ressalta-se o fato de que estes semicondutores adicionais devem ser dimensionados para 60% da potência total de saída, pois os conversores SEPIC conectados em paralelo permanecem ativados mesmo durante o distúrbio, operando com magnitude e forma das correntes de entrada totalmente controladas. Esta característica operacional evita o superdimensionamento dos conversores SEPIC [22] e limita sua contribuição de potência no valor desejado mesmo em condições não ideais de suprimento. Como vantagem destaca-se que a nova estrutura topológica de retificador híbrido trifásico em pauta se caracteriza por proporcionar alto rendimento, elevado fator de potência e elevada suportabilidade a afundamentos de tensão utilizando apenas quatro interruptores. Os primeiros estudos referentes a essa nova estrutura foram reportados em [24]. Neste trabalho, além da análise experimental em condições de distúrbio na rede CA de alimentação, é apresentada a nova técnica de controle que tornou possível manter a contribuição de potência de cada grupo retificador conforme desejado, ou seja, aproximadamente 60% para Ret-1 e 40% para Ret-2, em qualquer condição de suprimento de tensão.

Portanto, neste trabalho, os autores apresentam um estudo que está relacionado, especificamente, aos efeitos desses distúrbios no circuito do retificador proposto, o qual disponibiliza um barramento CC intermediário para conexão de AVVs. Com o objetivo de comprovar a eficácia da solução proposta no que tange ao aumento da suportabilidade a afundamentos temporários de tensão, são apresentados resultados experimentais para três estudos de casos considerando afundamentos de tensão dos tipos A, B e E. Em todos os casos analisados foi verificado que a topologia em pauta é eficiente e bastante atrativa para aplicações industriais de alta potência. Adicionalmente, são apresentados resultados obtidos em condições normais de suprimento comprovando que alto rendimento, reduzida DHT₁ e elevado FP podem ser alcançados sem a necessidade de utilizar transformadores especiais. A técnica de controle desenvolvida e detalhadamente descrita neste artigo foi implementada utilizando-se o controlador digital TMS320F28335 da *Texas Instruments*[®]. Os afundamentos de tensão do Tipo C, D, F e G reportados na literatura não foram analisados, pois requerem a implementação de um algoritmo

de sincronização (PLL) para compensar os deslocamentos de fase e harmônicos pré-existent, entretanto, deve-se destacar que não há nenhum impedimento para aplicação da solução proposta para também mitigar os efeitos destes distúrbios. Para tanto, é necessário apenas aprimorar o algoritmo de controle desenvolvido para que, independentemente do tipo de afundamento ocorrido na rede CA de alimentação, as correntes impostas nos conversores chaveados estejam em fase com as correntes drenadas pelo grupo retificador 1.

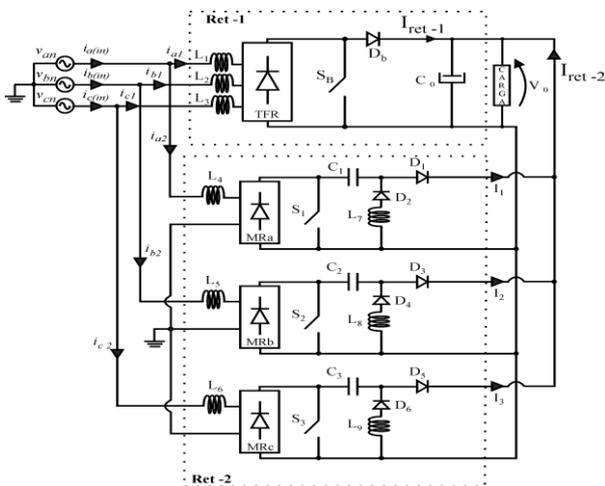


Fig. 1. Estrutura topológica do novo retificador híbrido proposto.

II. PRINCÍPIO DE OPERAÇÃO

Nesta seção é apresentado o princípio de funcionamento da estrutura proposta sob duas condições de operação, a primeira, corresponde com a operação sob condições normais de suprimento, em que apenas o retificador não controlado e os conversores SEPIC são ativados. A segunda corresponde à condição de afundamento de tensão em que o conversor Boost entra em operação juntamente com os conversores SEPIC com a finalidade de controlar a tensão do barramento CC, promovendo suportabilidade aos afundamentos de tensão.

A. Composição da Corrente de Entrada

Tal como ilustrado na Figura 1 o conversor proposto consiste de uma combinação paralela de dois grupos de retificadores, isto é, Ret-1 e Ret-2. Obtém-se dessa combinação, a corrente de entrada $i_{a(in)}$ que consiste da soma das correntes i_{a1} e i_{a2} , sendo que i_{a1} é a corrente clássica do retificador trifásico convencional, enquanto que a corrente i_{a2} é imposta pela referência desejada. Portanto, segue-se que a composição das correntes i_{a1} e i_{a2} (i_{a1} somada a i_{a2}) assume a forma de onda senoidal, assim como o exemplo mostrado na Figura 2 para a fase A. Neste contexto, pode-se concluir que a forma de onda final da corrente de entrada depende da corrente imposta pelos conversores SEPIC e, portanto, o conversor proposto permite a melhoria da DHT de corrente através de uma simples técnica de controle.

Assim,

$$i_{a(in)}(t) = i_{a1}(t) + i_{a2}(t) \quad (1)$$

$$i_{b(in)}(t) = i_{b1}(t) + i_{b2}(t) \quad (2)$$

$$i_{c(in)}(t) = i_{c1}(t) + i_{c2}(t) \quad (3)$$

Onde:

$i_{a(in)}(t)$, $i_{b(in)}(t)$, $i_{c(in)}(t)$ – Correntes de linha na entrada;

$i_{a1}(t)$, $i_{b1}(t)$, $i_{c1}(t)$ – Correntes de linha na entrada do Ret-1;

$i_{a2}(t)$, $i_{b2}(t)$, $i_{c2}(t)$ – Correntes de linha na entrada do Ret-2;

Um aspecto importante relacionado ao desempenho do retificador em foco é que, quanto menor o valor da DHT₁ desejada, maior será a potência processada pelos conversores SEPIC (Ret-2). A fim de obter uma corrente de entrada perfeitamente senoidal, os conversores SEPIC devem processar cerca de 40% da potência total fornecida à carga, de tal forma a serem atingidos os limites impostos pela norma IEC 61000-3-2 [24], [25].

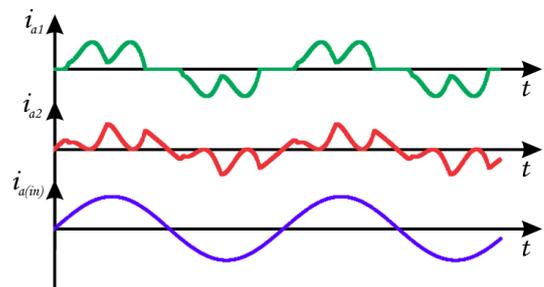


Fig. 2. Composição das formas de onda teóricas – Corrente de entrada senoidal.

Reportando-se às estruturas originalmente apresentadas em [17]-[19], destacam-se três relevantes contribuições atribuídas à nova estratégia de controle para composição das correntes de entrada. São elas:

- Nova estratégia de controle para imposição da corrente senoidal de entrada baseada em DSP;
- Redução substancial do número e do tamanho dos elementos magnéticos (três indutores), devido à nova técnica utilizada para impor correntes senoidais na rede CA resultando em indutâncias menores;
- Redução substancial do número de diodos e capacitores (três diodos e três capacitores) utilizados nos conversores SEPIC.

Para explicar o que foi exposto, destaca-se que devido à nova estratégia de controle implementada, com o objetivo de obter uma corrente de linha de entrada senoidal, foi possível substituir os indutores de filtro do lado CC utilizados em [17]-[19], [23], por três indutores colocados no lado de CA do grupo retificador Ret-1, um para cada fase. Da mesma forma, os indutores de filtro do lado CC de cada conversor SEPIC foram alocados no lado CA. Assim, os elementos magnéticos foram drasticamente reduzidos mantendo, no entanto, a parcela de potência processada entre os grupos retificadores, como desejado, ou seja, 60% para Ret-1 e 40% para Ret-2. Além disso, devido ao reposicionamento dos indutores de filtro utilizados, problemas associados ao caminho de retorno das correntes dos conversores chaveados [17], [18] não foram mais observados, eliminando a necessidade de se utilizar conversores SEPIC modificados, proporcionando redução de elementos passivos e também de semicondutores.

B. Técnica para Divisão das Contribuições de Potência Processada por Ret-1 e Ret-2

A parcela de potência processada por cada grupo retificador (Ret-1 e Ret-2) pode ser determinada com base no valor médio das correntes de linha de entrada retificadas i_{a1} e i_{a2} , respectivamente (fase A, por exemplo). Uma vez que os conversores SEPIC operam como fontes de corrente, com uma corrente adequadamente imposta e considerando que a potência nominal processada por cada grupo é determinada com base no valor médio das correntes de linha de entrada retificadas (i_{a2} , i_{b2} e i_{c2}), é possível afirmar que o objetivo principal é controlar a contribuição de potência processada por Ret-2 assegurando a DHT_1 desejada através do controle da magnitude das correntes i_{a2} , i_{b2} e i_{c2} , como será descrito na Seção III. Além disso, no que se refere ao aumento de rendimento quando comparado a retificadores PWM unidirecionais, tal como apresentado em [20] e [21], é importante notar que, usando o retificador proposto para conexão de conversores eletrônicos, um rendimento em torno de 96% pode ser alcançado para ampla faixa de variação de carga, conforme evidenciado na Seção IV deste trabalho. Essa característica operacional também assegura maior robustez e confiabilidade.

C. Tensão do Barramento CC sob Condições Normais de Alimentação CA

Com a finalidade de desenvolver um novo retificador com alto fator de potência e elevado rendimento para aplicações de alta potência (acima de 1 kW), o conceito original do retificador híbrido proposto foi concebido baseado na associação de um retificador trifásico não controlado com conversores SEPIC ligados em paralelo. A fim de assegurar que 60% da potência nominal seja processada por Ret-1, os conversores SEPIC não operam controlando a tensão do barramento CC, caso contrário, a tensão do barramento CC se eleva, bloqueando os diodos da ponte retificadora do retificador trifásico e, conseqüentemente, retirando Ret-1 de operação. Portanto, a estrutura do retificador híbrido original prioriza o aumento do rendimento em detrimento da regulação de tensão do barramento CC, tornando-se bastante atraente para muitas aplicações em que um segundo estágio CC-CC ou CC-CA é necessário para alimentar outros dispositivos eletrônicos e, conseqüentemente, uma tensão do barramento CC fortemente regulada não é obrigatória, como no caso dos AVVs e sistemas embarcados de geração de energia utilizados em aeronaves e/ou navios onde um estágio para correção do fator de potência é imperativo para a utilização dos geradores síncronos. A modelagem matemática baseada na técnica de espaço de estados e uma abordagem teórica completa para determinar a contribuição ideal de potência de cada unidade retificadora em condições normais de suprimento podem ser encontradas em [26].

D. Operação sob Condições de Afundamento de Tensão

Após a ocorrência de afundamentos temporários de tensão na rede CA de alimentação, o retificador não controlado começa a operar como conversor Boost convencional regulando a tensão no barramento CC em um valor desejado até que a tensão de alimentação normal seja restabelecida. Simultaneamente, os conversores SEPIC também processam potência através da imposição de correntes senoidais na rede

CA. Em condições de afundamento, a estratégia de controle desenvolvida para os conversores SEPIC prima pelo ajuste da tensão de saída através do controle da magnitude da corrente imposta no indutor de entrada sem, entretanto, tentar zerar o erro de tensão em regime permanente. Dessa forma, de modo a assegurar que a contribuição de potência dos conversores SEPIC não exceda os 40% da potência nominal, a magnitude da corrente imposta no indutor de entrada é proporcional ao sinal de erro de tensão do barramento CC proveniente da comparação entre o valor medido e o valor de referência. Este é aplicado a um controlador PI que gera uma constante cujo valor máximo é ajustado de tal sorte que, multiplicado pela referência de corrente, esta jamais exceda um valor máximo obtido em condições normais de suprimento, limitando, portanto, a potência processada por cada conversor SEPIC durante a ocorrência do distúrbio. Como consequência, o conversor Boost é ativado regulando a tensão do barramento CC por técnica de modulação PWM convencional, processando a energia necessária para regular a tensão no barramento CC conforme desejado. Dessa forma, o conversor Boost processa no máximo 60% da potência total de saída, enquanto os 40% restantes são processados pelos três conversores SEPIC, mantendo-se, portanto, a divisão de potência desejada mesmo durante a ocorrência destes distúrbios. A limitação da corrente imposta nos conversores SEPIC garante que os mesmos não precisem ser superdimensionados.

III. ESTRATÉGIA DE CONTROLE

Na Figura 3 é apresentado o diagrama esquemático da estratégia de controle desenvolvida e implementada utilizando o processador digital de sinais (DSP) TMS320F28335 da *Texas Instruments*[®] [27]. O fluxograma que descreve o algoritmo de controle elaborado para aplicação da estratégia de controle idealizada é apresentado na Figura 4.

A validação do modelo discreto desenvolvido foi feita por intermédio de algoritmos em linguagem 'C'. A opção pela utilização de técnicas de controle digital se deve a alta capacidade de processamento e maior flexibilidade operacional promovida por estes dispositivos [28], [29]. Como evidenciado na Seção II, o código de controle desenvolvido abrange duas condições de operação, considerando, portanto, as condições de suprimento para determinação das ações de controle que se fazem necessárias para assegurar a eficácia da solução proposta no que tange à correção do fator de potência e ao aumento da suportabilidade a afundamentos de tensão em AVVs. Portanto, em condições normais de suprimento, a técnica de controle desenvolvida se baseia na imposição das correntes de linha de entrada com baixa DHT e elevado FP. Não é realizado o controle da tensão de saída, sendo seu valor definido pelo valor de pico das tensões de linha de alimentação. Assim, a estratégia de controle em regime permanente se concentra em impor correntes senoidais na entrada, limitando a potência ativa processada pelos conversores SEPIC, garantindo, portanto, que estes jamais assumirão a potência total entregue à carga, caso contrário, a tensão no barramento CC se eleva, retirando o retificador não controlado (Ret-1) de operação. Durante a execução do

algoritmo de controle, primeiramente inicializam-se todas as variáveis e constantes necessárias durante a execução do programa. Na sequência, são configurados todos os registros necessários para o funcionamento do DSP, incluindo o conversor A/D e as interrupções necessárias.

Para impor correntes senoidais na rede CA trifásica de alimentação são, primeiramente, realizadas oito aquisições pelo conversor Analógico-Digital (A/D) do DSP: o sinal de corrente da carga (I_o); os sinais de corrente de linha de entrada das fases A , B e C ($i_{a(in)}$, $i_{b(in)}$ e $i_{c(in)}$); os sinais de tensão fase-neutro (v_{an} , v_{bn} e v_{cn}); e o sinal da tensão de saída (V_o). É importante ressaltar que a aquisição das tensões de alimentação é realizada para determinação do tipo de afundamento de tensão presente no alimentador, sendo a aquisição da tensão da fase A utilizada também para fins de sincronismo.

Para a operação sob afundamento de tensão na rede CA de alimentação, primeiramente, deve-se determinar qual o tipo de afundamento de tensão presente na rede de alimentação para estabelecer o ganho K_n que será multiplicado por uma referência senoidal de corrente, assegurando o funcionamento do retificador híbrido com o conversor Boost processando 60% da potência ativa total, sendo os 40% restantes processados pelos conversores SEPIC. Deve-se assegurar ainda que os conversores SEPIC não excedam a os 40% de potência necessária para manter a tensão de saída em 300 V, conforme desejado. A determinação do tipo de

afundamento de tensão é necessária, uma vez que, para cada tipo de afundamento, a razão cíclica média varia para que o conversor Boost mantenha a tensão pré-determinada no barramento CC, modificando a porcentagem da potência ativa média processada por cada grupo retificador, o que resulta na alteração do valor do ganho K_n . Considerando o afundamento do tipo A, o ganho de K_n foi estabelecido para 0,51 e para os afundamentos dos tipos B e E, os ganhos foram de 0,2 e 0,305, respectivamente. Estes valores foram obtidos por modelagem matemática baseada na técnica de espaço de estados.

Além da operação para a determinação do ganho K_n , durante a condição de afundamento, ocorrerá a ativação de dois compensadores PI , um para cada grupo retificador de modo a manter a tensão de saída em 300 V. Utilizando a técnica de espaços de estados médio [30] são obtidas as funções de transferências dos conversores SEPIC e Boost. A primeira é característica do controle de tensão de saída por controle da referência de corrente imposta no indutor de entrada (G_{V_o, I_L}) e a segunda é característica do controle de tensão de saída por PWM ($G_{V_o, D}$). A partir destas são obtidos os compensadores PI dados por (4) e (7). Como descrito a seguir, estes foram projetados para uma frequência de corte 10 vezes menor que a frequência máxima de chaveamento (20 kHz) e margem de fase aproximadamente igual a 60° , garantindo a estabilidade do sistema.

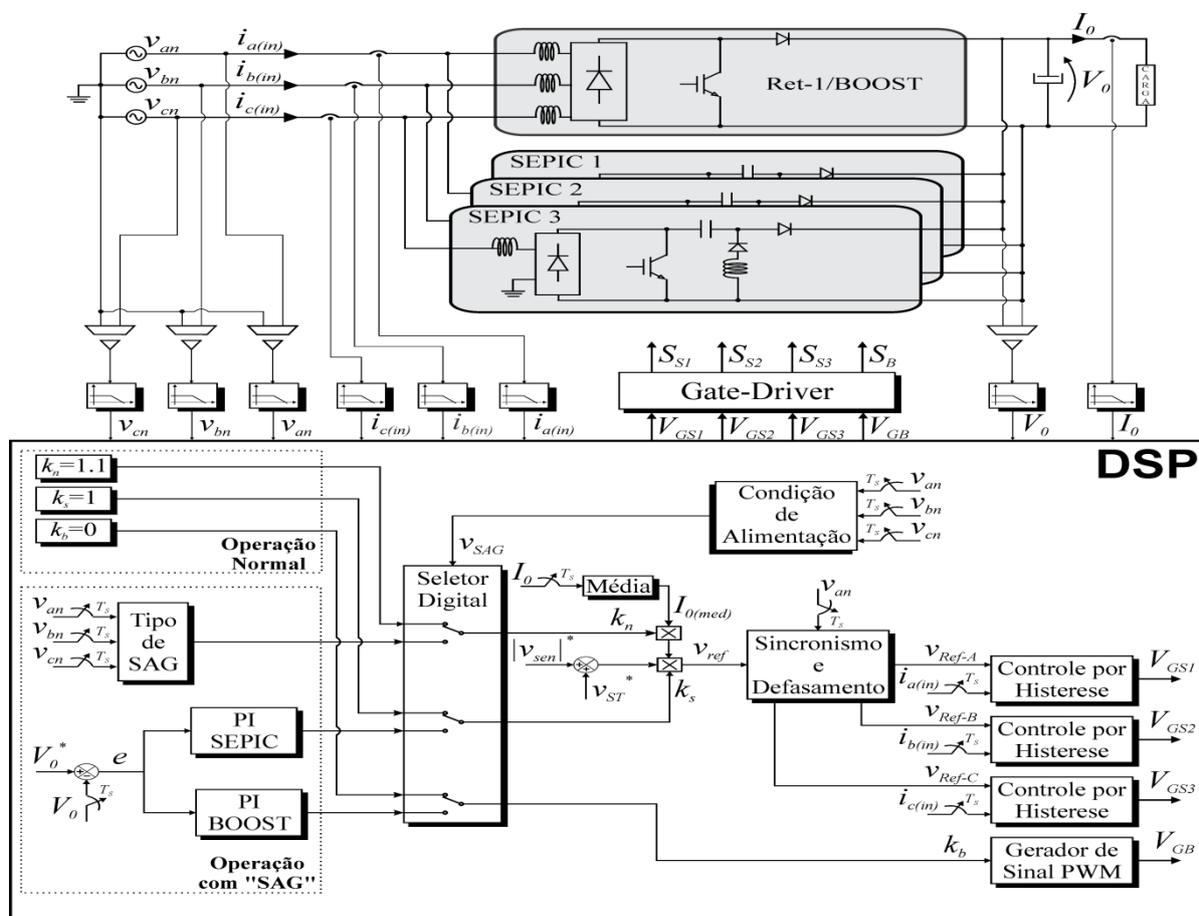


Fig. 3. Diagrama esquemático da estratégia de controle implementada utilizando DSP.

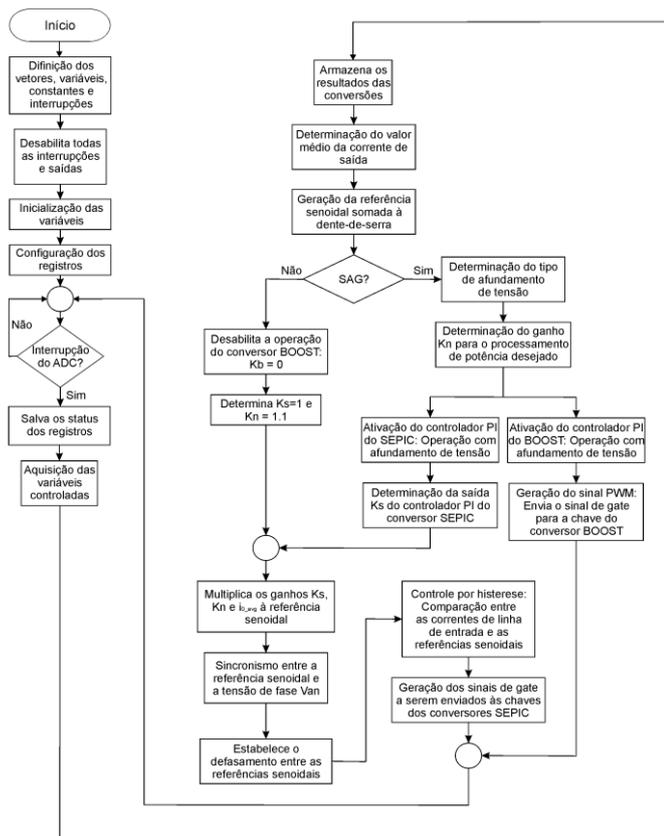


Fig. 4. Fluxograma da estratégia de controle.

A equação (4) mostra a função de transferência contínua do compensador de primeira ordem utilizado para controle dos conversores SEPIC.

$$\frac{Ks(s)}{E(s)} = 0,004 \cdot \frac{0,01 \cdot s + 1}{0,01 \cdot s} = 0,004 \cdot \frac{s + 100}{s} \quad (4)$$

De posse de (4), utilizou-se então o método de *Tustin* para determinação da função de transferência discreta do compensador. Seguindo o teorema de *Niquist* que estabelece que a frequência de amostragem seja pelo menos duas vezes maior que o valor da frequência de chaveamento, adotou-se uma frequência de amostragem de 100 kHz e assim obteve-se a função de transferência discreta do compensador do conversor SEPIC dada por (5).

$$\frac{Ks(z)}{E(z)} = \frac{0,00402 \cdot z - 0,003998}{z - 1} \quad (5)$$

A equação das diferenças deste compensador para a implementação digital no código de controle é determinada por (6).

$$Ks[k] = Ks[k - 1] + 0,00402 \cdot E[k] - 0,003998 \cdot E[k - 1] \quad (6)$$

Onde:

Ks – Constante fornecida pelo compensador PI dos conversores SEPIC;

E – Diferença entre as tensões de referência e de saída;

k – Amostra atual;

$k-1$ – Amostra anterior.

A constante Ks do compensador PI do conversor SEPIC é multiplicada pela referência senoidal criada digitalmente a fim de garantir que as amplitudes das referências senoidais de corrente aumentem durante o afundamento, determinando, portanto, a compensação da tensão de saída por imposição de corrente no indutor de entrada. Dessa forma, garante-se que a contribuição de potência processada pelo grupo retificador 2 seja mantida conforme desejado. A função de transferência contínua do compensador PI de primeira ordem utilizado para controle do conversor Boost é dado por (7) e foi projetado seguindo os mesmos critérios de estabilidade utilizados no projeto do compensador PI dos conversores SEPIC.

$$\frac{Kb(s)}{E(s)} = 20 \cdot \frac{0,01 \cdot s + 1}{0,01 \cdot s} = 20 \cdot \frac{s + 100}{s} \quad (7)$$

Analogamente, utilizando o método de *Tustin* para uma frequência de amostragem de 100 kHz, obtém-se o compensador discreto dado por (8).

$$\frac{Kb(z)}{E(z)} = \frac{20,01 \cdot z - 19,99}{z - 1} \quad (8)$$

A equação das diferenças deste compensador para a implementação digital no código de controle é então determinada por (9).

$$Kb[k] = Kb[k - 1] + 20,01 \cdot E[k] - 19,99 \cdot E[k - 1] \quad (9)$$

Onde:

Kb – Constante fornecida pelo compensador PI do conversor Boost.

A saída Kb do compensador PI do conversor Boost, por sua vez, é utilizada para comparação com a saída PWM do DSP que corresponde a uma tensão de rampa análoga a uma dente-de-serra na frequência de 20 kHz. A saída desta comparação determina os pulsos PWM que são enviados para o circuito de gatilho utilizado no acionamento do interruptor do conversor Boost.

Desta forma, este compensador tem a função exclusiva de zerar o erro de tensão em regime permanente ajustando, por consequência, a tensão no barramento CC em 300 V, sem se preocupar com o processamento de potência, o qual é controlado pelo ganho Kn que determina a contribuição de potência dos conversores SEPIC, sendo esta limitada em 40% da potência nominal. O restante necessário para controle da tensão de saída será processado pelo conversor Boost, podendo chegar a 60% em condição nominal de carga.

Considerando o pior caso, ou seja, um afundamento de 50% nas três fases (afundamento tipo A), tem-se que a tensão estabelecida após a ponte retificadora é dada por:

$$V_{Ret} = \frac{1}{2} \cdot 220 \cdot \sqrt{2} = 155,5635 \text{ V} \quad (10)$$

Onde:

V_{Ret} – Tensão de saída da ponte retificadora.

Sendo o ganho do conversor Boost determinado por:

$$\frac{V_o}{V_i} = \frac{1}{1-D} \quad (11)$$

Onde:

V_o – Tensão de saída;

V_i – Tensão de entrada;

D – Razão cíclica.

Para uma tensão máxima de 400 V permitida pelos capacitores de saída, a máxima razão cíclica permitida para o sinal PWM enviado para o circuito de gatilho do conversor Boost é dado por:

$$\frac{400}{155,5635} = \frac{1}{1-D} \rightarrow D = \frac{400 - 155,5635}{400} = 0,611 \quad (12)$$

Para a avaliação experimental da estrutura proposta, sob condições de afundamento de tensão, a potência nominal foi limitada em 1,8 kW por motivos de segurança. Por conseguinte, para o retificador híbrido trifásico operando sob condições normais de fornecimento o valor de Kn foi ajustado em 1,1, a fim de assegurar, durante essa condição de operação, o processamento de potência de 60% para o Ret-1 e 40% para o Ret-2.

Durante a operação normal o valor de Ks é ajustado com o valor 1, uma vez que durante esta etapa o compensador PI dos conversores SEPIC está desativado. Ao multiplicar este valor unitário pela referência senoidal de corrente estabelece-se que amplitude da mesma varie somente com a realimentação através do valor médio da corrente de saída.

O ganho Kb , por sua vez, assume o valor zero, desabilitando a operação do conversor Boost, que passa a atuar como um simples retificador trifásico não controlado.

Uma vez já determinados os valores dos ganhos Kn e Ks , conforme descrito anteriormente, estes são multiplicados, juntamente com o valor médio da corrente de saída pela referência senoidal criada digitalmente. Finalmente, depois de gerada esta referência, inicia-se o processo de sincronismo com as tensões fase-neutro da rede de suprimento.

Uma vez determinada a passagem por zero, é possível estabelecer o início do chaveamento dos conversores SEPIC para cada semiciclo das tensões fase-neutro de entrada. Como o controle do chaveamento dos conversores é o mesmo para as três fases, determina-se, através de uma linha de código, que os pulsos enviados para as chaves sejam defasados de 120° , não havendo a necessidade de utilizar as aquisições das tensões de alimentação das fases B e C para este fim, uma vez que o sincronismo já foi assegurado durante a aquisição da tensão de alimentação da fase A.

Este defasamento ocorre da seguinte maneira: o sinal V_{ref} é representado por um vetor de valores, cujo número de pontos

depende da frequência de amostragem. Como a referência senoidal encontra-se na frequência de 60 Hz, para uma frequência de amostragem de 100 kHz, tem-se que o número de posições deste vetor é igual a 1667 ($100000/60 = 1667$). Como V_{ref} apresenta 1667 pontos para um ciclo completo, para um semiciclo, ele apresenta 833 pontos. Assim, por (17) tem-se que:

$$P_{120} = \frac{833 \cdot 120^\circ}{180^\circ} = 555 \quad (13)$$

Onde:

P_{120} – número de posições do vetor V_{ref} equivalentes a um defasamento de 120° .

Logo, o defasamento de 120° corresponder a 555 posições e, por sua vez, o defasamento de 240° corresponde a:

$$P_{-120} = 833 - 555 = 278 \quad (14)$$

Onde:

P_{-120} – número de posições do vetor V_{ref} equivalentes a um defasamento de -120° .

Portanto, quando o valor do sinal V_{ref-A} for igual ao valor encontrado na 1ª posição do vetor V_{ref} , os valores de V_{ref-B} e V_{ref-C} serão, por sua vez, iguais aos valores encontrados nas 555ª e 278ª posições do vetor, respectivamente, conforme a representação ilustrativa apresentada na Figura 5.

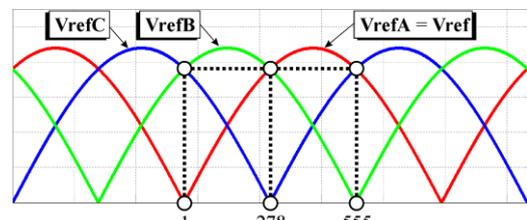


Fig. 5. Geração das tensões de referência.

IV. RESULTADOS EXPERIMENTAIS

Após um estudo detalhado das simulações digitais realizadas utilizando o software *PSIM*[®] e do aperfeiçoamento do código de controle desenvolvido, foi possível então avaliar o desempenho do conversor proposto com base em vários estudos de casos de afundamentos de tensão.

A. Resultados para Operação do Conversor sem Afundamento de Tensão para 5 kW

Um protótipo do retificador híbrido trifásico proposto foi montado e analisado em laboratório, como pode ser visualizado na Figura 6. As especificações de projeto e os parâmetros do circuito de potência são apresentados nas Tabelas I e II, respectivamente. A Figura 7 demonstra como a corrente de linha de entrada da fase A é composta. Pode-se observar que a corrente de linha é o resultado da combinação das correntes de entrada do retificador Ret-1 (Retificador + Boost) com as correntes de linha drenadas pelo Ret-2, conversores SEPIC conectados em paralelo com Ret-1. Observa-se ainda que a forma de onda obtida é senoidal, estando em fase com a tensão de entrada, garantindo um

elevado fator de potência, mitigando o conteúdo harmônico na rede CA de fornecimento.

TABELA I
Especificações de Projeto

Tensão de saída média, V_0 (med) \approx 290 V
Potência de saída, $P_0 = 5$ kW
Tensão de entrada de fase, V_{an}, V_{bn} e V_{cn} (rms) = 127 V
Máxima frequência de chaveamento, $f_s = 20$ kHz
Potência Processada: Ret-1 - 3 kW (60 %); Ret-2 - 2 kW (40 %)

TABELA II
Parâmetros do Protótipo do Retificador Híbrido Trifásico Implementado

Componentes	Retificador trifásico não controlado	Conversor Boost	Conversor SEPIC
Ponte Retificadora	Trifásico: SKD 62/12 - SEMIKRON	-	Monofásico: TB358-TAITRON
Indutor	L_1, L_2 e $L_3 = 1$ mH	-	L_4, L_6 e $L_8 = 1$ mH L_5, L_7 e $L_9 = 500$ μ H
Capacitor	$C_0 = 3290\mu$ F	$C_0 = 3290\mu$ F	C_1, C_2 e $C_3 = 22\mu$ F
Chave	-	S_B : IGBT SKM75GAL1 23D	S_1, S_2 e S_3 : IGBT IRGPC40S
Diodo	-	S_B : IGBT SKM75GAL1 23D	$D_{1...6}$: MUR860

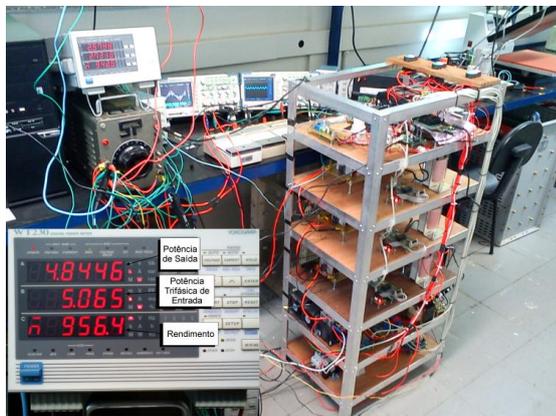


Fig. 6. Arranjo experimental.

A Figura 8 ilustra as três correntes de entrada ($i_{a(in)}$, $i_{b(in)}$, $i_{c(in)}$) em duas diferentes condições de carga. Observa-se, portanto, que correntes senoidais são obtidas para ampla faixa de variação de carga. Deve-se ressaltar que, por se tratar de um controlador por histerese, na condição mínima de carga, observa-se um acentuado *ripple* de corrente em alta frequência. As Figuras 9 a 11 ilustram o espectro harmônico das correntes de linha de entrada das três fases em condições nominais de operação, provando a eficácia da solução proposta no que tange à redução da DHT₁ assim como ao atendimento aos limites impostos pela norma IEC 61000-3-2. Pode-se notar através da análise da DHT₁ alcançada em cada

fase do sistema que valores ligeiramente diferentes foram obtidos, mas nunca excedendo 5%, o que tornam os resultados bastante satisfatórios. A análise experimental do espectro de frequência das correntes de entrada foi efetuada usando o aplicativo computacional *Tektronix Power Analysis Application Software*[®] (TPS2PWR1) e também, o software *Matlab*[®]. A referida análise foi possível utilizando-se um vetor de pontos de cada sinal adquirido com o osciloscópio. O valor final de DHT de $i_{b(in)}$ é o mais baixo, e as pequenas diferenças entre os resultados de DHT de $i_{a(in)}$, $i_{b(in)}$, e $i_{c(in)}$ encontradas com o TPS2PWR1 também foram confirmadas utilizando o software *Matlab*[®], levando-se em consideração a mesma ordem harmônica (até a 50^a ordem).

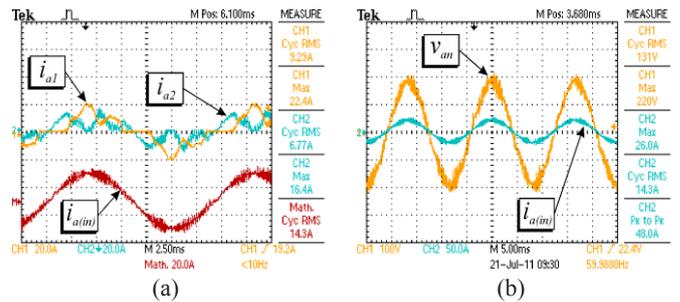


Fig. 7. Composição da corrente de linha de entrada - Fase A.

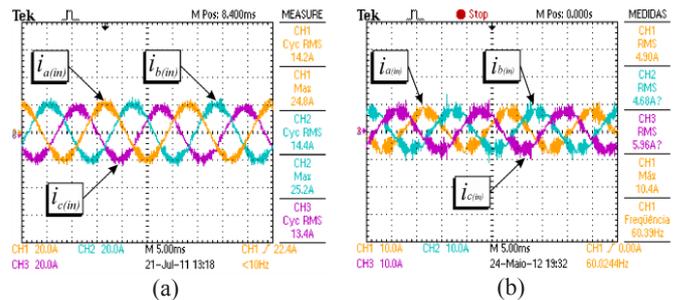


Fig. 8. Correntes de linha de entrada ($i_{a(in)}$, $i_{b(in)}$ e $i_{c(in)}$) (a) Potência de saída igual a 5 kW (b) Potência de saída igual a 1,8 kW.

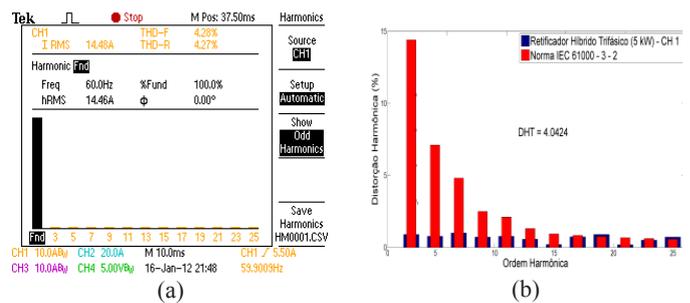


Fig. 9. Espectro harmônico da corrente $i_{a(in)}$.

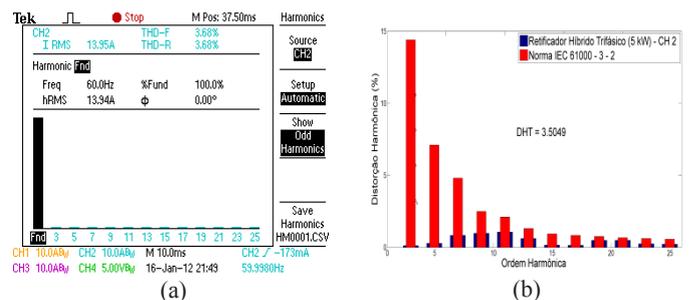


Fig. 10. Espectro harmônico da corrente $i_{b(in)}$.

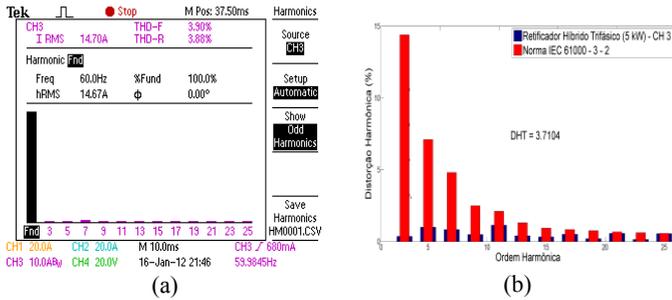


Fig. 11. Espectro harmônio da corrente $i_{c(in)}$.

B. Resultados para Operação do Conversor sob Afundamento de Tensão para 1,8 kW

Os afundamentos de tensão, como mencionados na Seção I, são causados pelas partidas de grandes motores e curtos-circuitos no sistema elétrico de potência, sendo estes a ocorrência mais comum. Assim, dependendo do tipo de curto-circuito, a conexão do transformador e da carga, os afundamentos de tensão são classificados em sete tipos, denominados de A, B, C, D, E, F e G [5]. O afundamento Tipo A é causado por faltas simétricas e os demais, por faltas assimétricas. A Tabela III mostra a representação matemática dos tipos de afundamentos anteriormente mencionados. A variável h ($0 \leq h \leq 1$) define a severidade da amplitude e a abertura angular resultantes após a ocorrência de algum afundamento de tensão.

TABELA III
Representação Matemática de Cada Tipo de Afundamento de Tensão

Tipo A	Tipo B
$V_a = h$ $V_b = -\frac{1}{2}h - j\frac{\sqrt{3}}{2}h$ $V_c = -\frac{1}{2}h + j\frac{\sqrt{3}}{2}h$	$V_a = h$ $V_b = -\frac{1}{2} - j\frac{\sqrt{3}}{2}$ $V_c = -\frac{1}{2} + j\frac{\sqrt{3}}{2}$
Tipo C	Tipo D
$V_a = 1$ $V_b = -\frac{1}{2} - j\frac{\sqrt{3}}{2}h$ $V_c = -\frac{1}{2} + j\frac{\sqrt{3}}{2}h$	$V_a = h$ $V_b = -\frac{1}{2}h - j\frac{\sqrt{3}}{2}$ $V_c = -\frac{1}{2}h + j\frac{\sqrt{3}}{2}$
Tipo E	Tipo F
$V_a = 1$ $V_b = -\frac{1}{2} - j\frac{\sqrt{3}}{2}h$ $V_c = -\frac{1}{2} + j\frac{\sqrt{3}}{2}h$	$V_a = h$ $V_b = -\frac{1}{2}h - j\frac{1}{\sqrt{12}}(2+h)$ $V_c = -\frac{1}{2}h + j\frac{1}{\sqrt{12}}(2+h)$
Tipo G	
$V_a = \frac{1}{3}(2+h)$ $V_b = -\frac{1}{6}(2+h) - j\frac{\sqrt{3}}{2}h$ $V_c = -\frac{1}{6}(2+h) + j\frac{\sqrt{3}}{2}h$	

Considerando a operação da estrutura proposta em condições de afundamentos de tensão, foi escolhida para os

testes experimentais, por questões de segurança, uma carga de 1,8 kW, o que significa, aproximadamente, 40 % da potência nominal.

Com o intuito de reproduzir os afundamentos de tensão dos tipos A, B e E em laboratório, foi elaborado um arranjo experimental em que o tap do transformador que alimenta a estrutura do retificador híbrido é comutado através de equipamentos eletromagnéticos. Para os afundamentos citados, observou-se que a resposta do conversor foi rápida e a tensão no barramento CC manteve-se em 300 V como desejado. A duração das condições de afundamento da fonte de alimentação não foi considerada já que essa análise experimental foi realizada com 40% da potência nominal. A Figura 12 ilustra as tensões fase-neutro de entrada durante o afundamento de tensão do tipo A, para $h = 0,5$ pu. A ocorrência do afundamento de tensão do tipo A em um sistema trifásico e, conseqüentemente, os instantes nos quais o algoritmo de controle é chaveado de acordo com a condição do afundamento (t_{sag-on} e $t_{sag-off}$) estão também destacados.

A Figura 13 apresenta as formas de onda das correntes para o mesmo tipo de afundamento e pode-se analisar o baixo conteúdo harmônico durante operação normal da alimentação CA devido à imposição de correntes senoidais. O fato de que a estrutura apresenta excelentes resultados em termos de suportabilidade a afundamentos de tensão foi comprovado pelo comportamento da tensão no barramento CC que permaneceu praticamente inalterado, mesmo com a ocorrência do tipo de afundamento mais severo, como ilustrado na Figura 14.

Analogamente, os resultados experimentais para os afundamentos dos tipos B e E são apresentados nas Figuras 15 a 20. Nestes casos, elevados esforços de correntes são observados na entrada do grupo retificador 1 (i_{a1} , i_{b1} e i_{c1}). Isto acontece devido às oscilações de tensão observadas no barramento CC decorrentes do desbalanceamento das tensões de linha de alimentação, os quais são inerentes às características dos afundamentos de tensão analisados. Portanto, enquanto durar o distúrbio, o grupo retificador 1 opera como um retificador monofásico pois parte dos diodos da ponte de Graetz estão bloqueados, provocando oscilação de tensão no barramento CC e conseqüentes esforços de corrente na entrada do grupo retificador 1, conforme evidenciado nas Figuras 15 a 20. Estes são definidos pela relação do filtro LC utilizado e são característicos da operação de retificadores monofásicos em modo descontínuo de condução, devido ao reduzido tamanho das indutâncias empregadas. Esta característica também pode ser observada nas referências [3], [11], [14], [15]. Deve-se destacar ainda que devido à capacidade térmica do transistor utilizado, esses elevados esforços de corrente que ocorrem durante curto intervalo de tempo não o levam à destruição.

Analisando os resultados apresentados nas Figuras 12 a 20, observa-se que o conversor proposto oferece um significativo aumento da suportabilidade a afundamentos de tensão de AVVs uma vez que a mínima tensão obtida no barramento CC satisfaz aos níveis impostos pela norma internacional SEMI F47, do instituto americano EPRI, que estabelece, basicamente, para equipamentos eletrônicos com dispositivos semicondutores, a tolerância a afundamentos de

tensão de 50% por 200 ms, 70% por 500 ms e 80% por 1000 ms [14].

Utilizando equipamentos *Yokogawa WT230*[®] como mostrado na Figura 21, foi possível realizar as medidas das potências processadas pelo protótipo. A curva de rendimento em função da potência de saída, obtida através de testes laboratoriais sob diferentes condições de carga está ilustrada na Figura 22. Na Figura 22(a) verifica-se que, sob condições normais de operação, obteve-se um rendimento em torno de 96% para uma ampla faixa de carga (2 kW - 5 kW). Ressalta-se ainda a comparação dos resultados obtidos com os resultados de rendimento obtidos em duas diferentes estruturas de retificadores PWM encontradas na literatura. O primeiro consiste na aplicação de conversores Boost PFC monofásicos em sistemas trifásicos [20] e o segundo consiste aplicação de conversores SEPIC isolados também em sistemas trifásicos [21]. Pode-se observar que, mesmo com o bom desempenho obtido através da imposição de correntes de entrada senoidais e com o controle da tensão no barramento CC, retificadores PWM trifásicos unidirecionais convencionais apresentam baixo rendimento à medida que a potência total de saída é aumentada.

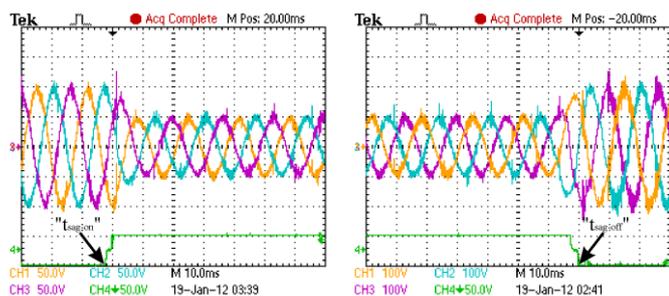


Fig. 12. Tensões de linha de entrada sob afundamento de tensão do tipo A, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

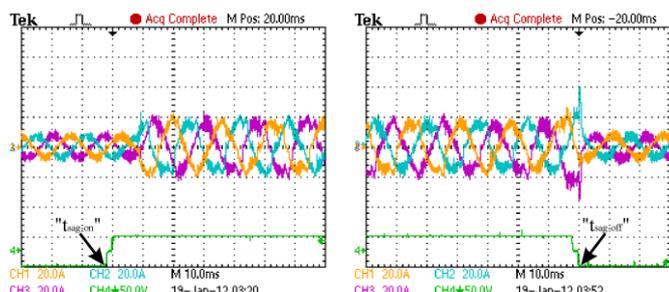


Fig. 13. Correntes de linha de entrada sob afundamento de tensão do tipo A, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

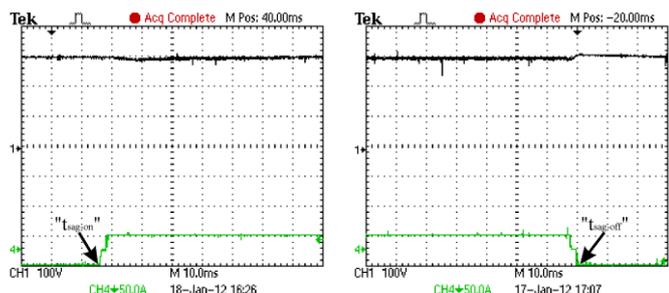


Fig. 14. Tensão do barramento CC sob afundamento de tensão do tipo A, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

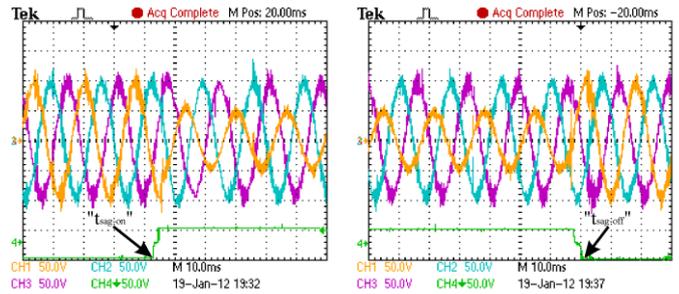


Fig. 15. Tensões de fase de entrada sob afundamento de tensão do tipo B, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

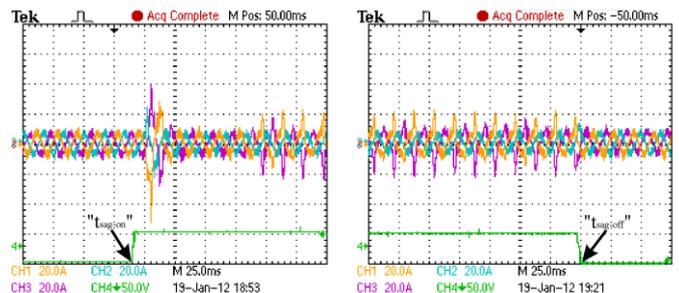


Fig. 16. Correntes de linha de entrada sob afundamento de tensão do tipo B, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

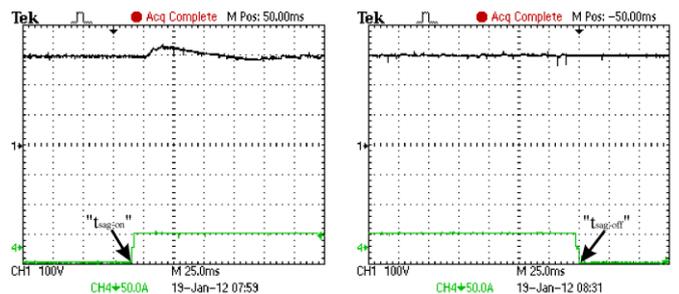


Fig. 17. Tensão do barramento CC sob afundamento de tensão do tipo B, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

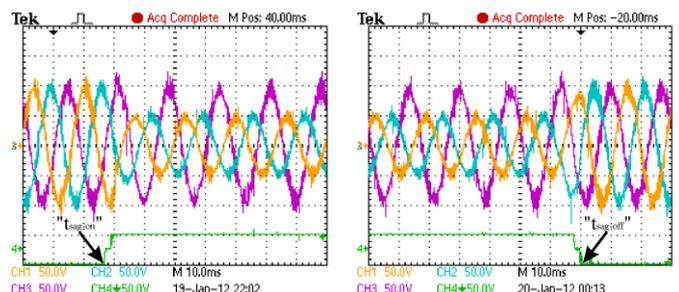


Fig. 18. Tensões de fase de entrada sob afundamento de tensão do tipo E, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

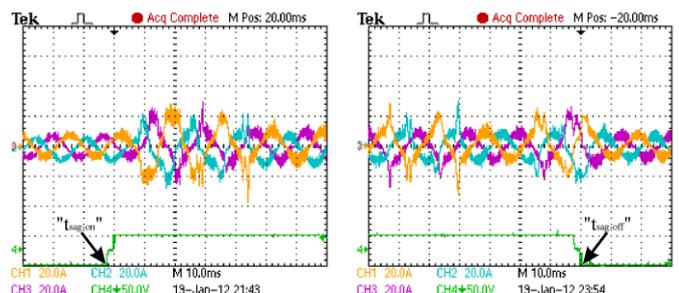


Fig. 19. Correntes de linha de entrada sob afundamento de tensão do tipo E, destacando os instantes $t_{\text{sag-on}}$ e $t_{\text{sag-off}}$.

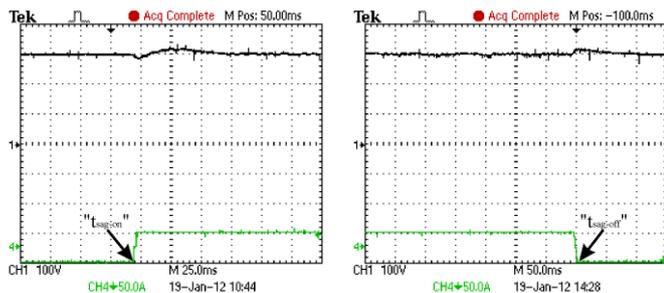


Fig. 20. Tensão do barramento CC sob afundamento de tensão do tipo E, destacando os instantes t_{sag-on} e $t_{sag-off}$.

Com o intuito de promover uma análise comparativa efetivamente conclusiva acerca do rendimento obtido com o retificador híbrido proposto em condições normais de suprimento, utilizando-se a mesma estrutura laboratorial foram realizados experimentos onde o mesmo retificador construído foi colocado em operação em três diferentes formas de estrutura topológica. São elas:

- Estrutura topológica 1 - Retificador Híbrido Trifásico composto pelo retificador não controlado associado a conversores SEPIC conectados em paralelo e sem controle da tensão de saída;
- Estrutura topológica 2 - Retificador PWM unidirecional utilizando três conversores SEPIC com controle da tensão de saída em 300V;
- Estrutura topológica 3 - Retificador Híbrido Trifásico composto pelo retificador não controlado com conversor Boost cascateado e conversores SEPIC conectados em paralelo, com controle da tensão de saída em 350V através do conversor Boost.

Os resultados obtidos são apresentados na Figura 20(b) a qual contempla 5 curvas de rendimento, sendo as curvas 2 e 3 referentes aos trabalhos apresentados em [20] e [21], respectivamente, e as curvas 1, 4 e 5 referentes às estruturas topológicas 1, 2 e 3 descritas acima, respectivamente. Observa-se que a estrutura topológica 1 apresentou o melhor rendimento comparado às outras estruturas. Isto se deve ao fato de os conversores SEPIC processarem apenas 40% da potência entregue à carga, sendo a maior parte da potência processada por um simples retificador de seis pulsos não controlado, tornando possível a obtenção de retificadores trifásicos com fator de potência unitário e elevada densidade de potência. No que tange ao desempenho da estrutura topológica 2, é possível concluir que retificadores PWM unidirecionais apesar de promoverem fator de potência unitário e tensão de saída regulada, apresentam baixo rendimento para ampla faixa de carga pois toda energia é processada por semicondutores ativos. Vale destacar que estes conseguem promover suportabilidade a afundamentos de tensão de até no máximo 10% em condições nominais de carga [3], [11], [12]. A estrutura topológica 3, onde o conversor Boost cascateado opera regulando a tensão no barramento CC em 350V, apresentou o pior rendimento. Portanto, conclui-se que apesar de promover uma tensão CC regulada, o processamento de 60% da energia entregue à

carga utilizando um único interruptor acarreta uma substancial queda de rendimento. Curva de rendimento semelhante também foi alcançada com o conversor Boost processando 50% e os conversores SEPIC 50%. Esta constatação reafirma a vantagem da estrutura proposta neste trabalho onde o conversor Boost cascateado somente é ativado em condições de distúrbio na rede CA de alimentação. Desta forma, consegue-se fator de potência unitário, alto rendimento, elevada suportabilidade a afundamentos de tensão e elevada densidade de potência.

Por fim, a tabela IV apresenta uma síntese dos resultados experimentais referentes às contribuições de potência de cada grupo retificador, além do rendimento obtido em cada caso de afundamento de tensão analisado. A potência processada pelos conversores SEPIC, mesmo em condições de distúrbio, é mantida como o esperado, ou seja, em torno de 40% da potência total processada. Essa característica operacional torna a estrutura interessante do ponto de vista econômico, pois não há necessidade de superdimensionar os conversores SEPIC uma vez que o conversor Boost entra em operação durante o afundamento de tensão. O fato de o conversor Boost não operar em condições normais de suprimento garante elevado rendimento e robustez, conforme evidenciado na Figura 22.

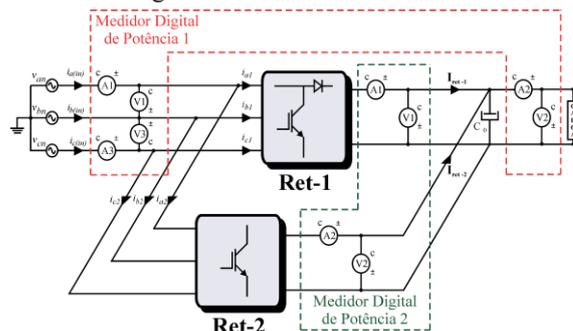


Fig. 21. Arranjo para medição e determinação do rendimento global da estrutura e do processamento de potência de cada grupo retificador usando equipamentos Yokogawa WT230®.

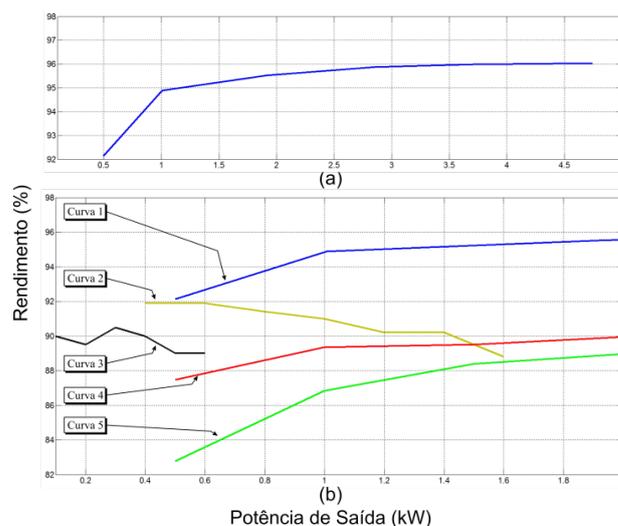


Fig. 22. Curvas de rendimento em função da potência de saída em condições normais de suprimento (a) Retificador Híbrido proposto/Estrutura Topológica 1 (b) Curva 1: Estrutura Topológica 1; Curvas 2 e 3: Retificador PWM Unidirecional apresentados nas referências [20] e [21], respectivamente; Curvas 4 e 5: Estruturas Topológicas 2 e 3, respectivamente.

TABELA IV
Potência Processada por Ret-1 e Ret-2 e Rendimento
para Operação sob Carga de 1,8 kW.

Potência Processada	Operação sem sag (kW)	AFUNDAMENTO		
		TIPO-A (kW)	TIPO-B (kW)	TIPO-E (kW)
P_{Ret-1}	1,0460	1,0681	1,0545	1,0505
P_{Ret-2}	0,7070	0,6552	0,6761	0,6936
P_{out}	1,7530	1,7233	1,7306	1,7441
P_{in}	1,8724	2,0579	1,9325	2,0072
Rendimento η (%)	94,62	83,74	89,55	86,89

Finalmente, para verificar a resposta dinâmica do retificador híbrido em regime permanente e em condições normais de suprimento, foi aplicado um degrau de carga positivo de 2,5 kW a 5 kW. No que tange ao comportamento das correntes de linha de entrada e da tensão no barramento CC apresentados na Figura 23, percebe-se que, durante o período transitório, a magnitude da corrente imposta nos conversores SEPIC aumenta instantaneamente, acompanhando o aumento instantâneo das correntes drenadas pelo retificador não controlado (Ret-1). Por consequência, mantém-se a contribuição de potência de cada grupo retificador, assim como o valor da DHT_1 , inalterados. Conforme ressaltado na seção III, a técnica de controle de tensão de saída por imposição da magnitude da corrente no indutor de entrada aplicada aos conversores SEPIC promove excelente resposta dinâmica, controlando a contribuição de potência de cada grupo retificador conforme desejado.

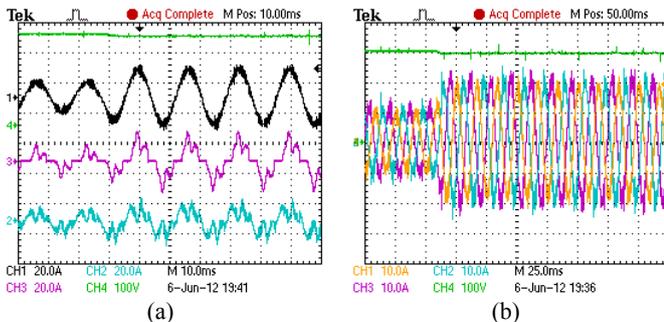


Fig. 23. Resposta dinâmica durante um degrau de carga de 2,5 kW para 5 kW (a) tensão no barramento CC, correntes $i_{a(in)}$, i_{a1} , i_{a2} (b) tensão no barramento CC e correntes totais de linha $i_{a(in)}$, $i_{b(in)}$, $i_{c(in)}$.

V. CONCLUSÃO

Este trabalho apresentou uma nova estrutura topológica de retificador híbrido trifásico capaz de prover elevado fator de potência, reduzida DHT_1 e alta suportabilidade a afundamentos de tensão ocasionados na rede CA de alimentação. O desempenho da estrutura proposta foi avaliado durante a ocorrência de afundamentos de tensão dos tipos A, B, e E ficando evidenciada sua capacidade de controlar a tensão no link CC quando da ocorrência destes distúrbios. A estratégia de controle desenvolvida para esta aplicação foi implementada utilizando o DSP TMS320F28335. Toda análise teórica acerca do princípio de

operação do conversor proposto assim como da elaboração do código de controle foram detalhadamente apresentadas.

Resultados experimentais obtidos através da implementação de um protótipo de 5 kW foram apresentados ficando evidenciado que, sob condições normais de suprimento, 40% da potência nominal é processada pelos conversores SEPIC, enquanto os 60% restantes são processados por um retificador trifásico não controlado convencional, assegurando alto rendimento para ampla faixa de variação de carga (acima de 95%). Diante da ocorrência de afundamentos de tensão dos tipos A, B e E, demonstrou-se que, com a inserção de um conversor Boost entre a ponte de diodos do retificador trifásico não controlado e o capacitor de saída, a estrutura retificadora proposta foi capaz de controlar a tensão do barramento CC num valor pré-determinado e ainda manter a divisão de potência processada pelas unidades retificadoras, conforme desejado, assegurando, portanto, que o conversor Boost deve ser projetado para operar processando 60% da potência nominal e 40% pelos conversores SEPIC. Essa característica operacional assegura alta densidade de potência, alta eficiência e alta confiabilidade, bem como redução de custos quando comparado com os retificadores PWM unidirecionais existentes no mercado.

A avaliação de desempenho do conversor proposto diante da ocorrência de afundamentos de tensão dos tipos C, D, F e G são aspectos a serem abordados em estudos posteriores e requerem a implementação de um algoritmo de sincronização (PLL) para compensar os deslocamentos de fase assim como harmônicos pré-existent nas tensões de alimentação, entretanto, deve-se destacar que não há nenhum impedimento para aplicação da solução proposta para também mitigar os efeitos destes distúrbios. Para tanto, é necessário apenas aprimorar o algoritmo de controle desenvolvido para que, independentemente do tipo de afundamento ocorrido na rede CA de alimentação, as correntes impostas nos conversores chaveados estejam em fase com as correntes drenadas pelo grupo retificador 1.

AGRADECIMENTOS

Os autores agradecem o suporte financeiro conseguido junto aos seguintes órgãos de fomento: CNPq (Processos N° 304400/2009-2 e N° 300896/2009-3), FAPEMIG (Processo N° APQ-00141-09) e CAPES.

REFERÊNCIAS

- [1] R. Glickman, T. Bernhardt, "Riding Through Unstable Power Conditions With VFDs", *EC&M: Electrical Construction and Maintenance Magazine*, June/2005.
- [2] *IEEE Recommended Practice for Monitoring Electric Power Quality*, IEEE Standard 1159- 1995, 1995.
- [3] A. T. Almeida, F. J. T. E. Ferreira, D. Both, "Technical And Economical Considerations in The Application of Variable-Speed Drives With Electric Motor Systems", *IEEE Transactions on Industry Applications*, vol. 41, n° 1, Jan/Feb 2005.
- [4] H. G. Sarmiento and E. Estrada, "A voltage sag study in an industry with adjustable speed drives", *IEEE*

- Industry Applications Magazine*, vol. 2, nº 1, pp. 16-19, Jan/Feb 1996.
- [5] M. H. J. Bollen, L. D. Zhang, "Analysis of Voltage Tolerance of AC Adjustable-speed Drives for Three-phase Balanced and Unbalanced Sags", *IEEE Transaction on Industrial Applications*, vol. 36, nº 3, pp. 904 - 910, May/June. 2000.
- [6] P. C. A. Leao, K. D. Rodrigues, J. C. de Oliveira, "Conversores de Frequência VSI-PWM Submetidos a Afundamentos Temporários de Tensão ("Voltage Sags")", *Controle & Automação*, vol. 14, no. 1, Jan./Mar. 2003.
- [7] S. Z. Djokic, K. Stockman, J. V. Milanovic, J. I. M. Desmet, R. Belmans, "Sensitivity of AC Adjustable Speed Drives to Voltage Sags and Short Interruptions", *IEEE Transaction on Power Delivery*, vol. 20, pp. 494 – 505, No. 1, Jan. 2005.
- [8] M. H. J. Bollen, *Understanding Power Quality Problems: Voltage Sags and Interruptions*, IEEE Press, New York, 2000.
- [9] C. J. Melhorn, A. Braz, P. Hofmann, R.J. Mauro, "An evaluation of energy storage techniques for improving ride-through capability for sensitive customers on underground networks", *IEEE Transactions on Industry Applications*, vol. 33, nº 4, pp. 1083-1095, Jul/Aug. 1997.
- [10] S. S. Deswal, R. Dahiya, D. K. Jain, "Ride-through capability of adjustable-speed drive during various power quality events using supercapacitor," in *Proc. of IEEE Electrical Power & Energy Conference*, pp. 1-6, 2008.
- [11] N. R. Raju, "Regenerative and ride-through capability for AC drives through thyristor-based extensions of the diode front-end", in *Proc. Of 38th IAS Annual Meeting 2003*, pp. 1571-1575.
- [12] A. V. Zyl, R. Spée, A. Faveluke, S. Bhowmik, "Voltage Sag Ride-Through for Adjustable-Speed Drives With Active Rectifiers", *IEEE Transactions on Industry Application*, vol 34, nº 6, pp. 1270-1276, Nov./Dec. 1998.
- [13] J. L. Duran-Gomez, P. N. Enjeti, A. von Jouanne, "An approach to achieve ride-through of an adjustable-speed drive with flyback converter modules powered by super capacitors", *IEEE Transactions on Industry Applications*, vol. 38, nº 2, pp. 514-522, Mar/Apr 2002.
- [14] R. P. S. Leão, N. X. Melo, R. P. T. Bascopé, F. L. M. Antunes, R. F. Sampaio, J. B. Almada, "Teste E Análise De Um Sistema De Acionamento Para Motores De Indução Tolerante A Afundamentos De Tensão", *Eletrônica de Potência – SOBRAEP*, vol. 16, nº 3, pp. 256-265, Setembro 2011.
- [15] N. X. Melo, R. P. S. Leao, R. P. T. Bascope, F. L.M. Antunes, "A Boost Converter to Improve the Low Voltage Ride-Through Capability of an Adjustable Speed Drive", in *Proc. of IX Brazilian Power Electronics Conference*, pp. 1-6, 2007.
- [16] C. H. I. Font, I. Barbi, "A High Power Factor Hybrid Three-Phase Rectifier with Regenerative Capability", *Eletrônica de Potência – SOBRAEP*, vol. 17, nº 1, pp. 419-428, Dez. 2011/Fev. 2012.
- [17] L. C. G. Freitas, M. G., Simoes, C. A. Canesin, L. C. Freitas, "A novel programmable PFC based hybrid rectifier for ultra clean power application", in *Proc. of Power Electronics Specialist Conference*, pp. 2172-2177, 2004.
- [18] L. C. G. Freitas, E. A. A. Coelho, M. G. Simoes, C. A. Canesin, L. C. Freitas, "Um Novo Retificador Trifásico Híbrido Multipulsos com Elevado Fator de Potência", *Eletrônica de Potência – SOBRAEP*, vol. 10, nº 2, pp. 17-24, Dezembro 2005.
- [19] L. C. G. Freitas, M. G., Simoes, C. A. Canesin, L. C. Freitas, "A novel programmable PFC based hybrid rectifier for ultra clean power application", *IEEE Transactions on Power Electronics*, vol. 21, nº 4, pp. 959-966, July 2006.
- [20] G. Spiazzi, and F. C. Lee, "Implementation of single-phase boost power-factor- correction circuits in three-phase applications", *IEEE Transactions on Industrial Electronics*, vol. 44, nº 3, pp. 365-371, Jun. 1997
- [21] U. Kamnarn and V. Chunkag, "Nearly unity power-factor of the modular three-phase AC to DC converter with minimized DC bus capacitor", in *Proc. of IEEE 4th Power Conversion Conference*, p. 1636 – 1643, 2007.
- [22] A. V. Costa, D. B. Rodrigues, L. C. Freitas, J. B. Vieira Jr., E. A. A. Coelho, V. J. Farias, Freitas. L. C. G., "Hybrid Three-Phase Rectifier With High Power Factor and Voltage Sags Ride-Through Capability for Utility Interface of Adjustable Speed Drives ", in *Proc. of XI Congresso Brasileiro de Eletrônica de Potência*, pp. 582-588, 2011.
- [23] L. C. G. Freitas, M. G. Simoes, C. A. Canesin, L. C. Freitas, "Performance evaluation of a novel hybrid multipulse rectifier for utility interface of power electronic converters", *IEEE Transactions on Industrial Electronics*, vol. 54, nº 6, pp. 3030-3041, Dec. 2007.
- [24] A. V. Costa, D. B. Rodrigues, L. C. Freitas, J. B. Vieira Jr., E. A. A. Coelho, V. J. Farias, Freitas. L. C. G., "Hybrid High-Power Rectifier with Reduced THD_i and Voltage Sag Ride-Through Capability", in *Proc. of IEEE IAS Annual Meeting*, pp. 1-6, 2011.
- [25] M. N. Z. Abidin, *IEC 61000-3-2 Harmonics Standards Overview*, 2005.
- [26] D. B. Rodrigues, "Implementação de estratégia de controle baseada em DSP para imposição de correntes de linha de entrada senoidais em um retificador híbrido trifásico", Dissertação de Mestrado em desenvolvimento, Universidade Federal de Uberlândia 2012.
- [27] Texas Instruments - TMS320F28335, Digital Signal Controllers (DSCs), SPRS439F–June 2007–Revised April 2009.
- [28] J. O. Soares, C. A. Canesin, L. C. Freitas, F. A. S. Gonçalves, "Retificador Trifásico Híbrido Operando Com Controle Digital E Modulação Por Histerese", *Eletrônica de Potência – SOBRAEP*, vol. 13, nº 4, pp. 241-249, Novembro 2008.
- [29] M. Mezaroba A. P. Júnior, S. A. Mussa, F. L. Cardoso, J. S. Scholtz, "Controle De Um Retificador Bidirecional Implementado No Dsp Tms320f2812 - Comparativo Entre As Técnicas De Controle Por Valores Médios E

Coordenadas “dq0”, *Eletrônica de Potência* – SOBRAEP, vol. 12, nº 3, pp. 223-231, Novembro 2007.

- [30] V. Eng, U. Pinsopon, C. Bunlaksananusorn, V “Modeling of a SEPIC converter operating in discontinuous conduction mode”, in *Proc. of IEEE 6th International Conference on Electrical Engineering / Electronics, Computer, Telecommunications and Information Technology*, vol. 1, pp. 140–143, may 2009.

DADOS BIOGRÁFICOS

Admarco Vieira Costa, nasceu em Capinópolis – MG, em 1964. Recebeu os graus de Engenheiro Eletricista e Mestre em Engenharia Elétrica em 1989 e 1994 respectivamente, pela Universidade Federal de Uberlândia – UFU. É professor do Centro Federal de Educação Tecnológica de Minas Gerais (CEFET-MG) e atualmente é aluno de doutorado da UFU vinculado ao Núcleo de Pesquisa em Eletrônica de Potência (NUPEP). Suas áreas de interesse são Eletrônica de Potência e Qualidade de Energia.

Danillo Borges Rodrigues, nascido em Uberlândia (MG), em 1986, é graduado em Engenharia Elétrica com ênfase em Sistemas de Energia pela Universidade Federal de Uberlândia (UFU - FEELT). Atualmente é aluno de Mestrado vinculado ao Núcleo de Pesquisa em Eletrônica de Potência (NUPEP) da mesma universidade. Suas áreas de interesse incluem retificadores híbridos e técnicas de controle digitais em conversores utilizados para mitigação de conteúdos harmônicos de corrente e compensação de afundamentos de tensão.

Gustavo Brito de Lima, nascido em Ibiassucê (BA), em 1986, é graduado em Engenharia Elétrica com ênfase em Sistemas de Energia pela Universidade Federal de Uberlândia (UFU - FEELT). Atualmente é aluno de Doutorado vinculado ao Núcleo de Pesquisa em Eletrônica de Potência (NUPEP) da mesma universidade. Suas áreas de interesse incluem retificadores híbridos e técnicas de controle analógicas e digitais.

Luiz Carlos de Freitas, nascido em Monte Alegre (MG), em 1952, é engenheiro eletricista (1975) pela Universidade Federal de Uberlândia – Faculdade de Engenharia Elétrica (UFU-FEELT, Uberlândia (MG)) mestre (1985) e doutor (1992) em Engenharia Elétrica pela Universidade Federal de Santa Catarina – Instituto de Eletrônica de Potência (UFSC-INEP), Florianópolis (SC). Atualmente é professor titular da Faculdade de Engenharia Elétrica (FEELT) da UFU, Bolsista de Produtividade em Pesquisa 1B do CNPq, vinculado ao Núcleo de Eletrônica de Potência (NUPEP) da mesma Universidade. Possui 54 artigos publicados em periódicos nacionais e internacionais, e mais de 200 artigos publicados em conferências relacionados ao desenvolvimento de conversores CC-CC, CC-CA e CA-CC com comutação suave e retificadores multipulsos. Orientou 20 dissertações de mestrados e seis teses de doutorado como orientador principal. Desde 1996 é pesquisador com bolsa de produtividade em pesquisa do CNPq. O professor Luiz Carlos de Freitas publicou no PESC’92, no APEC’93, no

PESC’93 e na IEEE Transactions on Power Electronics – jan/1995, a evolução de células de comutação suave que promovem a entrada e saída de condução de interruptores com tensão zero, as quais têm sido amplamente utilizadas em pesquisas relativas à Eletrônica de Potência desde então.

Ernane Antônio Alves Coelho, nascido em Teófilo Otoni, Minas Gerais, em 1962, é engenheiro eletricista (1987) pela Universidade Federal de Minas Gerais, Belo Horizonte, mestre (1989) pela Universidade Federal de Santa Catarina, Florianópolis e doutor (2000) pela Universidade Federal de Minas Gerais, Belo Horizonte. Atualmente é professor associado 2 da Faculdade de Engenharia Elétrica da Universidade Federal de Uberlândia, vinculado ao Núcleo de Pesquisa em Eletrônica de Potência (NUPEP), Uberlândia, Minas Gerais. Sua área de atuação envolve inversores PWM, paralelismo de inversores, correção do fator de potência e novas tecnologias usando controle digital.

Valdeir José Farias nascido em Araguari, Minas Gerais, Brasil, em 1947. Formou-se em Engenharia Elétrica pela Universidade Federal de Uberlândia em 1975, recebeu o título de mestre em 1981 pela Universidade Federal de Minas Gerais e o título de doutor 1989 pela Universidade Estadual de Campinas. Atualmente é pesquisador aposentado e colaborador do programa de pós-graduação da Universidade Federal de Uberlândia, vinculado ao Núcleo Pesquisa em Eletrônica de Potência (NUPEP), e bolsista de Produtividade em Pesquisa 1C do CNPq. Até a presente data, ele já publicou mais de 260 artigos em congressos e periódicos, orientou 7 teses de doutorado e 11 dissertações de mestrado na área de eletrônica de potência.

Luiz Carlos Gomes de Freitas, nascido em Uberlândia (MG), em 1976, é engenheiro eletricista (2001) e mestre (2003) e doutor (2006) pela Universidade Federal de Uberlândia – Faculdade de Engenharia Elétrica (UFU-FEELT). Atualmente é professor adjunto nível II da Faculdade de Engenharia Elétrica da UFU, vinculado ao Núcleo Pesquisa em Eletrônica de Potência (NUPEP) da mesma universidade, onde desenvolve atividades de ensino e pesquisa. Sua área de atuação é eletrônica de potência e suas áreas de interesse incluem qualidade da energia elétrica, correção ativa do fator de potência, técnicas de comutação não dissipativa, conversores CC-CC e CA-CC, inversores, retificadores híbridos, técnicas de controle utilizando DSP e aplicações da eletrônica de potência em sistemas de geração distribuída baseados em fontes alternativas de energia.