

MÉTODO DE MODULAÇÃO PWM PARA EQUILÍBRIO DAS TENSÕES DOS CAPACITORES DO BARRAMENTO CC EM CONVERSORES MULTINÍVEIS COM DIODOS DE GRAMPEAMENTO

Felipe Bovolini Grigoletto, Humberto Pinheiro

Universidade Federal de Santa Maria, Grupo de Eletrônica de Potência e Controle

Santa Maria, RS, Brasil 97105-900

grigoletto@gmail.com, humberto@ctlab.ufsm.br

Resumo - Este artigo apresenta uma nova estratégia de modulação para conversores PWM com diodos de grampeamento. Esta estratégia elimina os desequilíbrios de tensão entre os capacitores do barramento CC, que é o principal problema apresentado por esta topologia, bem como as ondulações de baixa frequência que a mesma apresenta operando com altos índices de modulação e baixo fator de potência. Com objetivo de facilitar a extensão dos resultados para um número qualquer de níveis, a modulação baseada na comparação com portadora foi adotada nesse artigo onde as tensões modulantes são escolhidas de forma a garantir a máxima utilização da tensão do barramento CC na faixa linear de operação do conversor. Para assegurar as adequadas tensões nos capacitores no barramento CC, mesmo na presença de não idealidades no circuito, um método de controle e um controlador são desenvolvidos. Finalmente, o bom desempenho do método de modulação proposto é demonstrado por meio de simulações de um conversor com diodos de grampeamento de quatro níveis.

Palavras-Chave – Conversores multiníveis, modulação PWM, conversores com diodos de grampeamento, equilíbrio das tensões dos capacitores do barramento CC.

A PWM METHOD FOR THE DIODE-CLAMPED MULTILEVEL CONVERTERS WITH CAPACITORS POTENTIAL BALANCING

Abstract - This paper presents a new modulation strategy for the diode clamped converters. This strategy eliminates the dc-link capacitor voltage imbalances as well as the low frequencies harmonic in these voltages, which are the main drawbacks of the diode clamped converters. The algorithm has been developed with respect to the Carrier-Based Pulsewidth Modulation which allows its generalization to diode clamped converters with four or more levels. In addition, the proposed method guarantees the maximum utilization of the dc-link voltage under all load conditions in the entire converter linear operation region. Moreover, a method to active control the dc-link voltages is also presented. The good performance of the proposed modulation technique is demonstrated from simulation results

Artigo submetido em 30/10/2008. Revisões em 11/02/2009 e 26/03/2009. Aceito por recomendação do editor Fernando L. M. Antunes.

of a four level diode clamped inverter.

Keywords – Multilevel converters, pulsewidth modulation (PWM), diode clamped converters, capacitor voltage balance.

I. INTRODUÇÃO

Conversores multiníveis são conhecidos por apresentarem tensões com mais de dois níveis na saída. Por consequência, as tensões produzidas apresentam reduzido conteúdo harmônico. Além disso, os dispositivos ficam submetidos à apenas uma fração da tensão do barramento CC. Essas características priorizam o uso de conversores multiníveis em relação aos conversores de dois níveis em aplicações que utilizam altas tensões e altas potências [1].

Os conversores multiníveis podem ser divididos em três classes [2]: na primeira os conversores usam diodos de grampeamento, na segunda são usados capacitores de grampeamento, enquanto na terceira os conversores são formados por arranjos de células em ponte-completa ou em meia-ponte. Ainda existe uma topologia que utiliza capacitores e interruptores de potência como dispositivos de grampeamento [3].

Dentre estas topologias, os conversores com diodos de grampeamento se apresentam como uma alternativa atrativa, pois podem gerar vários níveis de tensão a partir de um único barramento CC formado pela conexão de capacitores em série, não havendo a necessidade de fontes de tensão isoladas. Além disto, apresentam reduzida corrente sobre os capacitores se comparado com aqueles que usam capacitores de grampeamento. Entretanto, estas topologias apresentam o desafio do desequilíbrio das tensões sobre os capacitores.

O conversor com diodos de grampeamento de três níveis [4, 5] é o mais popular atualmente. À medida que aumenta-se o número níveis, existe uma maior dificuldade em controlar as tensões dos capacitores. Para superar essas limitações alguns autores optam pela adição de circuitos externos para garantir o equilíbrio das tensões [6] ou ainda descartam estas topologias em benefício das outras citadas anteriormente.

Em conversores com diodos de grampeamento, o desequilíbrio das tensões nos capacitores pode ser ocasionado pelas condições de operação do conversor, seja fator de potência da carga ou índice de modulação, ou pela técnica de modulação utilizada [7].

Muitos autores, recentemente, têm se empenhado para desenvolver técnicas de modulação que suprimam os

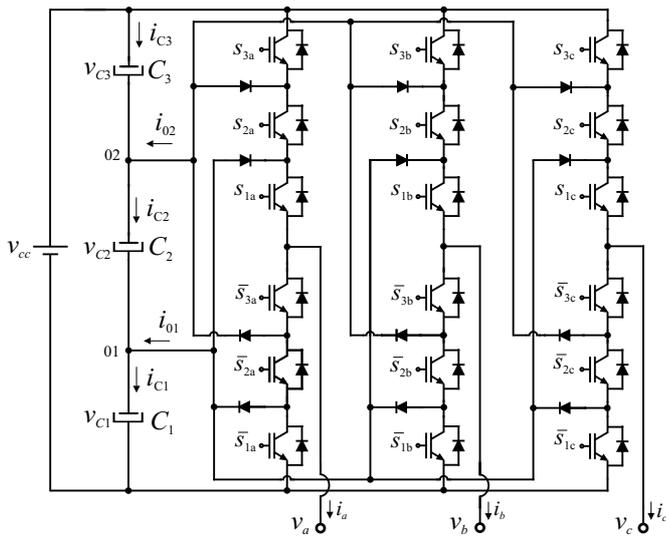


Fig. 1. Topologia do conversor quatro níveis com diodos de grameamento.

desequilíbrios de tensão entre os capacitores, sem um significativo incremento das capacitâncias. Dentre as técnicas abordadas na literatura destacam-se as baseadas na comparação com portadora, *carrier based PWM* ou *sinusoidal PWM* - SPWM e as estratégias vetoriais ou *Space Vector PWM* - SVPWM.

Estratégias de modulação vetorial geralmente utilizam os três vetores de comutação mais próximos para sintetizar o vetor de tensão de saída desejado [7–10]. Entretanto, esses métodos não são capazes de equilibrar as tensões dos capacitores do barramento CC para determinados pontos de operação do conversor [11]. Por outro lado, pode-se realizar uma modificação na seleção dos vetores e das durações associadas a eles de tal forma que as tensões dos capacitores do barramento CC permaneçam equilibradas em toda faixa de operação linear do conversor [12–14].

As estratégias que se utilizam da comparação por portadora geralmente empregam algoritmos para modificar os sinais modulantes com o objetivo de eliminar as oscilações de baixa frequência presentes nas tensões dos capacitores do barramento CC, bem como alcançar a máxima utilização do barramento CC.

Em [15, 16] uma tensão de modo comum é adicionada aos sinais modulantes com o intuito de equilibrar as tensões dos capacitores, contudo estes métodos não conseguem eliminar as ondulações de baixa frequência nas tensões dos capacitores somente para altos índices de modulação. Em [17] modificações nos sinais modulantes são introduzidas com o objetivo de equilibrar as tensões dos capacitores e reduzir as perdas de comutação. Entretanto é proposta a combinação da estratégia de modulação com a utilização de um conversor adicional para alcançar bons resultados em altos índices de modulação e baixos fatores de potência. Com o objetivo de estender a operação do conversor três níveis, sem a ondulação de baixa frequência nas tensões dos capacitores do barramento CC para elevados índices de modulação em

[18], [19] é utilizada a decomposição dos sinais modulantes. Assim é obtido um grau adicional de liberdade para zerar a corrente média do ponto neutro em um período de comutação. Entretanto estes métodos não mostram a extensão para um número maior de níveis.

A estratégia proposta em [14] baseia-se no conceito da utilização de vetores virtuais para eliminação das ondulações de baixa frequência nas tensões dos capacitores do barramento CC para o conversor com diodos de grameamento de quatro níveis. Além disso, através da modulação apresentada são obtidos os sinais modulantes para simplificar a implementação. Os resultados obtidos por esse método são semelhantes aos resultados obtidos neste artigo, entretanto não é apresentada uma extensão para conversores com número maior de níveis.

Este artigo apresenta uma estratégia de modulação para o conversor com diodos de grameamento de quatro níveis da Figura 1. O método proposto elimina as ondulações de baixa frequência das tensões dos capacitores do barramento CC e garante o equilíbrio entre estas para toda região linear de operação do conversor independente do fator de potência de carga. Para isto, esse método utiliza três portadoras, como em técnicas SPWM convencionais, e a decomposição dos sinais modulantes. Além disso, a estratégia pode ser facilmente estendida para conversores com diodos de grameamento com um maior número de níveis bem como implementada em processadores de sinais disponíveis comercialmente sem a necessidade de hardware adicional.

II. DESCRIÇÃO DA MODULAÇÃO PROPOSTA

Estratégias SPWM convencionais utilizam para a modulação apenas um sinal modulante por fase para comparação com as portadoras, entretanto neste caso não é alcançado o pleno equilíbrio das tensões dos capacitores e eliminação das ondulações de baixa frequência presentes nestas tensões. Para que o equilíbrio seja alcançado, nesse artigo é utilizado mais de um sinal modulante por fase. No caso de conversores com quatro níveis será utilizado três sinais modulantes por fase. Geralmente, para o controle de sistemas trifásicos utilizam-se os sinais em coordenadas $\alpha\beta$, que em relação sistema de coordenadas abc podem ser escritos através da seguinte transformação:

$$\begin{bmatrix} v_\alpha \\ v_\beta \\ v_0 \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} = [T_{\alpha\beta}] \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad (1)$$

onde v_a , v_b , v_c , são as tensões de fase coordenadas abc e v_α , v_β , v_0 são as tensões de fase projetadas no plano $\alpha\beta$. Para alcançar um maior aproveitamento do barramento CC na região linear de operação do conversor, uma tensão de modo comum pode ser adicionada aos sinais modulantes. Na modulação geométrica [20], é utilizada uma transformação que relaciona o espaço das tensões de saída com o espaço das tensões nas pernas do conversor. A inversa da matriz $T_{\alpha\beta}$ é utilizada para encontrar as tensões nas pernas do conversor a

partir das tensões $[v_\alpha \ v_\beta \ v_0^*]$:

$$\begin{bmatrix} v_{ag} \\ v_{bg} \\ v_{cg} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} & \frac{1}{\sqrt{2}} \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \\ v_0^* \end{bmatrix} \quad (2)$$

então:

$$\begin{aligned} v_{ag} &= \frac{2v_\alpha}{\sqrt{6}} + \frac{v_0^*}{\sqrt{3}} \\ v_{bg} &= -\frac{v_\alpha}{\sqrt{6}} + \frac{v_\beta}{\sqrt{2}} + \frac{v_0^*}{\sqrt{3}} \\ v_{cg} &= -\frac{v_\alpha}{\sqrt{6}} - \frac{v_\beta}{\sqrt{2}} + \frac{v_0^*}{\sqrt{3}}. \end{aligned} \quad (3)$$

onde v_{ag} , v_{bg} , v_{cg} , são as tensões dos braços do conversor e v_0^* é a tensão de modo comum.

Para o conversor operar na região linear, as tensões nas pernas do conversor, normalizadas em relação à $v_{cc} = 3$, devem estar entre 0 e 3, ou seja:

$$\begin{aligned} 0 &\leq v_{ag} \leq 3 \\ 0 &\leq v_{bg} \leq 3 \\ 0 &\leq v_{cg} \leq 3. \end{aligned} \quad (4)$$

Substituindo (2) em (4), as seguintes desigualdades podem ser escritas:

$$\begin{aligned} \text{i) } v_0^* &\geq -\sqrt{2}v_\alpha \\ \text{ii) } v_0^* &\leq 3\sqrt{3} - \sqrt{2}v_\alpha \\ \text{iii) } v_0^* &\geq \frac{1}{\sqrt{2}}v_\alpha - \frac{3}{\sqrt{6}}v_\beta \\ \text{iv) } v_0^* &\leq 3\sqrt{3} + \frac{1}{\sqrt{2}}v_\alpha - \frac{3}{\sqrt{6}}v_\beta \\ \text{v) } v_0^* &\geq \frac{1}{\sqrt{2}}v_\alpha + \frac{3}{\sqrt{6}}v_\beta \\ \text{vi) } v_0^* &\leq 3\sqrt{3} + \frac{1}{\sqrt{2}}v_\alpha + \frac{3}{\sqrt{6}}v_\beta. \end{aligned} \quad (5)$$

Definindo:

$$R_a = -\sqrt{2}v_\alpha; \quad R_b = \frac{1}{\sqrt{2}}v_\alpha - \frac{3}{\sqrt{6}}v_\beta; \quad R_c = \frac{1}{\sqrt{2}}v_\alpha + \frac{3}{\sqrt{6}}v_\beta, \quad (6)$$

os limites de v_0^* serão dados por:

$$3\sqrt{3} + \min\{R_a, R_b, R_c\} \geq v_0^* \geq \max\{R_a, R_b, R_c\}. \quad (7)$$

Para o conversor operar na região linear, v_0^* deve estar entre os limites da região em (7). Neste trabalho definiu-se v_0^* como:

$$v_0^* = \frac{(\max\{R_a, R_b, R_c\}) + (3\sqrt{3} + \min\{R_a, R_b, R_c\})}{2} \quad (8)$$

A Figura 2 mostra os limites apresentados por (7) e as tensões v_α , v_β e v_0^* .

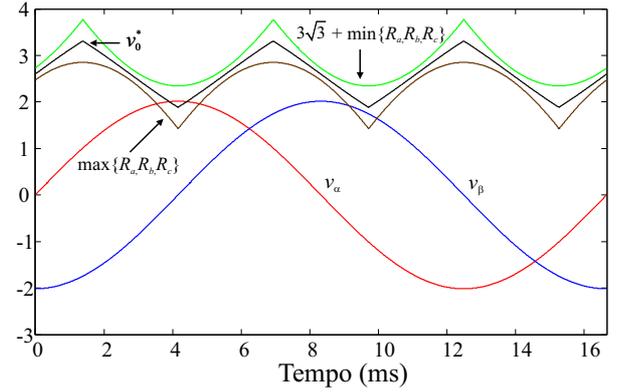


Fig. 2. Limites para a definição de v_0^* .

Em estratégias SPWM [21], convencionalmente cada braço do conversor é controlado por apenas um sinal modulante. No caso do conversor trifásico da Figura 1, pelas tensões $\{v_{ag}, v_{bg}, v_{cg}\}$.

A estratégia de modulação proposta neste trabalho decompõe as tensões modulantes $\{v_{ag}, v_{bg}, v_{cg}\}$ de forma a prover graus de liberdade para regular as tensões dos capacitores do barramento CC. No caso do conversor com quatro níveis da Figura 1 são utilizados três sinais modulantes por fase, ou seja:

$$\begin{aligned} v_{ag} &= v_{ag1} + v_{ag2} + v_{ag3} - 3 \\ v_{bg} &= v_{bg1} + v_{bg2} + v_{bg3} - 3 \\ v_{cg} &= v_{cg1} + v_{cg2} + v_{cg3} - 3, \end{aligned} \quad (9)$$

onde os sinais modulantes $v_{xg1}, v_{xg2}, v_{xg3}$ são comparados com as três portadoras $v_{car}^1, v_{car}^2, v_{car}^3$, para produzir os estados de condução dos pares de interruptores $\{s_{1x}, \bar{s}_{1x}\}$, $\{s_{2x}, \bar{s}_{2x}\}$, $\{s_{3x}, \bar{s}_{3x}\}$ para $x = \{a, b, c\}$. A partir da comparação dos sinais modulantes com as portadoras pode ser escrito:

$$\begin{aligned} \text{Se } v_{xg1} &> v_{car}^1, \text{ então } s_{1x} = 1, \text{ caso contrário, } s_{1x} = 0; \\ \text{Se } v_{xg2} &> v_{car}^2, \text{ então } s_{2x} = 1, \text{ caso contrário, } s_{2x} = 0; \\ \text{Se } v_{xg3} &> v_{car}^3, \text{ então } s_{3x} = 1, \text{ caso contrário, } s_{3x} = 0. \end{aligned} \quad (10)$$

As tensões na fase x , com relação ao negativo do barramento CC podem ser determinadas como sendo:

$$v_{xg} = \begin{cases} 0, & \text{se } s_{x1} = 0, s_{x2} = 0, s_{x3} = 0 \\ v_{c1}, & \text{se } s_{x1} = 1, s_{x2} = 0, s_{x3} = 0 \\ v_{c1} + v_{c2}, & \text{se } s_{x1} = 1, s_{x2} = 1, s_{x3} = 0 \\ v_{c1} + v_{c2} + v_{c3}, & \text{se } s_{x1} = 1, s_{x2} = 1, s_{x3} = 1 \end{cases} \quad (11)$$

Ainda, para que o conversor opere na região linear, devem ser satisfeitas as seguintes desigualdades:

$$\begin{aligned} 0 &\leq v_{xg1} \leq 1 \\ 1 &\leq v_{xg2} \leq 2 \\ 2 &\leq v_{xg3} \leq 3. \end{aligned} \quad (12)$$

E para que o conversor apresente somente os estados de condução mostrados em (11) independentemente dos sinais

das correntes de carga, as seguintes restrições devem ser satisfeitas:

$$\begin{aligned} v_{xg1} &\geq v_{xg2} - 1 \\ v_{xg2} &\geq v_{xg3} - 1. \end{aligned} \quad (13)$$

A Figura 3 mostra a forma usual de definir os sinais modulantes v_{xg1} , v_{xg2} , v_{xg3} bem como as portadoras $\{v_{car}^1, v_{car}^2, v_{car}^3\}$. Deve ser ressaltado que essa forma de selecionar os sinais modulantes reduz a THD das tensões de saída, mas não garante o equilíbrio das tensões dos capacitores ou a redução das ondulações de baixa frequência nas tensões sobre os capacitores do barramento CC, o que pode comprometer a operação do conversor multinível.

A Figura 4 mostra os sinais modulantes v_{ag1} , v_{ag2} , v_{ag3} e os sinais de comando dos interruptores s_{1x} , s_{2x} , s_{3x} , em um período de comutação, onde $x = \{a, b, c\}$. Da observação das Figura 4 e Figura 5 nota-se que em um período de comutação existem alguns intervalos onde as correntes de fase contribuem para as correntes i_{01} e i_{02} da Figura 1. Dependendo da estratégia de modulação utilizada estas correntes podem levar as tensões dos capacitores a severos desequilíbrios.

Em um intervalo de comutação T_s , os tempos t_1 , t_2 e t_3 da Figura 4 podem ser escritos como:

$$\begin{aligned} t_3 &= v_{xg1} T_s / 2 \\ t_2 &= (v_{xg2} - 1) T_s / 2 \\ t_1 &= (v_{xg3} - 2) T_s / 2. \end{aligned} \quad (14)$$

Por outro lado, as correntes médias i_{01} e i_{02} em um período

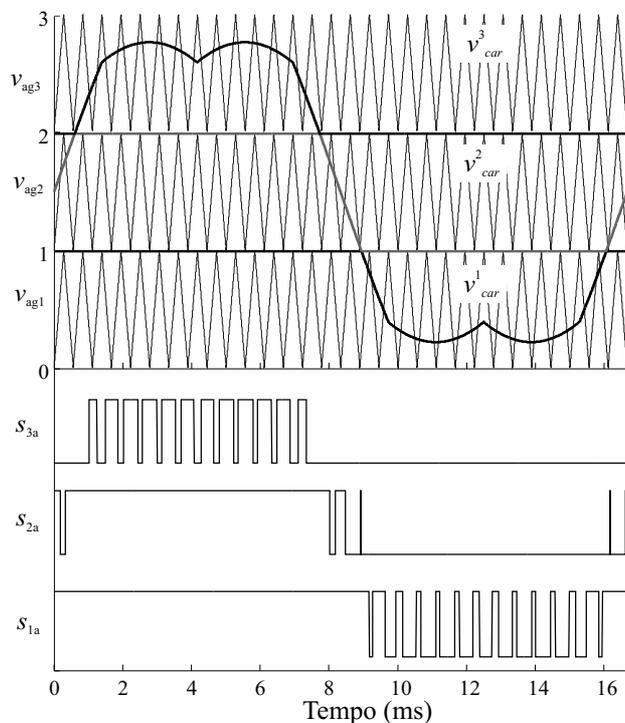


Fig. 3. Sinais modulantes v_{xg1} , v_{xg2} , v_{xg3} utilizados pela modulação convencional, juntamente com os sinais portadoras v_{car}^1 , v_{car}^2 , v_{car}^3 e os sinais de comando para os interruptores s_{1a} , s_{2a} e s_{3a} .

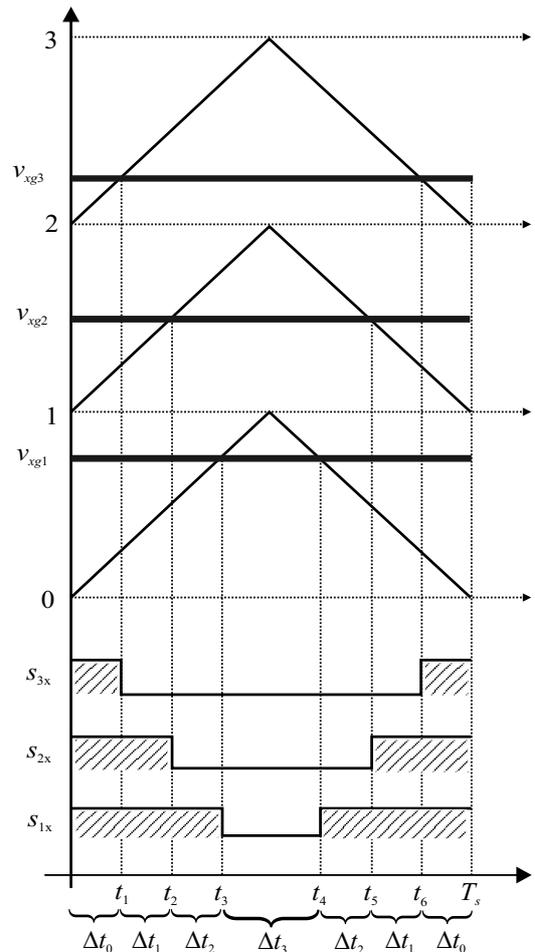


Fig. 4. Sinais modulantes, portadoras para PWM regular simétrico, e sinais de comando dos interruptores.

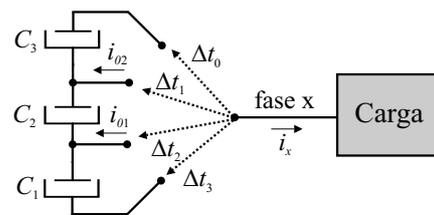


Fig. 5. Diferentes níveis para conexão da fase x .

de comutação podem ser escritas como:

$$\bar{I}_{0p} = \frac{1}{T_s} \int_0^{T_s} i_{op} dt = 0, \quad (15)$$

onde os nós são indicados pelo subíndice p , ou seja, $p = \{1, 2\}$ para o conversor da Figura 1.

Note pela Figura 4 e pela Figura 5 que a contribuição da corrente de fase para as correntes i_{01} e i_{02} são: nos intervalos Δt_2 , $i_{01} = -i_x$ e nos intervalos Δt_1 , $i_{02} = -i_x$. Nos outros intervalos i_{01} e i_{02} serão nulas. Então, em um período de

comutação tem-se:

$$\begin{aligned}\bar{I}_{01x} &= \frac{1}{T_s} (-2i_x \Delta t_2) dt \rightarrow \bar{I}_{01x} = i_x (v_{xg2} - v_{xg1} - 1) \\ \bar{I}_{02x} &= \frac{1}{T_s} (-2i_x \Delta t_1) dt \rightarrow \bar{I}_{02x} = i_x (v_{xg3} - v_{xg2} - 1).\end{aligned}\quad (16)$$

Assim, em sistemas a três fios as correntes totais \bar{I}_{01} e \bar{I}_{02} devido às três fases podem ser escritas como:

$$\begin{aligned}\bar{I}_{01} &= \sum_{x=\{a,b,c\}} i_x (v_{xg2} - v_{xg1} - 1) \\ \bar{I}_{02} &= \sum_{x=\{a,b,c\}} i_x (v_{xg3} - v_{xg2} - 1).\end{aligned}\quad (17)$$

Para eliminar as ondulações de baixa frequência de tensão sobre os capacitores do barramento CC, deve-se fazer com que as correntes \bar{I}_{C1} , \bar{I}_{C2} e \bar{I}_{C3} sejam nulas. Assumindo que as capacitâncias associadas aos capacitores do barramento CC sejam iguais, e que a tensão do barramento CC v_{cc} seja constante em um período T_s , as correntes \bar{I}_{C1} , \bar{I}_{C2} e \bar{I}_{C3} podem ser escritas como combinação das correntes i_{01} e i_{02} , ou seja:

$$\begin{bmatrix} \bar{I}_{C1} \\ \bar{I}_{C2} \\ \bar{I}_{C3} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 2 & 1 & 1 \\ -1 & 1 & 1 \\ -1 & -2 & 1 \end{bmatrix} \begin{bmatrix} \bar{I}_{01} \\ \bar{I}_{02} \\ 0 \end{bmatrix}.\quad (18)$$

Substituindo (17) em (18) pode-se obter as correntes médias em um período T_s sobre os capacitores C_1 e C_2 :

$$\begin{aligned}\bar{I}_{C1} &= (i_a/3) (-2v_{ag1} + v_{ag2} + v_{ag3} - 3) + \\ &+ (i_b/3) (-2v_{bg1} + v_{bg2} + v_{bg3} - 3) + \\ &+ (i_c/3) (-2v_{cg1} + v_{cg2} + v_{cg3} - 3); \\ \bar{I}_{C2} &= (i_a/3) (v_{ag1} - 2v_{ag2} + v_{ag3}) + \\ &+ (i_b/3) (v_{bg1} - 2v_{bg2} + v_{bg3}) + \\ &+ (i_c/3) (v_{cg1} - 2v_{cg2} + v_{cg3}).\end{aligned}\quad (19)$$

Uma vez que em sistemas a três fios $i_a + i_b + i_c = 0$, para eliminar as ondulações de baixa frequência nas tensões dos capacitores do barramento CC as seguintes parcelas de (19) devem ser igualadas:

$$\begin{aligned}(-2v_{ag1} + v_{ag2} + v_{ag3} - 3) &= (-2v_{bg1} + v_{bg2} + v_{bg3} - 3) = \\ &= (-2v_{cg1} + v_{cg2} + v_{cg3} - 3) \text{ e} \\ (v_{ag1} - 2v_{ag2} + v_{ag3}) &= (v_{bg1} - 2v_{bg2} + v_{bg3}) = \\ &= (v_{cg1} - 2v_{cg2} + v_{cg3}).\end{aligned}\quad (20)$$

A partir das equações (9) e (20), pode-se escrever na forma matricial:

$$M \cdot \begin{bmatrix} v_{ag1} \\ v_{ag2} \\ v_{ag3} \\ v_{bg1} \\ v_{bg2} \\ v_{bg3} \\ v_{cg1} \\ v_{cg2} \\ v_{cg3} \end{bmatrix} = \begin{bmatrix} v_{ag} + 3 \\ v_{bg} + 3 \\ v_{cg} + 3 \\ 0 \\ 0 \\ 0 \\ 0 \\ v_{m1} \\ v_{m2} \end{bmatrix}\quad (21)$$

onde:

$$M = \begin{bmatrix} 1 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & 1 \\ -2 & 1 & 1 & 2 & -1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & -2 & 1 & 1 & 2 & -1 & -1 \\ 1 & -2 & 1 & -1 & 2 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & -2 & 1 & -1 & 2 & -1 \\ a1 & a2 & a3 & a4 & a5 & a6 & a7 & a8 & a9 \\ b1 & b2 & b3 & b4 & b5 & b6 & b7 & b8 & b9 \end{bmatrix}\quad (22)$$

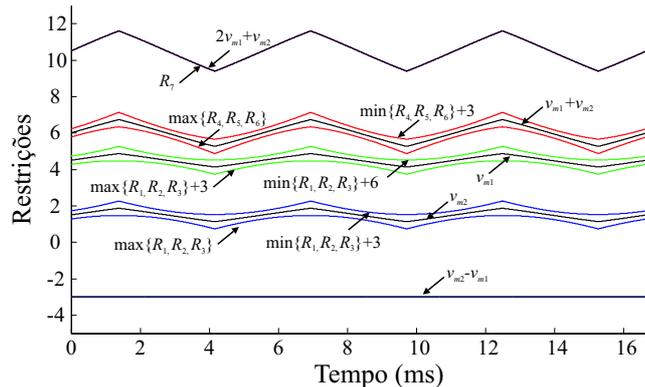
Note que duas variáveis v_{m1} e v_{m2} foram introduzidas para poder expressar unicamente o vetor das tensões modulantes com as variáveis do lado esquerdo de (21). Os elementos das duas últimas linhas de M devem ser escolhidos de forma a assegurar que a matriz M seja não singular. Fazendo: $a2=1$, $a5=1$, $a8=1$, $b1=1$, $b4=1$, $b7=1$, e o restante dos elementos igual a zero, essa condição é satisfeita. A definição dos sinais modulantes está associada a escolha adequada de v_{m1} e v_{m2} .

Multiplicando ambos os lados de (21) por M^{-1} tem-se:

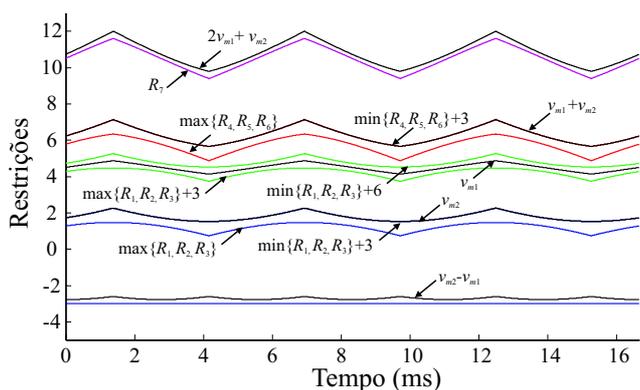
$$\begin{aligned}v_{ag1} &= (1/9) (3v_{m2} + 2v_{ag} - v_{bg} - v_{cg}) \\ v_{ag2} &= (1/9) (3v_{m1} + 2v_{ag} - v_{bg} - v_{cg}) \\ v_{ag3} &= (1/9) (-3v_{m1} - 3v_{m2} + 5v_{ag} + 2v_{bg} + 2v_{cg} + 27) \\ v_{bg1} &= (1/9) (3v_{m2} - v_{ag} + 2v_{bg} - v_{cg}) \\ v_{bg2} &= (1/9) (3v_{m1} - v_{ag} + 2v_{bg} - v_{cg}) \\ v_{cg3} &= (1/9) (-3v_{m1} - 3v_{m2} + 2v_{ag} + 5v_{bg} + 2v_{cg} + 27) \\ v_{cg1} &= (1/9) (3v_{m2} - v_{ag} - v_{bg} + 2v_{cg}) \\ v_{cg2} &= (1/9) (3v_{m1} - v_{ag} - 2v_{bg} + 2v_{cg}) \\ v_{cg3} &= (1/9) (-3v_{m1} - 3v_{m2} + 2v_{ag} + 2v_{bg} + 5v_{cg} + 27)\end{aligned}\quad (23)$$

Substituindo (23) nas desigualdades (12) e (13), pode-se escrever as seguintes restrições para a escolha de v_{m1} e v_{m2} :

$$\begin{aligned}\text{i)} & R_1 + 3 \leq v_{m1} \leq R_1 + 6 \\ \text{ii)} & R_2 + 3 \leq v_{m1} \leq R_2 + 6 \\ \text{iii)} & R_3 + 3 \leq v_{m1} \leq R_3 + 6 \\ \text{iv)} & R_1 \leq v_{m2} \leq R_1 + 3 \\ \text{v)} & R_2 \leq v_{m2} \leq R_2 + 3 \\ \text{vi)} & R_3 \leq v_{m2} \leq R_3 + 3 \\ \text{vii)} & R_4 \leq v_{m1} + v_{m2} \leq R_4 + 3 \\ \text{viii)} & R_5 \leq v_{m1} + v_{m2} \leq R_5 + 3 \\ \text{ix)} & R_6 \leq v_{m1} + v_{m2} \leq R_6 + 3 \\ \text{x)} & v_{m2} - v_{m1} \geq -3 \\ \text{xi)} & 2v_{m1} + v_{m2} \geq R_7\end{aligned}\quad (24)$$



(a)



(b)

Fig. 6. Limites para a definição dos graus de liberdade v_{m1} e v_{m2} .
(a) para o caso i), (b) para o caso ii)

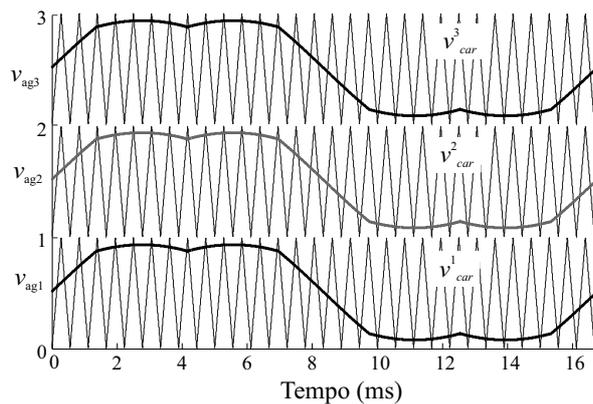
onde:

$$\begin{aligned}
 R_1 &= (1/3) (-2v_{ag} + v_{bg} + v_{cg}) \\
 R_2 &= (1/3) (v_{ag} - 2v_{bg} + v_{cg}) \\
 R_3 &= (1/3) (v_{ag} + v_{bg} - 2v_{cg}) \\
 R_4 &= (1/3) (5v_{ag} + 2v_{bg} + 2v_{cg}) \\
 R_5 &= (1/3) (2v_{ag} + 5v_{bg} + 2v_{cg}) \\
 R_6 &= (1/3) (2v_{ag} + 2v_{bg} + 5v_{cg}) \\
 R_7 &= v_{ag} + v_{bg} + v_{cg} + 6
 \end{aligned} \quad (25)$$

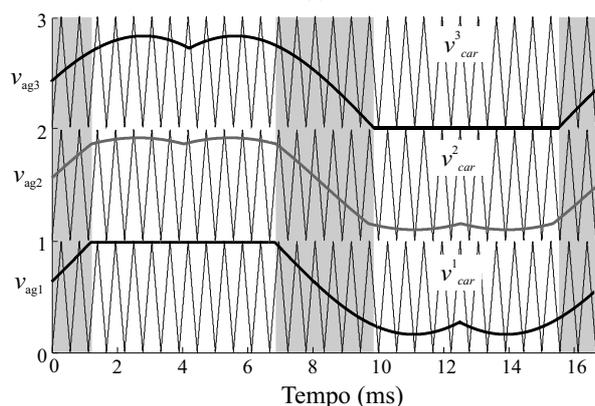
A escolha dos graus de liberdade v_{m1} e v_{m2} pode ser feita por mais de uma maneira, desde que sejam atendidas as restrições da equação (24). Essas restrições foram obtidas para assegurar que sejam nulas as correntes \bar{I}_{C1} , \bar{I}_{C2} e \bar{I}_{C3} . Além disso, a adequada escolha dos graus de liberdade pode resultar em um reduzido número de comutações dos interruptores de potência. Duas escolhas para v_{m1} e v_{m2} são apresentadas em (26).

$$\begin{aligned}
 \text{i)} & \begin{cases} v_{m2} = (\max\{R_1, R_2, R_3\} + 3 + \min\{R_1, R_2, R_3\}) / 2 \\ v_{m1} = (3 + \max\{R_1, R_2, R_3\} + 6 + \min\{R_1, R_2, R_3\}) / 2 \end{cases} \\
 \text{ii)} & \begin{cases} v_{m2} = (3 + \min\{R_1, R_2, R_3\}) \\ v_{m1} = (3 + \min\{R_4, R_5, R_6\} - v_{m2}) \end{cases}
 \end{aligned} \quad (26)$$

A primeira escolha para v_{m1} e v_{m2} é mostrada na Figura 6.a e a segunda escolha é mostrada na Figura 6.b.



(a)



(b)

Fig. 7. Sinais modulantes v_{xg1} , v_{xg2} , v_{xg3} juntamente com as portadoras v_{car}^1 , v_{car}^2 , v_{car}^3 : (a) para o caso i), (b) para o caso ii). Em cinza, são as regiões que permitem a restauração do equilíbrio das tensões dos capacitores sem um relativo aumento do número de comutações.

Uma vez escolhidos os graus de liberdade, v_{m1} e v_{m2} , basta substituí-los na equação (23) para a obtenção dos sinais modulantes.

A Figura 7 mostra os sinais modulantes v_{ag1} , v_{ag2} , v_{ag3} para a fase a , gerados pelos dois métodos considerados, juntamente com as portadoras v_{car}^1 , v_{car}^2 , v_{car}^3 .

Através da primeira escolha de v_{m1} e v_{m2} apresentada, obtém-se os sinais modulantes v_{ag1} , v_{ag2} , v_{ag3} mostrados na Figura 7.a. Com essa escolha, há um aumento significativo do número de comutações, já que os interruptores comutam em grande parte do período. A segunda escolha de v_{m1} e v_{m2} , por sua vez apresenta instantes onde alguns interruptores não comutam (Figura 7.b), reduzindo-se assim o número de comutações quando comparado com a escolha anterior. Com as duas escolhas de v_{m1} e v_{m2} garante-se o equilíbrio e ausência de oscilações de baixa frequência nas tensões dos capacitores.

III. COMPENSAÇÃO DE DESEQUILÍBRIOS NAS TENSÕES DOS CAPACITORES DO BARRAMENTO CC

Utilizando a técnica de modulação proposta garante-se que a soma das correntes que circula nos capacitores do barramento CC é nula, consequentemente as tensões médias

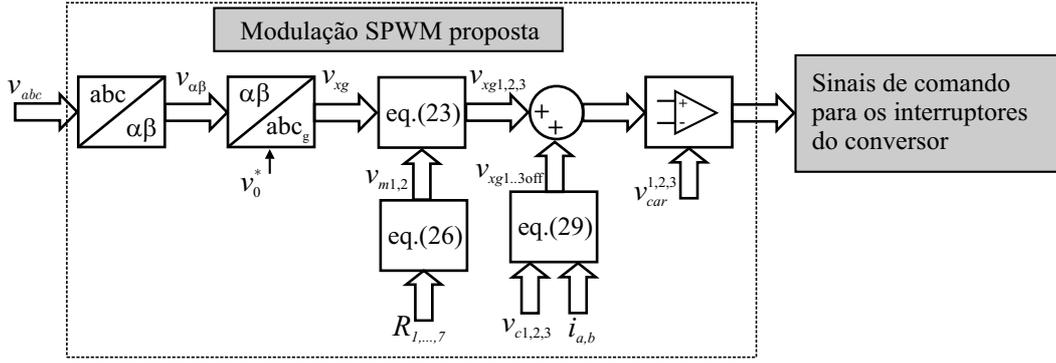


Fig. 8. Diagrama da modulação proposta.

sobre esses capacitores se tornam constantes. Teoricamente, se as condições iniciais das tensões dos capacitores forem iguais, elas permanecerão iguais durante a operação do conversor. Entretanto, sabe-se que na prática existem não idealidades nos componentes que podem fazer com que as tensões desequilibrem-se ao longo do tempo. Então, para evitar esse efeito deve ser utilizada alguma estratégia de compensação.

Um método de compensação pode ser efetuado a partir do deslocamento vertical dos sinais modulantes [18], entretanto é utilizado apenas em conversores de três níveis.

Neste trabalho é proposta a utilização de sinais auxiliares, aqui definidos como *off-set*, que são função das diferenças de tensão entre os capacitores e dos sinais das correntes de fase. Sejam definidos os erros ϵ_1 e ϵ_2 que quantificam as diferença de tensão entre os capacitores do barramento CC.

$$\begin{aligned}\epsilon_1 &= (v_{C1} - v_{C2}) \\ \epsilon_2 &= (v_{C2} - v_{C3})\end{aligned}\quad (27)$$

Assim, a partir de (17) e (18) pode-se obter uma relação entre os sinais modulantes e as correntes de fase com as correntes que circulam nos capacitores:

$$\begin{aligned}\sum_{x=\{a,b,c\}} i_x (v_{xg2} - v_{xg1} - 1) &= i_{C1} - i_{C2} \\ \sum_{x=\{a,b,c\}} i_x (v_{xg3} - v_{xg2} - 1) &= i_{C2} - i_{C3}\end{aligned}\quad (28)$$

Com intuito de derivar uma lei de controle para restaurar o equilíbrio entre as tensões dos capacitores do barramento CC vamos assumir que a corrente i_x seja maior que zero. Então, aumentando-se v_{xg1} diminui-se ϵ_1 . De forma semelhante, aumentando-se v_{xg3} aumenta-se ϵ_2 . Por outro lado, aumentando-se v_{xg2} aumenta-se ϵ_1 , mas diminui-se ϵ_2 .

Assim propõe-se a seguinte lei de controle para restaurar o equilíbrio das tensões do barramento CC.

$$\begin{aligned}v_{xg1_{off}} &= k_p \epsilon_1 \text{sign}(i_x) \\ v_{xg2_{off}} &= k_p \epsilon_2 \text{sign}(i_x) - k_p \epsilon_1 \text{sign}(i_x) \\ v_{xg3_{off}} &= -k_p \epsilon_2 \text{sign}(i_x)\end{aligned}\quad (29)$$

Note que, a lei de controle proposta não altera as tensões produzidas v_{ag} , v_{bg} e v_{cg} , como pode ser visto, substituindo (29) em (9).

Ainda, para não haver um incremento do número de comutações dos interruptores de potência durante a compensação, os sinais de *off-set* devem ser aplicados somente nos intervalos onde nenhum dos sinais modulantes estejam grampeados a um determinado nível. Estas regiões estão destacadas em cinza na Figura 7.

A Figura 8 mostra um diagrama da modulação proposta, com a lei de controle proposta de equilíbrio das tensões dos capacitores do barramento CC.

IV. EXTENSÃO DA METODOLOGIA PROPOSTA PARA CONVERSORES COM DIODOS DE GRAMPEAMENTO COM m NÍVEIS

Nesta seção será apresentada uma extensão da metodologia de modulação proposta para conversores com diodos de grampeamento com m de níveis, para $m \geq 3$. O conversor com m níveis da Figura 9 apresenta $(m-1)$ capacitores do barramento CC. Para a modulação são utilizados $(m-1)$ sinais modulantes por fase e $(m-1)$ portadoras. A decomposição dos sinais modulantes para as três fases do conversor com m níveis

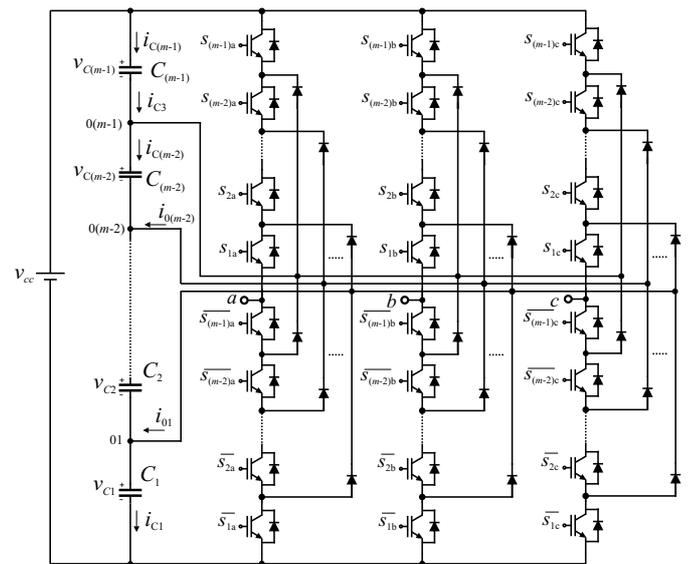


Fig. 9. Topologia do conversor com diodos de grampeamento com m níveis.

é obtida por:

$$\begin{aligned} v_{ag} &= -(m-1) + v_{ag(m-1)} + v_{ag(m-2)} + \dots + v_{ag1} \\ v_{bg} &= -(m-1) + v_{bg(m-1)} + v_{bg(m-2)} + \dots + v_{bg1} \\ v_{cg} &= -(m-1) + v_{cg(m-1)} + v_{cg(m-2)} + \dots + v_{cg1}, \end{aligned} \quad (30)$$

onde os sinais modulantes $v_{xg(m-1)}, v_{xg(m-2)}, \dots, v_{xg1}$ são comparados com as $(m-1)$ portadoras $v_{car}^{(m-1)}, v_{car}^{(m-2)}, \dots, v_{car}^1$, para produzir os estados de condução dos pares de interruptores $\{s_{(m-2)x}, \overline{s_{(m-2)x}}\}, \{s_{(m-1)x}, \overline{s_{(m-1)x}}\}, \dots, \{s_{1x}, \overline{s_{1x}}\}$ para $x = \{a, b, c\}$.

A partir da comparação dos sinais modulantes com as portadoras pode ser escrito:

$$\begin{aligned} \text{Se } v_{xg1} > v_{car}^1, \text{ então } s_{1x} = 1, \text{ caso contrário, } s_{1x} = 0; \\ & \quad \vdots \quad \quad \quad \vdots \quad \quad \quad \vdots \quad \quad \quad \vdots \end{aligned} \quad (31)$$

$$\text{Se } v_{xg(m-2)} > v_{car}^{(m-2)}, \text{ então } s_{(m-2)x} = 1, \text{ caso contrário, } s_{(m-2)x} = 0;$$

$$\text{Se } v_{xg(m-1)} > v_{car}^{(m-1)}, \text{ então } s_{(m-1)x} = 1, \text{ caso contrário, } s_{(m-1)x} = 0.$$

Ainda, para que o conversor opere na região linear, devem ser satisfeitas as seguintes desigualdades:

$$\begin{aligned} 0 &\leq v_{xg1} \leq 1 \\ & \quad \vdots \quad \quad \quad \vdots \\ (m-3) &\leq v_{xg(m-2)} \leq (m-2) \\ (m-2) &\leq v_{xg(m-1)} \leq (m-1) \end{aligned} \quad (32)$$

As restrições da equação (33) devem ser satisfeitas para que o conversor apresente somente os estados de condução desejados.

$$\begin{aligned} v_{xg1} &\geq v_{xg2} - 1 \\ & \quad \vdots \quad \quad \quad \vdots \\ v_{xg(m-3)} &\geq v_{xg(m-2)} - 1 \\ v_{xg(m-2)} &\geq v_{xg(m-1)} - 1 \end{aligned} \quad (33)$$

Ainda, as correntes médias que entram nos nós do divisor capacitivo, sendo $p = 1, 2, \dots, (m-2)$, podem ser escritas como:

$$\begin{aligned} \bar{I}_{01} &= \sum_{x=\{a,b,c\}} i_x (v_{xg2} - v_{xg1} - 1) \\ & \quad \vdots \quad \quad \quad \vdots \\ \bar{I}_{0(m-2)} &= \sum_{x=\{a,b,c\}} i_x (v_{xg(m-1)} - v_{xg(m-2)} - 1) \end{aligned} \quad (34)$$

Para eliminar as ondulações de baixa frequência de tensão sobre os capacitores do barramento CC, deve-se fazer com que as correntes $\bar{I}_{C1}, \bar{I}_{C2}, \dots, \bar{I}_{C(m-1)}$ sejam nulas. Essas correntes podem ser escritas como combinação das correntes $i_{01}, i_{02}, \dots, i_{0(m-2)}$:

$$\begin{bmatrix} i_{c1} \\ i_{c2} \\ \vdots \\ i_{c(m-2)} \\ i_{c(m-1)} \end{bmatrix} = \frac{1}{m-1} \begin{bmatrix} (m-2) & (m-3) & \dots & 1 & 1 \\ -1 & (m-3) & & \vdots & \vdots \\ \vdots & -2 & \ddots & & \\ \vdots & \vdots & & 1 & 1 \\ -1 & -2 & \dots & -(m-2) & 1 \end{bmatrix} \begin{bmatrix} i_{01} \\ i_{02} \\ \vdots \\ i_{0(m-2)} \\ 0 \end{bmatrix} \quad (35)$$

Substituindo (34) em (35) pode-se obter as correntes médias em um período T_s sobre os capacitores C_1 e $C_2, \dots, C_{(m-1)}$. De maneira similar aos procedimentos realizados para a modulação aplicada ao conversor com quatro níveis pode-se chegar à forma matricial que relaciona os sinais modulantes com os graus de liberdade. Além disso, é possível encontrar $(m-2)$ graus de liberdade. Através da escolha adequada destes graus de liberdade, é possível eliminar as ondulações de baixa frequência presentes nas tensões dos capacitores do barramento CC para um conversor com m níveis.

V. RESULTADOS DE SIMULAÇÃO

Com o objetivo de mostrar a boa performance do método de modulação proposto algumas simulações foram realizadas.

Para realizar uma comparação entre o padrão PWM das tensões linha produzido pelo método SPWM proposto com o padrão PWM gerado pela modulação SPWM convencional, foi utilizada a capacitância do barramento CC infinita ($C_1 = C_2 = C_3 = C \cong \infty$). Os parâmetros do conversor com diodos de grameamento de quatro níveis são mostrados na Tabela I e referem-se ao acionamento de uma máquina de indução de média tensão.

TABLE I
Parâmetros do circuito

Potência nominal	5,4 MVA
Tensão nominal de linha	6900 V
Corrente nominal	450 A
Tensão do barramento CC	11000 V
Frequência fundamental	60 Hz
Frequência das portadoras	3 kHz

Para estabelecer uma comparação entre os dois métodos serão utilizados dois índices de desempenho. O primeiro é a taxa de distorção harmônica das tensões de saída, THD. O segundo é o fator de distorção de primeira ordem, DF1, que é um índice de desempenho proporcional à taxa de distorção harmônica das correntes de saída do conversor quando utilizado um filtro de primeira ordem [22].

$$DF1 = 100 \sqrt{\sum_{n=2}^{\infty} \left(\frac{V_n}{n} \right)^2}, \quad (36)$$

onde V_n é a tensão de linha de saída do conversor.

Para o propósito da comparação entre as duas estratégias de modulação foram escolhidos dois índices de modulação em amplitude: 0,85 com os resultados mostrados na Figura 10 e 0,2 mostrados na Figura 11. As Figuras 10.a e 11.a mostram os sinais modulantes para o método SPWM proposto. As Figuras 10.b e 11.b mostram o padrão PWM de linha e o seu espectro harmônico resultante é apresentado pelas Figuras 10.c 11.c. Já a Figuras 10.d e 11.d mostram os sinais modulantes para o método SPWM convencional. As Figuras 10.e e 11.e mostram o padrão PWM de linha e o espectro harmônico resultante é apresentado pelas Figuras 10.f e 11.f.

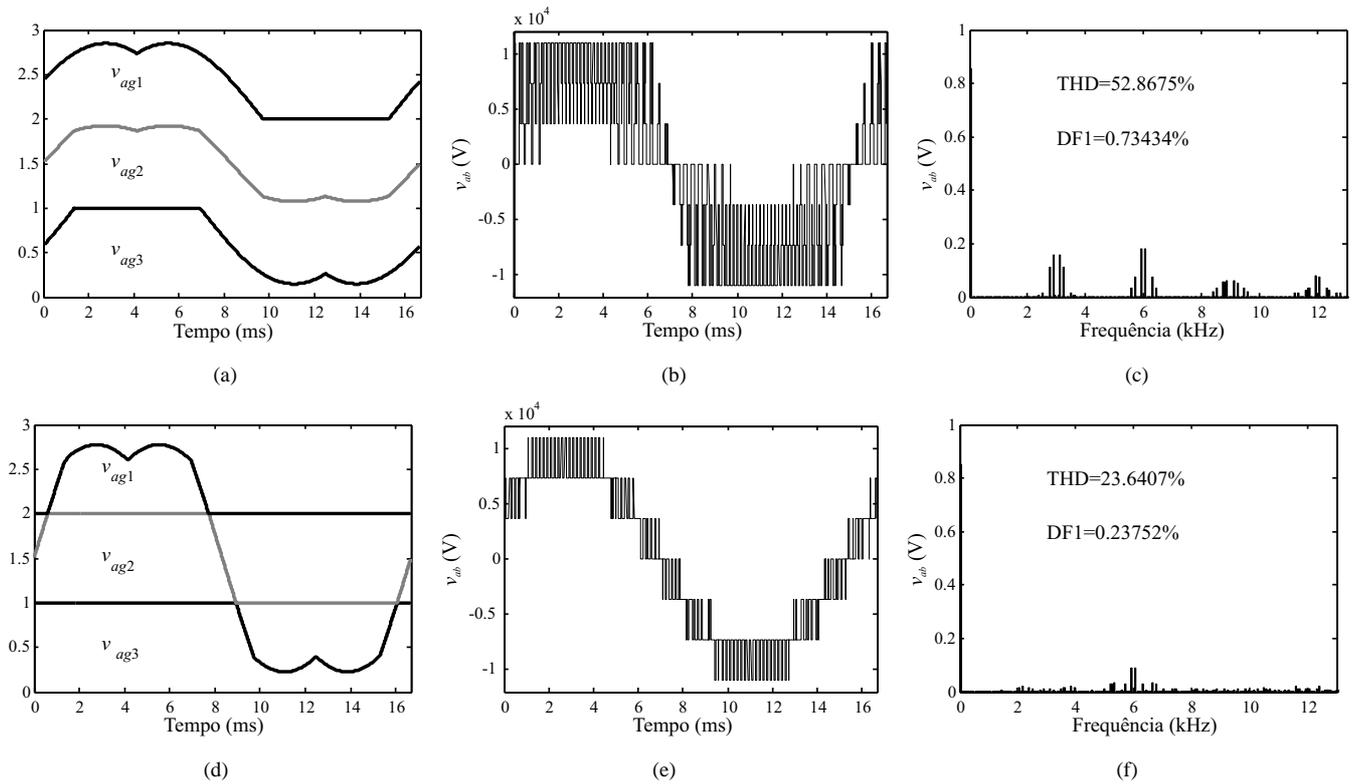


Fig. 10. Sinais modulantes v_{ag1} , v_{ag2} e v_{ag3} , a tensão de linha v_{ab} e o espectro de frequência de v_{ab} , para índice de modulação $m = 0,85$, $f_s = 3\text{kHz}$, $C \cong \infty$, carga RL com FP=0,7.(a), (b), (c) SPWM proposto. (d), (e), (f) SPWM convencional.

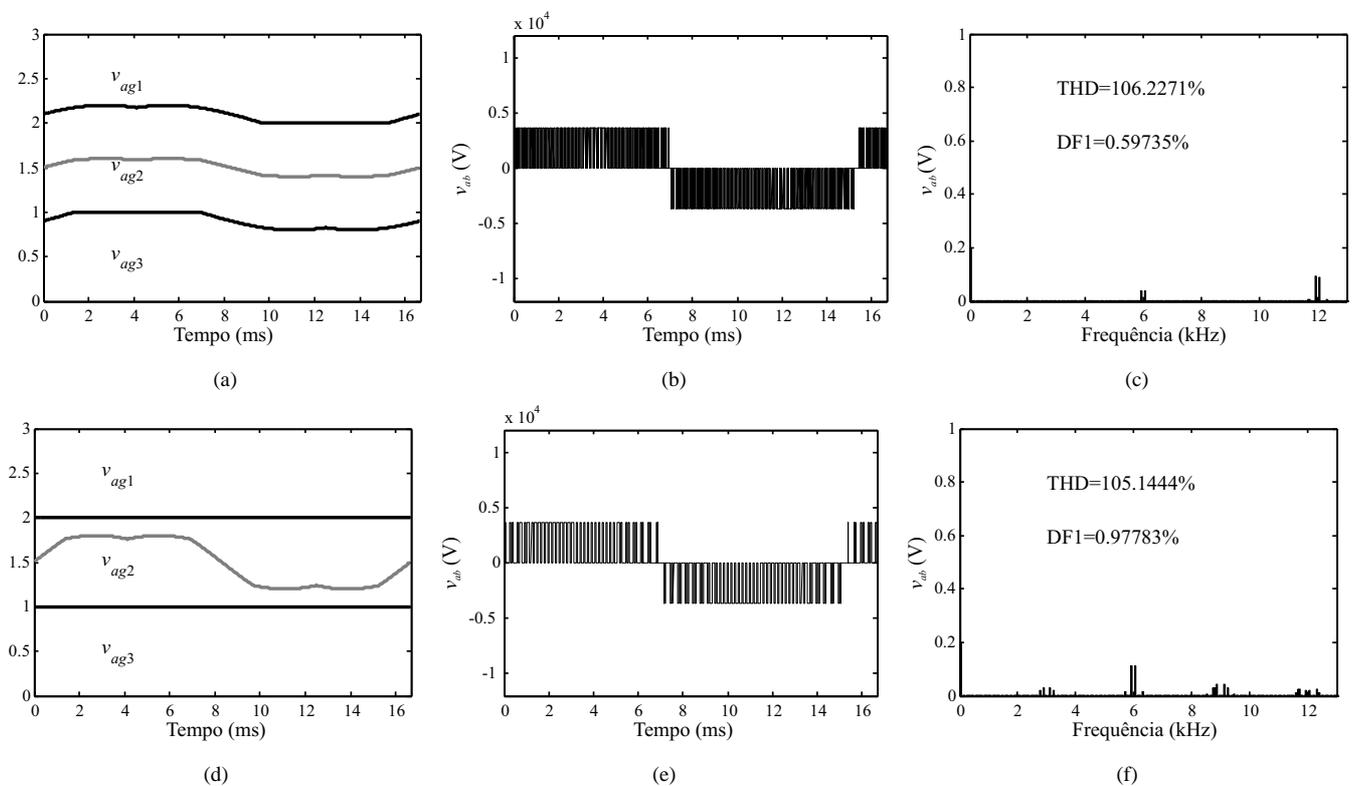
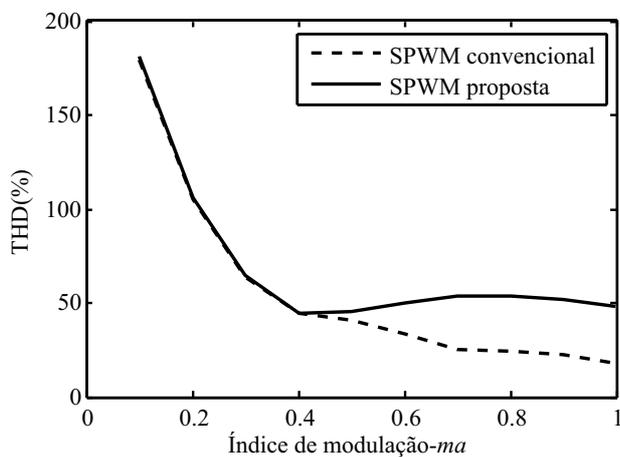


Fig. 11. Sinais modulantes v_{ag1} , v_{ag2} e v_{ag3} , a tensão de linha v_{ab} e o espectro de frequência de v_{ab} , para índice de modulação $m = 0,2$, $f_s = 3\text{kHz}$, $C \cong \infty$, carga RL com FP=0,7.(a), (b), (c) SPWM proposto. (d), (e), (f) SPWM convencional.

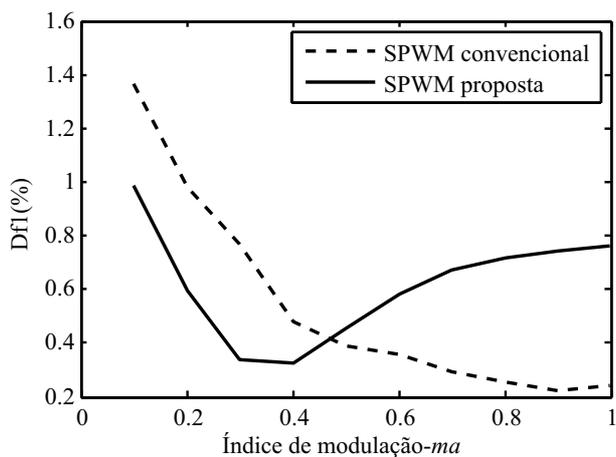
As Figuras 12.a e 12.b mostram respectivamente a taxa de distorção harmônica total da tensão de linha v_{ab} , e o fator de distorção de primeira ordem DF1, para ambos os métodos na região linear de operação do conversor.

Note que para índices de modulação acima de 0,45 o método de modulação proposto apresenta maiores valores de THD e DF1 que o método SPWM convencional. Entretanto para índices de modulação abaixo de 0,45, a estratégia proposta apresenta menores valores de DF1 que os apresentados pela estratégia SPWM convencional.

Deve ser ressaltado que para assegurar o equilíbrio das tensões e a eliminação das ondulações de baixa frequência nas tensões dos capacitores do barramento CC, penalizou-se a THD das tensões de saída, quando comparado com as técnicas SPWM convencionais. Além disso, o número de comutações apresentado pela metodologia SPWM proposta é de aproximadamente o dobro daquele apresentado pela metodologia SPWM convencional. O incremento do

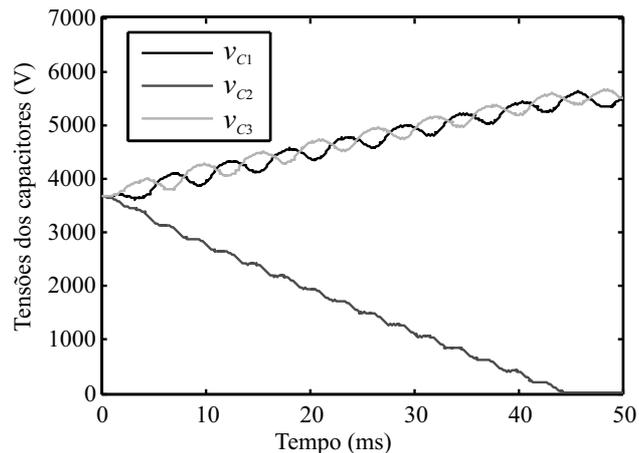


(a)

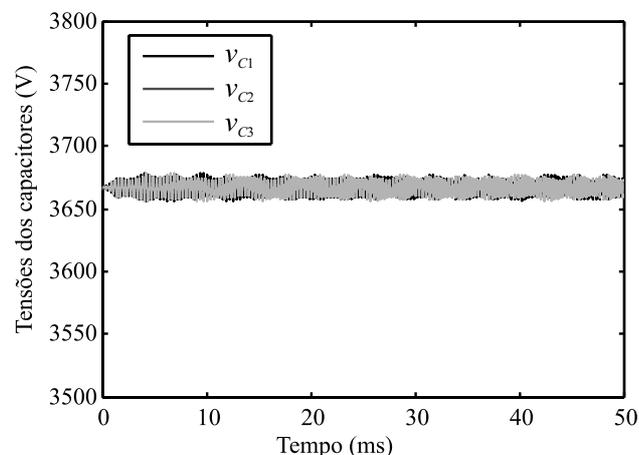


(b)

Fig. 12. Índices de desempenho para as estratégias de modulação SPWM convencional e SPWM proposta com os capacitores do barramento CC $C = \infty$: (a) Taxa de distorção harmônica total da tensão de linha v_{ab} , (b) Fator de distorção de primeira ordem da tensão de linha v_{ab}



(a)



(b)

Fig. 13. Tensões dos capacitores do barramento CC v_{C1} , v_{C2} , v_{C3} , (a) para a estratégia SPWM convencional, (b) para a estratégia SPWM proposta.

número de comutações deve-se ao fato que a modulação SPWM proposta apresenta menores intervalos onde os sinais modulantes estão grampeadas a um determinado nível quando comparado com a metodologia SPWM convencional.

Supondo que a capacitância do barramento CC seja um fator limitante, utilizou-se $C=1000 \mu\text{F}$ para cada capacitor do barramento CC e uma carga RL com fator de potência de 0,7.

A Figura 13 mostra as tensões v_{C1} , v_{C2} , v_{C3} dos capacitores do barramento CC para ambas as estratégias de modulação. Note pela Figura 13.b, referente ao uso do método SPWM proposto, que não há desequilíbrios entre essas tensões, entretanto quando utilizada a estratégia SPWM convencional (Figura 13.a), as tensões dos capacitores desequilibram-se completamente.

A Figura 14 mostra a restauração do equilíbrio das tensões v_{C1} , v_{C2} , v_{C3} do barramento CC com a utilização do método de modulação proposto. Note que em um reduzido intervalo de tempo as tensões dos capacitores se tornam iguais a partir de condições iniciais diferentes.

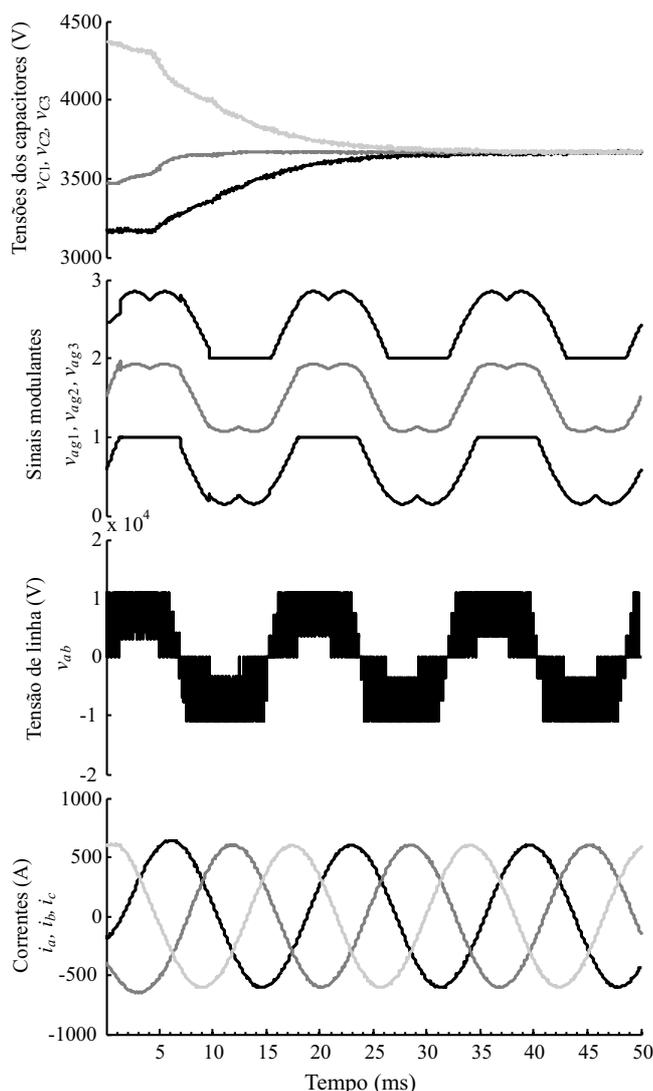


Fig. 14. : Restauração do equilíbrio das tensões dos capacitores do barramento CC: (a) v_{C1} , v_{C2} , v_{C3} . (b) sinais modulantes, (c) Tensão de linha v_{ab} , (d) correntes de fase.

VI. CONCLUSÕES

Uma nova estratégia de modulação PWM para conversores quatro níveis com diodos de grameamento foi apresentada neste artigo. A divisão dos sinais modulantes permite a obtenção de graus de liberdade suficientes equilibrar as tensões dos capacitores do barramento CC, bem como eliminar as ondulações de baixa frequência presentes nestas tensões. Além disso, a estratégia proposta permite o controle das tensões através de um algoritmo que compensa um possível desequilíbrio introduzido por não idealidades dos componentes envolvidos. Uma desvantagem associada a este método é a penalização da THD das tensões de saída e do número de comutações dos interruptores de potência. Ainda, a estratégia proposta não aborda a operação do conversor na região de sobremodulação. A extensão do método de modulação proposto para conversores com m níveis é mostrado em detalhes, apresentando as principais equações necessárias para sua implementação. Os

resultados apresentados demonstram a boa performance do método quanto ao equilíbrio das tensões dos capacitores do barramento CC.

AGRADECIMENTOS

Os autores gostariam de agradecer à CAPES e ao CNPQ pelo apoio financeiro.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] J. Rodriguez, Jih-Sheng Lai, and F. Z. Peng, "Multilevel inverters: a survey of topologies, controls, and applications", *IEEE Transactions on Industrial Electronics*, vol. 26, no. 4, pp. 724-738, August 2002.
- [2] Jih-Sheng Lai and F. Z. Peng, "Multilevel converters-a new breed of power converters", *IEEE Transactions on Industry Applications*, vol. 32, no. 3, pp. 509-517, May/June 1996.
- [3] P. Barbosa, P. Steimer, J. Steinke, M. Winkelkemper, and N. Celanovic, "Active-neutral-point-clamped (ANPC) multilevel converter technology", in *Proc. of EPE*, pp. 1-10, 2005.
- [4] A. Nabae, I. Takahashi, and H. Akagi, "A new neutral-point-clamped PWM inverter", *IEEE Transactions on Industry Applications*, vol. IA-17, no. 5, pp. 518-523, September/October 1981.
- [5] R. H. Baker, "bridge converter circuit", *U. S. Patent 4 270 163*, May 1981.
- [6] R. Rojas, T. Ohnishi, and T. Suzuki, "PWM control method for a four-level inverter", *IEE Proceedings on Electric Power Applications*, vol. 142, no. 6, pp. 390-396, November 1995.
- [7] N. Celanovic and D. Boroyevich, "A comprehensive study of neutral-point voltage balancing problem in three-level neutral-point-clamped voltage source PWM inverters", *IEEE Transactions on Power Electronics*, vol. 15, no. 2, pp. 242-249, March 2000.
- [8] J. H. Seo, C. H. Choi, and D. S. Hyun, "A new simplified space-vector pwm method for three-level inverters", *IEEE Transactions on Power Electronics*, vol. 16, no. 4, pp. 545-550, July 2001.
- [9] A. S. Oliveira Júnior, E. R. C. Silva, and C. B. Jacobina, "Uma abordagem simplificada para modulação por largura de pulso em inversores multiníveis com controle das tensões nos capacitores do barramento cc", *Eletrônica de Potência - SOBRAEP*, vol. 10, no. 2, pp. 57-65, Novembro 2005.
- [10] K. Yamanaka, A.M. Hava, H. Kirino, Y. Tanaka, N. Koga, and T. Kume, "A novel neutral point potential stabilization technique using the information of output current polarities and voltage vector", *IEEE Transactions on Industry Applications*, vol. 38, no. 6, pp. 1572-1580, November/December 2002.
- [11] J. Pou, R. Pindado, and D. Boroyevich, "Voltage-balance limits in four-level diode-clamped converters with passive front ends", in *Proc. of IAS 2002*, vol. 2, pp. 898-902, November 2002.
- [12] A.K. Gupta and A.M. Khambadkone, "A simple space vector PWM scheme to operate a three-level

- NPC inverter at high modulation index including overmodulation region, with neutral point balancing”, *IEEE Transactions on Industry Applications*, vol. 43, no. 3, pp. 751-760, May/June 2007.
- [13] S. Busquets-Monge, J. Bordonau, D. Boroyevich, and S. Somavilla, “The nearest three virtual space vector PWM - a modulation for the comprehensive neutral-point balancing in the three-level NPC inverter”, *IEEE on Power Electronics Letters*, vol. 2, no. 1, pp. 11-15, March 2004.
- [14] S. Busquets-Monge, J. Bordonau, and J. Rocabert, “A virtual-vector pulsewidth modulation for the four-level diode-clamped dc ac converter”, *IEEE Transactions on, Power Electronics*, vol. 23, no. 4, pp. 1964-1972, July 2008.
- [15] S. Ogasawara and H. Akagi, “Analysis of variation of neutral point potential in neutral-point-clamped voltage source PWM inverters”. in *Proc. of IAS*, pp. 965-970, October 1993.
- [16] A. Bendre, G. Venkataramanan, D. Rosene, and V. Srinivasan, “Modeling and design of a neutral-point voltage regulator for a three-level diode-clamped inverter using multiple-carrier modulation”, *IEEE Transactions on Industrial Electronics*, vol. 53, no. 3, pp. 718-726, June 2006.
- [17] G. Borghetti, M. Carpaneto, M. Marchesoni, P. Tenca, and L. Vaccaro, “A new balancing technique with power losses minimization in diode-clamped multilevel converters”, in *Proc. of EPE*, pp. 1-10, September 2007.
- [18] J. Pou, J. Zaragoza, P. Rodriguez, S. Ceballos, V.M. Sala, R.P. Burgos, and D. Boroyevich, “Fast-processing modulation strategy for the neutral-point-clamped converter with total elimination of low-frequency voltage oscillations in the neutral point”, *IEEE Transactions on Industrial Electronics*, vol. 54, no. 4, pp. 2288-2294, August 2007.
- [19] R.M. Tallam, R. Naik, and T.A. Nondahl, “A carrier-based PWM scheme for neutral-point voltage balancing in three-level inverters”, *IEEE Transactions on Industry Applications*, vol. 41, no. 6, pp. 1734-1743, November/December 2005.
- [20] M.J. Ryan, R.D. Lorenz, and R. De Doncker, “Modeling of multileg sine-wave inverters: a geometric approach”, *IEEE Transactions on Industrial Electronics*, vol. 41, no. 6, pp. 1183-1191, December 1999.
- [21] L.M. Tolbert and T.G. Habetler, “Novel multilevel inverter carrier-based PWM method”, *IEEE Transactions on, Industry Applications*, vol. 35, no. 5, pp. 1098-1107, September/October 1999.
- [22] “Prasad N Enjeti, Phoivos D Ziogas, and James F Lindsay”, Programmed PWM techniques to eliminate harmonics: a critical evaluation, *IEEE Transactions on Industrial Electronics*, vol. 26, no. 6, pp. 408-430, September/October 1990.

DADOS BIOGRÁFICOS

Felipe Bovolini Grigoletto nascido em Restinga Seca, Brasil, em 1985 é engenheiro eletricitista (2007) pela Universidade Federal de Santa Maria. Atualmente é aluno de mestrado do programa de Pós-Graduação em Engenharia Elétrica da Universidade Federal de Santa Maria. Suas áreas de interesse incluem eletrônica de potência, controle de processos entre outros.

Humberto Pinheiro, nascido em Santa Maria, Brasil, em 1960 é engenheiro eletricitista (1983) pela Universidade Federal de Santa Maria, Brasil, mestre (1987), pela Universidade Federal de Santa Catarina, Brasil, e Ph.D (1999) pela Concordia University, Canadá. Atualmente é professor associado ao departamento de eletrônica e computação da Universidade Federal de Santa Maria, Brasil. Suas áreas de interesse incluem controle de fontes ininterruptas de energia e sistemas de geração eólica.