

ANÁLISE COMPARATIVA DE CONVERSORES MONOFÁSICOS APLICADOS À CORREÇÃO DE FATOR DE POTÊNCIA

Fernando Beltrame*, Leandro Roggia**, Luciano Schuch**, José Renes Pinheiro**

*Instituto Federal de Educação, Ciência e Tecnologia do Rio Grande do Sul
CEP 98200-000, Ibirubá – RS

**Grupo de Eletrônica de Potência e Controle – GEPOC, Universidade Federal de Santa Maria
CEP 97105-900, Santa Maria – RS, Brasil

e-mail: engbeltrame@gmail.com; roggia@gmail.com; schuch.prof@gmail.com; renes@ctlab.ufsm.br

Resumo - Esse trabalho apresenta um estudo comparativo entre conversores monofásicos aplicados à correção de fator de potência. Os conversores sob análise são o conversor boost, o conversor boost intercalado, e o conversor dual boost. Tais conversores são utilizados como estágio de entrada em fontes de equipamentos da tecnologia da informação. Nesta análise todos os conversores utilizam os mesmos parâmetros de projeto, e foram projetados para apresentarem a mesma taxa de distorção harmônica da corrente de entrada com o intuito de utilizarem o mesmo filtro de entrada. O sistema de controle utilizado é baseado em uma lei de controle de corrente preditiva e um algoritmo para detectar o modo de condução, uma vez que os conversores operam em modo de condução mista. Os parâmetros analisados para a comparação das topologias são: fator de potência, taxa de distorção harmônica da corrente de entrada, perdas nos dispositivos semicondutores e magnéticos, volume dos dissipadores e materiais magnéticos, interferência eletromagnética conduzida, eficiência e custos.

Palavras-Chave – boost, dual boost, intercalado, PFC.

COMPARATIVE ANALYSIS OF HIGH POWER SINGLE-PHASE POWER FACTOR CORRECTION PRE-REGULATORS

Abstract – This work presents a study and a comparative analysis of high power single-phase converters applied to power factor correction. The studied converters are the conventional boost converter, the interleaved boost converter, and the dual boost converter. Such converters are used in front-end modules of information technology equipments. All converters have the same design parameters, and project specifications. Furthermore, the converters were projected to provide the same input current total harmonic distortion, with the goal of using the same input filter. The control system used to perform the PFC is based in predictive current control laws and an algorithm to detect the conduction modes is also used, once the converters operate in mixed conduction mode.

Artigo submetido em 23/09/2010. Revisado em 15/11/2010. Aceito para publicação em 26/11/2010 por recomendação do editor João Onofre P. Pinto.

The analyzed topologies comparison parameters are: power factor, total harmonic distortion, semiconductor and magnetic losses, heat-sinks and magnetics volume, conducted electromagnetic interference, performance and costs.

Keywords - boost, dual boost, interleaved, PFC.

I. INTRODUÇÃO

Com o passar dos anos, o mundo tem observado um elevado aumento no número e na diversidade de cargas elétricas não-lineares nas mais diversas aplicações. Tais cargas contribuem para a injeção de elevado conteúdo harmônico de corrente no sistema elétrico tornando-se um ponto preocupante, pois o fator de potência (FP) torna-se reduzido devido à distorção da forma de onda da corrente.

Os equipamentos relacionados à tecnologia de informação representam uma fatia significativa dessas novas cargas, devido principalmente ao grande avanço ocorrido nessa área. Dentre essas cargas, pode-se citar cargas como centrais de telefonia fixa e móvel (fontes para Telecom), equipamentos para informática, como servidores, redes de computadores e fontes ininterruptas de energia.

Muitas dessas cargas requerem alimentação com tensão e corrente contínuas para seu funcionamento, o que exige algum tipo de conversão da corrente alternada (CA) para corrente contínua (CC), no estágio de entrada, para permitir o provimento de energia a partir do sistema elétrico de tensão alternada. Esta conversão pode ser realizada com o uso de um retificador composto de quatro diodos (ponte retificadora) e um grande elemento capacitivo conectado na saída deste retificador [1-2], funcionando como filtro, com o intuito de reduzir a ondulação da tensão na saída do retificador. Tal combinação (retificador+filtro+carga) caracteriza-se por drenar uma corrente alternada pulsada da rede de energia, com forma de onda não-senoidal, o que resulta em um baixo FP, alto valor de pico da corrente de entrada, distorção na tensão alternada de entrada, injeção de harmônicos na rede, sobreaquecimento em condutores e dispositivos, entre outros problemas [1-3].

Para que a corrente drenada por estes dispositivos apresente uma forma de onda próxima a senoidal e em fase com a tensão da rede elétrica, faz-se necessário a inclusão de filtros ou de um dispositivo que execute a interface entre o equipamento eletro-eletrônico e a rede elétrica. Tal dispositivo é comumente chamado de pré-regulador [3].

O emprego de um conversor pré-regulador para correção do fator de potência (PFC) é uma das diversas soluções utilizadas. O PFC garante que a corrente de entrada siga a forma de onda da tensão da rede elétrica. Estando a corrente e a tensão em fase, tem-se como resultado um alto FP do sistema, tal que a injeção de harmônicos de corrente na rede elétrica, a circulação de reativos e a interferência eletromagnética (EMI) sejam minimizados.

A topologia boost, mostrada na Figura 1, tornou-se a topologia de conversores mais popular dos pré-reguladores para correção do fator de potência [4-6]. Isso se deve principalmente as suas vantagens estruturais, tais como baixo número de componentes ativos, simplicidade no comando e controle, regulação da tensão de saída, possibilidade de adaptação para aplicações com entrada universal de tensão e alta eficiência.

Entretanto, à medida que a potência aumenta, a chave semicondutora deste conversor estará sujeita a maiores níveis de corrente, ocasionando maiores perdas e, com isso, redução do rendimento. Em muitos casos, a solução para minimizar este problema é através da inserção de chaves semicondutoras em paralelo de tal forma que a corrente seja dividida entre elas. No entanto, pode-se extrair mais vantagens do conversor se, além de colocar-se chaves semicondutoras em paralelo, utilizarmos células boost em paralelo, trabalhando de forma intercalada [7-9], conforme apresentado na Figura 2. Tal técnica de intercalamento consiste na distribuição da potência entre conversores boost, conhecidos como células boost, conectadas em paralelo e operando com a mesma frequência, mas com intervalos de comutação defasados entre si. Este fato permite a divisão da corrente entre os semicondutores principais da estrutura, divisão da potência entre as células, redução de perdas por condução, aumento da capacidade de processamento de energia, redução na amplitude da ondulação da corrente de entrada e elevação na frequência da ondulação.

As desvantagens apresentadas por esta topologia estão relacionadas ao aumento do número de componentes com adição de chaves semicondutoras, circuitos de comando, diodos rápidos, sensores de corrente e indutores, acarretando em um aumento de custos. Além disso, há um aumento na complexidade do circuito, se comparado com a topologia boost e pode haver, em certos instantes, quatro semicondutores no caminho principal da corrente.

Outro conversor utilizado como pré-regulador PFC é o conversor dual boost, apresentado na Figura 3, também conhecido como *bridgeless* [10-13]. Este conversor apresenta reduzidas perdas de condução, já que há uma redução do número de componentes semicondutores no caminho do fluxo principal de potência. Comparado ao conversor boost, somente dois semicondutores estarão no caminho do fluxo de potência. Além disso, há uma redução nos esforços de corrente dos semicondutores devido ao fato que cada semicondutor opera somente em meio ciclo de rede [10-11]. Pode ser mencionando ainda, como vantagem, a remoção da ponte retificadora e a localização do indutor boost no lado CA, o qual contribui para redução das perdas no componente magnético. Como desvantagem pode-se destacar a maior complexidade da medição da corrente de entrada, adição de chaves semicondutoras e diodos rápidos e maiores níveis de

EMI conduzida quando comparado aos outros dois conversores [12-13].

Portanto, este artigo apresenta uma análise comparativa das topologias citadas aplicadas à correção do fator de potência. A comparação é realizada com os três conversores operando com as mesmas tensão de entrada, tensão de saída e potência. Os conversores operaram em modo de condução mista, utilizando duas leis de controle, uma para o modo de condução contínua e outra para o modo de condução descontínua. A seleção dos modos de operação é realizada através da utilização de um algoritmo de seleção dos modos. A operação em modo misto proporciona uma baixa THD e um alto fator de potência.

Os parâmetros analisados para a comparação das topologias são: espectro harmônico da corrente de entrada, fator de potência, EMI conduzida, volume dos magnéticos, volume dos dissipadores, perdas magnéticas, perdas nos semicondutores, rendimento, número de componentes dos conversores e peculiaridades de implementação.

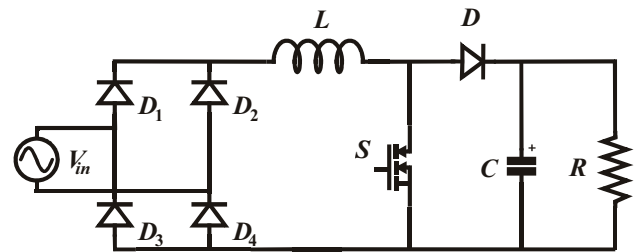


Fig. 1. Conversor boost.

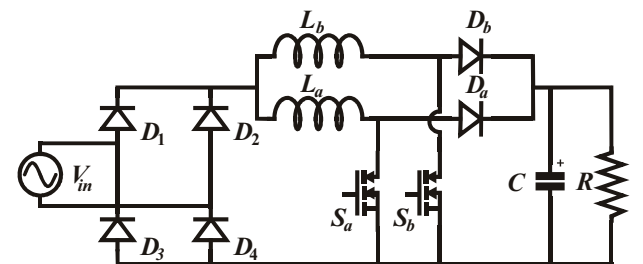


Fig. 2. Conversor boost intercalado.

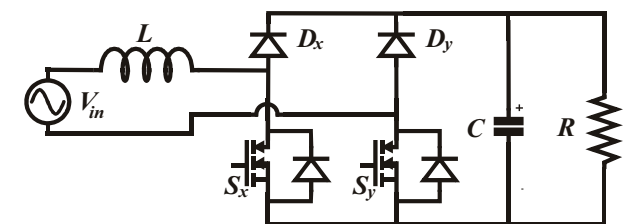


Fig. 3. Conversor dual boost.

II. PARÂMETROS DE COMPARAÇÃO

A. Taxa de Distorção Harmônica (THD)

Como pode ser visto em (1), o valor da THD é obtido calculando-se a raiz quadrada do somatório das amplitudes ao quadrado de cada um dos harmônicos a partir da ordem 2. Quanto menor for a THD de uma forma de onda, mais ela se aproxima de uma forma de onda senoidal e menor é o seu conteúdo harmônico, o que é altamente desejável para a rede.

$$THD_{I(\%)} = \left(\frac{1}{I_1} \sqrt{\sum_{n=2}^{\infty} I_n^2} \right) 100\% \quad (1)$$

Onde:

- I_n - Amplitude do harmônico de ordem n .
- I_1 - Amplitude da fundamental.
- n - Ordem do harmônico.

A. Fator de Potência (FP)

O cálculo do FP é obtido em função da equação (2), como apresentado em [1-3].

$$FP = \frac{P}{S} = \frac{\frac{1}{T} \int_0^T v(t).i(t).dt}{V_{rms}.I_{rms}} \quad (2)$$

Onde:

- P - Potência ativa ou útil.
- S - Potência aparente ou complexa.
- $v(t)$ - Tensão instantânea
- $i(t)$ - Corrente instantânea.
- V_{rms} - Valor eficaz da forma de onda da tensão.
- I_{rms} - Valor eficaz da forma de onda da corrente.
- T - Período.

Outra forma de se representar o FP é em função da THD, equação (3), onde o $\cos\theta$ é o ângulo entre a tensão e a corrente no dispositivo ou equipamento.

$$FP = \frac{\cos\theta}{\sqrt{1+THD^2}} \quad (3)$$

B. Perdas nos dispositivos semicondutores

A quantificação das perdas é baseada nas informações dos catálogos dos dispositivos semicondutores empregados, o que torna os resultados fortemente dependentes das características dos dispositivos especificados. O método usado para a determinação das perdas nos conversores consiste em realizar a estimação das perdas de condução e comutação para cada dispositivo semicondutor, bem como as perdas por recuperação reversa dos diodos. Assim, é realizada a soma de todos os resultados para obtenção das perdas totais.

As perdas por condução ocorrem enquanto o dispositivo semicondutor está conduzindo corrente e permanece entre seus terminais uma queda de tensão, $V_{ce}(\theta)$ para o IGBT e $V_f(\theta)$ para o diodo. Tais valores são dependentes da corrente e da temperatura, e são obtidos das curvas disponíveis nas folhas de dados dos componentes, $V_{ce}(\theta) \times I_{ce}(\theta)$ e $V_f(\theta) \times I_f(\theta)$. Com o valor da queda de tensão sobre o dispositivo semicondutor a cada instante, sua corrente instantânea e o tempo no qual o semicondutor permanece em condução, pode-se estimar as perdas por condução, conforme metodologia apresentada em [14-15], através da equação (4) para os IGBT e de (5) para os diodos.

$$P_{cond_IGBT} = \frac{1}{2\pi} \int_0^{2\pi} V_{ce}(i(\theta)).i(\theta).t_{cond}.d\theta \quad (4)$$

$$P_{cond_diodo} = \frac{1}{2\pi} \int_0^{2\pi} V_f(i(\theta)).i(\theta).t_{cond}.d\theta \quad (5)$$

Onde:

- P_{cond_IGBT} - Perdas de condução do IGBT.
- P_{cond_diodo} - Perdas de condução dos diodos.
- V_{ce} - Queda de tensão no IGBT durante a condução.
- V_f - Queda de tensão nos diodos durante a condução.
- t_{cond} - Tempo de condução do semicondutor.

Por outro lado, as perdas por comutação são divididas em perdas de *turn-on* e de *turn-off* para a chave semicondutora, e de recuperação reversa para diodos rápidos. Tais perdas são fundamentadas em informações dos catálogos, através da energia perdida nas transições de *turn-on*, $e_{on}(i)$, e *turn-off*, $e_{off}(i)$, e a energia perdida na recuperação reversa do diodo através da $e_{rec}(i_p)$. As perdas de comutação são obtidas através da identificação de cada transição de comutação e calculadas através das equações, (6), (7) e (8).

$$P_{on_IGBT} = \frac{1}{T} \sum e_{on}(i(\theta)) \quad (6)$$

$$P_{off_IGBT} = \frac{1}{T} \sum e_{off}(i(\theta)) \quad (7)$$

$$P_{rev_rec} = V_o f_s \left[\frac{1}{T} \sum Q_{rr}.(i(\theta)) \right] \quad (8)$$

Onde:

- P_{on_IGBT} - Perdas de *turn-on* no IGBT.
- P_{off_IGBT} - Perdas de *turn-off* no IGBT.
- P_{rev_rec} - Perdas de recuperação reversa do diodo.
- e_{on} - Energia perdida nas transições de *turn-on*.
- e_{off} - Energia perdida nas transições de *turn-off*.
- i - Corrente no dispositivo semicondutor.
- V_o - Tensão de saída do conversor.
- f_s - Frequência de comutação.
- Q_{rr} - Carga armazenada durante a recuperação reversa do diodo.

C. Volume do Dissipador

O projeto do dissipador é realizado através do cálculo da resistência térmica do dissipador (R_D). Esta resistência é obtida usando um modelo unidirecional [14-15]. Tal modelo apresenta como vantagem a sua simplicidade, e pressupõe que todo o calor será transferido para o meio das haletas do dissipador. Pressupõe-se também que a temperatura é constante em toda superfície do dissipador. Dessa forma, a temperatura da junção do dispositivo semicondutor é considerada constante (em regime permanente) e apenas um dispositivo é usado por dissipador. Assim, usando as equações (9) e (10), pode ser obtido o valor da resistência R_D do dissipador, e, conseqüentemente, o comprimento e o volume do dissipador através do catálogo do mesmo.

$$T_D = T_J - P_{loss} (R_{JC} + R_{CD}) \quad (9)$$

$$R_D = \frac{T_D - T_{amb}}{P_{loss}} \quad (10)$$

Onde:

- T_D - Temperatura do dissipador.
- T_J - Temperatura da junção.
- P_{loss} - Potência dissipada.
- R_{JC} - Resistência da junção-encapsulamento.
- R_{CD} - Resistência do encapsulamento-dissipador.
- T_{amb} - Temperatura ambiente.

D. Perdas nos magnéticos

A maneira tradicional de se estimar as perdas no núcleo magnético consiste em fazer uma leitura, nos ábacos fornecidos pelo fabricante, da potência perdida por unidade de volume de material, segundo o ponto de operação que é definido pela amplitude de variação de fluxo magnético e pela frequência. Os ábacos fornecidos pelo fabricante são normalmente levantados com o núcleo sendo excitado com uma tensão senoidal, onde a perda por unidade de volume do núcleo é registrada para cada valor de amplitude e frequência da tensão de excitação. O resultado são curvas onde se fixa a frequência e se varia a amplitude da tensão de excitação, a qual aumenta a variação da densidade de fluxo. Tais curvas podem ser aproximadas pela equação de *Steinmetz*, a qual determina as perdas do núcleo pela equação (11), [16].

$$P_{muc} = V_{muc} \cdot C \cdot \Delta B^m \cdot f^n \quad (11)$$

Onde:

- P_{muc} - Perdas no núcleo magnético.
- ΔB - Variação do fluxo magnético em *Tesla*.
- V_{muc} - Volume do núcleo em cm^3 .
- f - Frequência em Hz.
- C, m e n - Coeficientes de *Steinmetz*.

O valor do fluxo magnético é calculado através da equação (12), onde os coeficientes $a, b, c, d,$ e e são constantes fornecidas no catálogo do fabricante do núcleo magnético, [17].

$$B(t) = \frac{a + bH(t) + cH(t)^2}{1 + dH(t) + eH(t)^2} \quad (12)$$

Logo, com a corrente que circula pelo indutor, o número de espiras e as características físicas e magnéticas do núcleo utilizado, estima-se intensidade do campo magnético $H(t)$ através da equação (13) [1-2].

$$H(t) = 4 \cdot 10^{-3} \frac{\pi \cdot N \cdot i(t)}{l_e} \quad (13)$$

Onde:

- N - Número de espiras do indutor.
- $i(t)$ - Corrente a cada instante, em *Ampères*.
- l_e - Comprimento médio do fluxo magnético do núcleo.

Além das perdas do núcleo magnético, consideraram-se também as perdas no cobre, ou perdas de condução nos enrolamentos do indutor. Nesse trabalho é considerada somente as perdas causadas pela resistência CC, R_{dc} , a qual depende apenas da resistividade elétrica e das dimensões do condutor, e é calculada pela equação (14) e (15).

$$R_{dc} = \frac{\rho W_i}{A_w} \quad (14)$$

$$P_{cobre} = i(t)^2 \cdot R_{dc} \quad (15)$$

Onde:

- ρ - Resistividade do material.
- W_i - Comprimento do fio condutor.
- A_w - Área da seção transversal do condutor.

E. Volume dos magnéticos

Com o valor da indutância dos conversores e a corrente que circula no indutor, calcula-se a energia armazenada no mesmo. Através desta energia e com o uso dos gráficos presentes no catálogo do fabricante dos núcleos [17], seleciona-se o núcleo magnético que atenda as exigências do projeto e proporcione o menor volume [18-19].

F. EMI Conduzida

Outro parâmetro de comparação deste trabalho é a EMI conduzida gerada pelos conversores. Devido às altas variações de tensão em determinados nós (dv/dt), e altas variações de corrente em determinados laços (di/dt), altos níveis de ruído eletromagnético conduzido são gerados nesses conversores [20-21].

Nos conversores em análise, a EMI conduzida se apresenta através do ruído conduzido de modo diferencial e de modo comum. Como a etapa PFC é o primeiro estágio de processamento de energia, ela é a principal responsável pela emissão de EMI conduzida de modo diferencial que será injetada ao sistema de distribuição de energia, já que este tipo de ruído é totalmente dependente da forma de onda da corrente de entrada, ou seja, está diretamente ligado aos altos di/dt da corrente do conversor, [12-13].

Por outro lado, o ruído de modo comum, além de depender da etapa PFC, também tem uma forte dependência do próximo estágio, devido à ligação deste tipo de ruído com as capacitâncias parasitas presentes em todo o conversor, como mostrado por [12-13]. Estas capacitâncias parasitas são carregadas e descarregadas, através dos altos dv/dt presentes nos conversores, resultando em correntes de ruído de alta frequência.

III. SISTEMA DE CONTROLE

O sistema de controle utilizado é baseado no controlador de corrente por modelo preditivo (MP) proposto em [22-23]. Este sistema de controle inclui um controlador de corrente

preditivo baseado no modelo da planta. O controlador tem por objetivo fazer com que a corrente de entrada do conversor siga a forma de onda senoidal da tensão de entrada, proporcionando um alto fator de potência e uma baixa THD da corrente de entrada, independentemente da potência de saída e do modo de condução do conversor. O controlador de corrente é projetado para operar em três modos de condução: modo de condução descontínua (MCD), modo de condução contínua (MCC) e modo de condução mista (MCM). Este método de funcionamento apresenta como vantagens redução no valor do indutor e operação no modo de condução mais apropriado para cada potência de saída, proporcionando redução das perdas.

O controlador inclui duas leis de controle, sendo uma para operação com corrente descontínua no indutor, expressa em (16), e outra para operação com corrente contínua no indutor expressa em (17). Um algoritmo é responsável pela detecção do modo de condução do conversor e seleção da respectiva lei de controle.

$$u_{MCD}(k+1) = \sqrt{\frac{2L}{T_s} \cdot i_{ref} \cdot \frac{[\hat{v}_o(k+1) - \hat{v}_{in}(k+1)]}{\hat{v}_o(k+1)}} \quad (16)$$

$$u_{MCC}(k+1) = 1 - \frac{\hat{v}_{in}(k+1)}{\hat{v}_o(k+1)} + \frac{L}{T_s} \cdot \frac{\hat{i}_{L,ref}(k+1) - \hat{i}_L(k+1)}{\hat{v}_o(k+1)} \quad (17)$$

$$\hat{v}_{in}(k+1) = v_{in}(k) + [v_{in}(k) - v_{in}(k-1)] \quad (18)$$

$$\hat{v}_o(k+1) = v_o(k) \quad (19)$$

$$\hat{i}_L(k+1) = i_L(k) + \frac{T_s}{L} \cdot [v_{in}(k) - v_o(k)(1-d(k))] \quad (20)$$

Onde:

$u_{MDC}(k+1)$ - Lei de controle para corrente descontínua no próximo período de comutação.

$u_{MCC}(k+1)$ - Lei de controle para corrente contínua no próximo período de comutação.

$\hat{v}_{in}(k+1)$ - Tensão de entrada estimada no próximo período de comutação, equação (18).

$\hat{v}_o(k+1)$ - Tensão de saída estimada no próximo período de comutação, equação (19).

$\hat{i}_L(k+1)$ - Corrente estimada do indutor no próximo período de comutação, equação (20).

L - Valor do indutor boost do conversor.

T_s - Período de comutação.

$v_{in}(k-1)$ - Tensão de entrada do período comutação anterior.

$d(k)$ - Razão cíclica do período de comutação atual.

$v_{in}(k)$ - Tensão de entrada amostrada.

$v_o(k)$ - Tensão de saída amostrada.

$i_{L,ref}$ - Corrente de referência.

IV. ANÁLISE COMPARATIVA

Nesta seção são apresentados os resultados teóricos para os conversores operando como PFC. A Tabela I ilustra os parâmetros de projeto dos três conversores. Deve-se destacar que a frequência de comutação do conversor boost intercalado é a metade da frequência dos outros dois conversores. Isso é feito com o objetivo da ondulação da corrente de entrada ser a mesma para todos os conversores. Deve-se salientar ainda, que a escolha da frequência de comutação dos três conversores é obtida conforme apresentado por [18] e [19]. Tais trabalhos apresentam uma metodologia de projeto que define a frequência de comutação para a obtenção de um ponto de operação ótimo, tendo dessa forma, o menor volume dos magnéticos do indutor boost e dos indutores do filtro de EMI.

Os valores dos indutores foram calculados com o intuito que a THD da corrente de entrada dos conversores apresente o mesmo valor. Os semicondutores utilizados nas montagens, e que foram utilizados para os cálculos das perdas, são apresentados mostrados na Tabela II.

Na Tabela III é apresentada uma análise comparativa dos conversores considerando perdas nos semicondutores, perdas nos magnéticos, quedas de tensão nos semicondutores, número de componentes e custos de implementação. Para o cálculo das perdas nos semicondutores foram considerados os componentes utilizados na implementação dos protótipos. Para o cálculo dos custos é levado em consideração os gastos para implementar cada conversor, com a compra de somente um dispositivo (uma chave semicondutora, um diodo, uma ponte retificadora, um núcleo) com cotações de empresas nacionais.

TABELA I
Parâmetros de Projeto

Pré-Reguladores	Boost	Boost Intercalado	Dual Boost
Tensão de entrada	220 ± 15 %	220 ± 15 %	220 ± 15 %
Tensão de saída	400 V	400 V	400 V
Potência de saída	1,6 kW	1,6 kW	1,6 kW
Freq. de comutação	24 kHz	12 kHz	24 kHz
Capacitor do barramento	4700 µF	4700 µF	4700 µF
Indutor boost	186 µH	175 µH	145 µH

TABELA II
Dispositivos Semicondutores Utilizados

Pré-regulador	Chave semicondutora	Diodo	Ponte Retificadora
Boost	IRGP50B60PD1	30EPH06	KBPC50
Boost Intercalado	IRGP30B60KD-E	10ETF06S	KBPC50
Dual Boost	IRGP30B60KD-E	10ETF06S	Não há ponte retificadora

TABELA III
Análise Comparativa dos Conversores

Pré-Reguladores	Boost	Boost Intercalado	Dual Boost
Perdas nos semicondutores (W)	24,93	23,02	20,03
Perdas nos magnéticos (W)	8,98	4,60	8,31
Nº de quedas de tensão nos dispositivos semicondutores	3	4	2
Nº de chaves semicondutoras	1	2	2
Nº de diodos rápidos	1	2	2
Nº de diodos retificadores	4	4	0
Custo (\$)	407,70	480,00	510,00

Analisando-se os resultados na Tabela III, conclui-se que o conversor boost é o que apresenta os menores custos de implementação, uma vez que este conversor apresenta reduzido número de componentes. Por outro lado, o conversor dual boost apresentou os maiores custos para sua implementação. Isso se deve ao fato da necessidade de medição da tensão de saída ser feita de forma isolada. Maiores detalhes são abordados a seguir.

Seguindo a análise da Tabela III, pode-se dizer que o conversor dual boost apresentou as menores perdas nos seus semicondutores. Isso ocorre devido ao fato que neste conversor as chaves semicondutoras e os diodos operam somente durante meio ciclo de rede. Logo, a corrente *rms* nas chaves e nos diodos é baixa e, conseqüentemente, as perdas são reduzidas. Além disso, este conversor tem somente duas quedas de tensão nos dispositivos semicondutores a cada instante, enquanto que os outros dois conversores apresentam três quedas, conversor boost, e quatro quedas de tensão no conversor boost intercalado. Dessa forma, além de apresentar as menores perdas nos semicondutores, o conversor dual boost é o que apresenta o menor volume de dissipador.

Na Figura 4 é ilustrado uma comparação das perdas em cada dispositivo semiconductor para os três conversores. Da mesma forma, a Figura 5 apresenta uma comparação do volume total dos conversores, levando-se em conta o volume do dissipador e dos magnéticos.

Quanto às perdas e ao volume dos magnéticos, pode-se dizer que o conversor boost intercalado é o que apresenta os menores resultados. Isto se deve ao fato deste conversor ter duas células operando intercaladamente, dividindo a corrente principal entre as células. O resultado é uma redução das perdas e do volume nos magnéticos, já que tais perdas e volume são diretamente dependentes da magnitude da corrente.

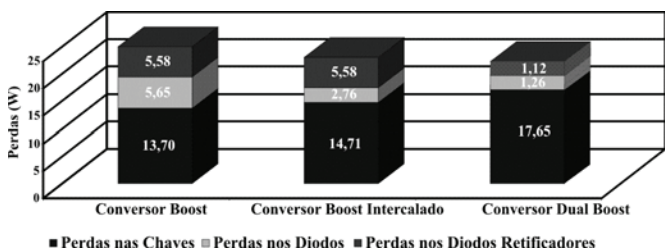


Fig. 4. Comparação das perdas nos semicondutores.

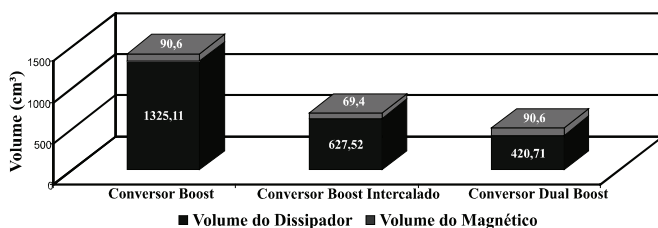


Fig. 5. Comparação do volume dos dissipadores e do indutor boost.

V. RESULTADOS EXPERIMENTAIS

Os resultados experimentais foram obtidos considerando os parâmetros de projetos apresentados na Tabela I. Para a implementação do controle dos conversores, há a

necessidade da medição da corrente do indutor e das tensões de entrada e saída. A medição da corrente é realizada com um sensor de efeito *hall*. A medição da tensão de entrada é obtida através de um transformador. A tensão de saída é medida através de um divisor resistivo para os conversores boost e boost intercalado, e através de um sensor de efeito *hall*, de forma isolada, para o conversor dual boost. Isto acontece devido ao fato deste conversor apresentar uma grande fonte de ruído de modo comum, a qual interfere na aquisição da tensão de saída.

A Figura 6, Figura 7 e Figura 8 apresentam os resultados experimentais obtidos dos conversores boost, boost intercalado e dual boost, operando como PFC. Os três conversores estão operando para uma carga de 1,6 kW onde pode ser notado que a corrente de entrada segue a tensão de entrada em todos os conversores.

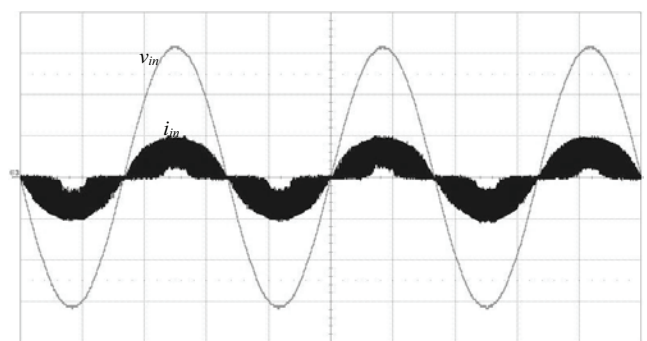


Fig. 6. Conversor boost, $P_o = 1,6$ kW. Escalas: 100 V/div., 20 A/div., 5 ms/div.

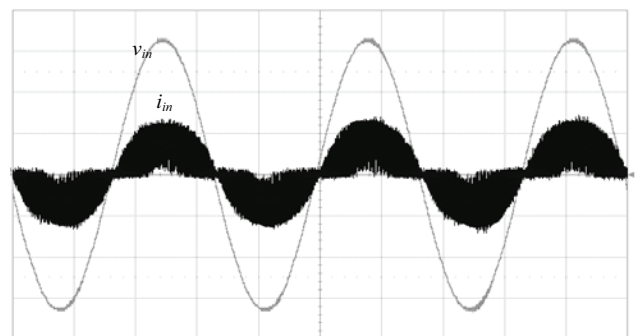


Fig. 7. Conversor boost intercalado, $P_o = 1,6$ kW. Escalas: 100 V/div., 20 A/div., 5 ms/div.

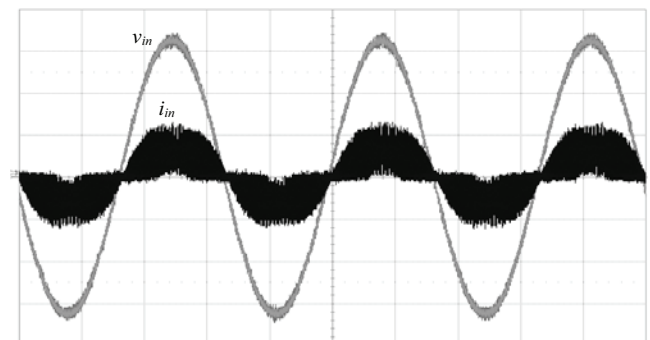


Fig. 8. Conversor dual boost, $P_o = 1,6$ kW. Escalas: 100 V/div., 20 A/div., 5 ms/div.

A eficiência dos conversores até a potência de 1,6 kW é apresentada na Figura 9, e na Figura 10 é mostrado o comportamento do fator de potência em função da variação da carga. Na Tabela IV é apresentado o desempenho dos conversores considerando o fator de potência e a THD da corrente de entrada. A Tabela V apresenta uma comparação dos harmônicos de corrente até o 40º harmônico, como determina a norma IEC 61000-3-4.

O FP, THD, harmônicos da corrente de entrada, e a eficiência dos conversores foram obtidos utilizando o equipamento *Yokogawa WT1600 digital power meter*.

Quanto ao fator de potência, todos os conversores apresentaram um bom desempenho (próximo à unidade), utilizando o mesmo sistema de controle. Por outro lado, quanto a THD da corrente de entrada do conversor dual boost apresentou o pior desempenho, contudo inferior a 8%. Associa-se este problema ao fato de que, após a retificação, nos conversores boost e boost intercalado, é utilizado um capacitor de 0,18 μF para filtragem de ruídos de alta frequência. Tal capacitor não é utilizado no conversor dual boost, pois não há ponte retificadora neste conversor. Dessa forma, a THD deste conversor apresenta um resultado um pouco acima do esperado, no entanto, um valor baixo.

Considerando o rendimento dos conversores, o conversor boost intercalado é o que apresenta o melhor resultado em toda a faixa de potência analisada. Novamente, associa-se isto ao fato deste conversor ter sua corrente dividida entre as células boost, resultando em reduzido esforços nos semicondutores. O conversor boost, por outro lado, apresentou o menor rendimento, pois toda a corrente principal circula através dos seus semicondutores, acarretando altas perdas e esforços em seus dispositivos semicondutores.

A Figura 11 apresenta os resultados experimentais da EMI conduzida produzida pelo conversor boost, sem a utilização de filtro de EMI, bem como, os limites da norma CISPR 22. Da mesma forma, a Figura 12 e a Figura 13 ilustram os resultados obtidos para o conversor boost intercalado e dual boost. Estes resultados foram obtidos com o uso do equipamento *E7400A EMC Analyzer*

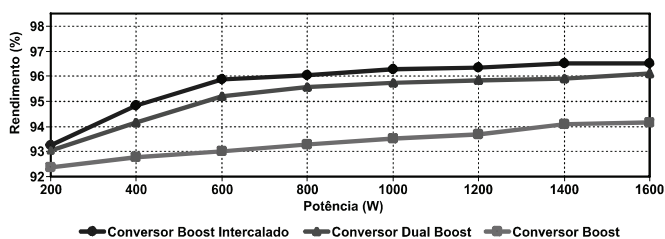


Fig. 9. Rendimento dos conversores.

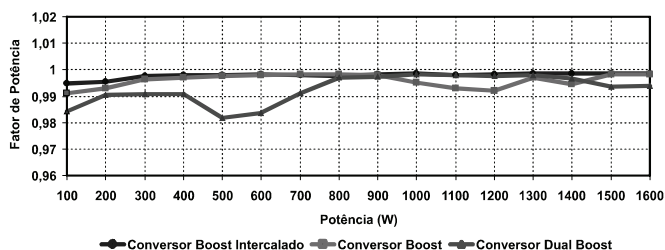


Fig. 10. Curva do fator de potência dos conversores.

TABELA IV
Desempenho dos conversores

Pré-reguladores	Fator de Potência	THD (%)
Conversor Boost	0,999	4,35
Conversor Boost Intercalado	0,997	4,05
Conversor Dual Boost	0,989	7,98

TABELA V
Harmônicos da Corrente de Entrada dos Conversores

Ordem dos Harmônicos	Conversor Boost (mA)	Conversor Boost Intercalado (mA)	Conversor Dual Boost (mA)
I ₂	155,9	124,8	208,7
I ₃	444,6	175,9	208,5
I ₄	222,3	50,3	94,4
I ₅	230,4	135,4	316,2
I ₆	44,9	9,5	48,7
I ₇	10,8	26,3	119,7
I ₈	34,3	7,1	38,7
I ₉	73,9	15,1	50,5
I ₁₀	39,9	5,3	16
I ₁₁	47,8	3,9	49,6
I ₁₂	16,8	1,2	6,2
I ₁₃	6,2	4,5	8,5
I ₁₄	4,6	1,8	11,7
I ₁₅	19,7	5,9	11,2
I ₁₆	13,3	0,9	14,3
I ₁₇	15,5	0,7	16,3
I ₁₈	4,3	0,8	11,2
I ₁₉	4,4	1,2	8,4
I ₂₀	3,0	0,5	8,1
I ₂₁	5,9	1,7	7,1
I ₂₂	5,1	0,5	5,5
I ₂₃	6,6	0,6	4,1
I ₂₄	3,1	0,6	4,0
I ₂₅	2,9	0,9	1,2
I ₂₆	1,2	0,5	4,4
I ₂₇	1,5	0,5	0,9
I ₂₈	1,7	0,3	2,9
I ₂₉	2,7	0,32	0,5
I ₃₀	1,4	0,1	1,5
I ₃₁	1,6	0,1	1,3
I ₃₂	0,8	0,2	0,2
I ₃₃	0,8	0,2	1,5
I ₃₄	0,6	0,2	0,6
I ₃₅	0,2	0,2	1,4
I ₃₆	0,5	0,1	1,2
I ₃₇	0,6	0,1	1,1
I ₃₈	0,9	0,1	1,1
I ₃₉	0,5	0,2	0,7
I ₄₀	0,3	0,1	0,4

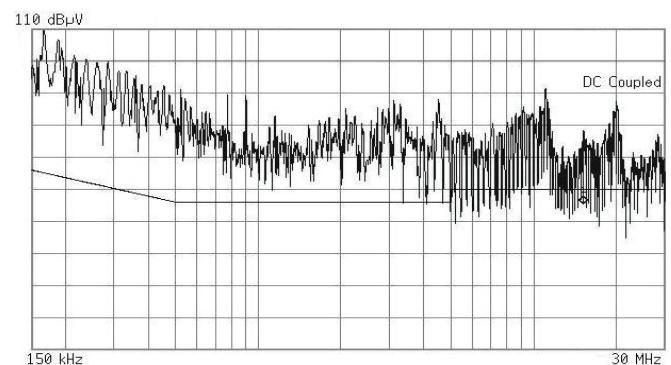


Fig. 11. Medição de EMI conduzida, sem filtro, conversor boost.

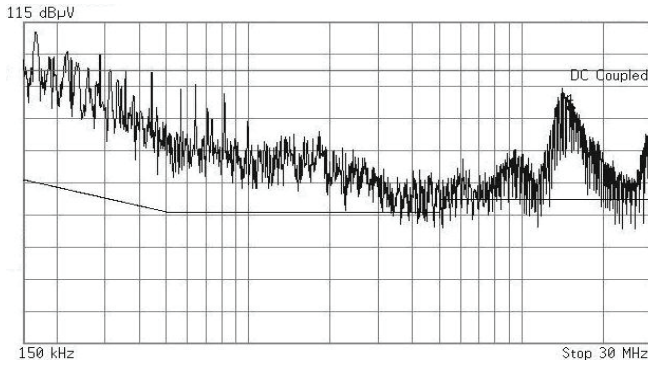


Fig. 12. Medição de EMI conduzida, sem filtro, conversor intercalado

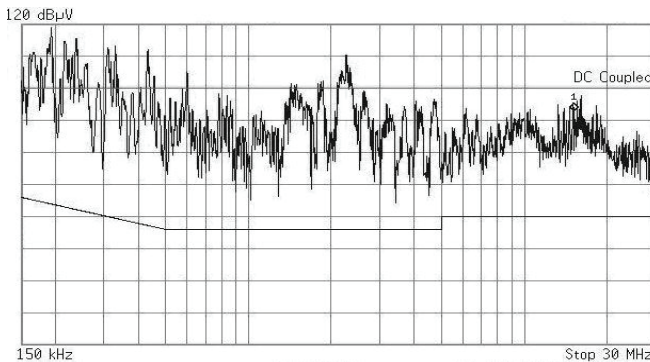


Fig. 13. Medição de EMI conduzida, sem filtro, conversor dual boost

Os três conversores estão em desacordo com os limites estabelecidos pela norma, e pode-se verificar que o conversor dual boost apresentou uma maior interferência com relação aos outros dois conversores. Entre 150 kHz e 1 MHz, onde o ruído de modo diferencial é o mais relevante, pode ser verificada uma certa similaridade entre o ruído dos conversores. Isso acontece devido ao fato do ruído conduzido de modo diferencial ser dependente da corrente de entrada, e ao fato dos conversores terem sido projetados com os mesmos valores de frequência de comutação e ondulação da corrente, e valores próximos da THD da corrente de entrada.

A partir de 1 MHz pode-se afirmar que o ruído de modo comum é o de maior relevância. Logo, pela análise da EMI conduzida dos conversores, quanto ao ruído de modo comum, o conversor dual boost é o que apresentou os maiores níveis de ruído. Isso se deve a um problema característico desta topologia, a presença de uma fonte pulsante de alta frequência entre o terra de entrada e o terra de saída, como mostrado em [20].

Pela análise da Figura 14, onde é ilustrado o modo de operação do conversor dual boost, semi-ciclo positivo, verifica-se que a chave semicondutora S_x e o diodo D_x comutam em alta frequência e o diodo intrínseco da chave semicondutora S_y é responsável pela retificação. Este diodo faz com que, neste semi-ciclo, a diferença de potencial entre o terra de entrada da fonte e o terra de saída do conversor seja igual a zero.

Por outro lado, no semi-ciclo negativo, Figura 15, a chave semicondutora S_y e o diodo D_y comutam em alta frequência e o diodo da chave semicondutora S_x é responsável pela retificação. Agora, analisando a Figura 15, verifica-se que a

diferença de potencial entre o terra de entrada da fonte e o terra de saída do conversor é igual a zero quando a chave semicondutora está conduzindo, e igual à tensão do barramento quando a chave semicondutora está bloqueada. Se a mesma análise for realizada para os conversores boost e boost intercalado será verificado que tal problema não ocorre.

Esta diferença de potencial, pulsante na frequência de comutação da chave semicondutora, representa uma fonte de tensão pulsante de alta frequência para o conversor dual boost, a qual carrega e descarrega as capacitâncias parasitas entre o terra de saída e o terra de entrada da linha. Isso resulta em significativo aumento do ruído conduzido de modo comum, fazendo com que este conversor seja o mais ruidoso dos três em análise. Além disso, essa fonte de ruído fez com que a medição da tensão de saída do conversor, necessária para o controle do mesmo, fosse feita de forma isolada, elevando os custos de implementação.

No entanto, apesar dos altos níveis de EMI gerada por estes conversores, a adequação com as normas é facilmente alcançada com a utilização de um filtro de EMI, projetado conforme apresentado por [20]

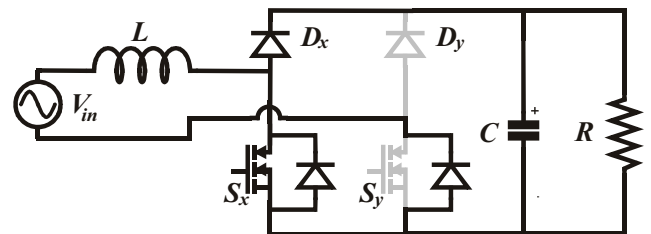


Fig. 14. Modo de operação, conversor dual boost, semi-ciclo positivo

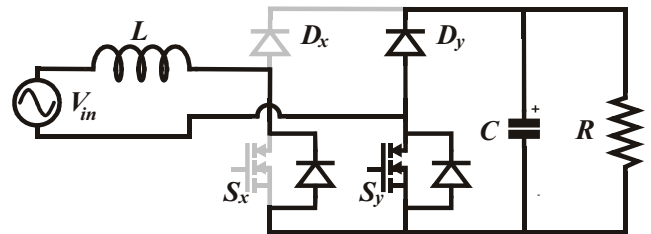


Fig. 15. Modo de operação, conversor dual boost, semi-ciclo negativo

VI. CONCLUSÕES

Este artigo apresenta uma comparação de conversores pré-reguladores para correção do fator de potência. A comparação é realizada levando-se em conta o FP, a THD da corrente de entrada, eficiência, perdas nos componentes magnéticos e dispositivos semicondutores, volume de dissipadores e dos magnéticos, número de componentes utilizados na implementação, EMI conduzida e custos.

Assim, pode-se concluir que o conversor boost é o mais recomendado se for considerado sua simplicidade (controle e instrumentação), baixo custo, alto FP, baixa THD e níveis aceitáveis de EMI conduzida, facilmente reduzidos com a utilização de filtros.

Por outro lado, o conversor boost intercalado é o mais recomendado se for levado em conta o reduzido volume e perdas em seus componentes magnéticos, alto FP, baixa THD, baixos esforços de corrente nas chaves

semicondutoras, alto rendimento e, assim como o conversor boost, níveis aceitáveis de EMI conduzida, facilmente reduzidos.

Quanto ao conversor dual boost pode-se dizer que é o mais recomendado se for considerado as reduzidas perdas nos semicondutores, reduzido volume de dissipadores, menor número de semicondutores no caminho principal do fluxo de potência com a eliminação da ponte retificadora e alto FP.

Dessa forma, pode-se dizer que as três topologias analisadas apresentam bons resultados quando aplicados à correção do fator de potência. Todas apresentam alto fator de potência, baixa THD e boa eficiência, portanto, a definição da melhor topologia está diretamente relacionada à aplicação.

AGRADECIMENTOS

Os autores gostariam de agradecer a Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) pelo apoio financeiro e pelo incentivo ao ensino de qualidade. Gostaríamos de agradecer ainda à Universidade Federal de Santa Maria (UFSM) e ao Grupo de Eletrônica de Potência e Controle (GEPOC) pelo suporte técnico.

REFERÊNCIAS

- [1] R. W. Erickson; D. Maksimovic, *Fundamentals of power electronics*, Kluwer Academics Publishers, 2ª Edição, Colorado, 2001.
- [2] N. Mohan, T. M. Undeland, W. P. Robbins, *Power electronics: converters, applications and design*, John Wiley & Sons, 2ª Edição, New York, 1995.
- [3] "Power Factor Correction (PFC) Handbook - Choosing the Right Power Factor Controller Solution", ON Semiconductor, Reference Manuals, Doc. ID: HBD853/D, www.onsemi.com, 2004.
- [4] F.T. Wakabayashi, C. A. Canesin, "Retificador Pré-regulador Boost Com Elevados Fator De Potência E Rendimento, Para Sistemas De Telecomunicações", *Eletrônica de Potência - SOBRAEP*, vol.7, no. 1, pp. 71-78, Nov 2002.
- [5] C. M. O. Stein, J. R. Pinheiro, H. L. Hey, "Correção De Fator De Potência Com Conversores Boost Zcs Entrelaçados Operando No Modo De Condução Crítica", *Eletrônica de Potência - SOBRAEP*, vol.5, no. 1, pp. 28-34, May 2000.
- [6] J.E. Baggio, H.L. Hey, H.A. Gründling, H. Pinheiro, J.R. Pinheiro, "Modelagem E Controle Discreto Para O Retificador Pfc Boost Três Níveis", *Eletrônica de Potência - SOBRAEP*, vol.7, no. 1, pp. 54-61, Nov. 2002.
- [7] C. A. Gallo, J. A. C. Pinto, L. C. de Freitas, V. J. Farias, E. A. A. Coelho, J. B. Vieira Jr, "A Soft-switched Pwm Interleaved Boost-flyback Converter With Power Factor Correction", *Eletrônica de Potência - SOBRAEP*, vol.9, no. 2, pp. 29 - 35, Nov. 2004.
- [8] C. A. Gallo, F. L. Tofoli, J. A. C. Pinto, E. A. A. Coelho, L. C. Freitas, V. J. Farias, J. B. Vieira Jr, "Association Of An Interleaved Boost-flyback Converter And A Full Bridge Converter In A Soft-switching High Power Factor Power Supply", *Eletrônica de Potência - SOBRAEP*, vol.9, no. 2, pp. 61-68, Nov. 2004
- [9] F. J. M. de Seixas, C. M. de Seixas, C. A. Canesin, "A 300a Dynamic Electronic Load Based On Modified Buck+boost Interleaved Converter", *Eletrônica de Potência - SOBRAEP*, vol. 11, no. 3, pp. 61-68, Nov. 2006.
- [10] R. Martinez, "A High-Performance Single-phase Rectifier with Input Power Factor Correction", *IEEE Transactions on Power Electronics*, vol 11, , pp 311 – 317, March 1996.
- [11] Y. Yao, Y. Chen, "Analysis and Design of One-Cycle-Controlled Dual-Boost Power Factor Corrector", in *Proc of IPEMC*, vol.2, pp.1-4, Aug. 2006.
- [12] L. Huber, Y. Jang, M. M. Jovanovic, "Performance Evaluation of Bridgeless PFC Boost Rectifiers", *IEEE Transactions on Power Electronics*, vol.23, no.3, pp. 1381-1390, May 2008.
- [13] H. Ye, Z. Yang, J. Dai, C. Yan, X. Xin, and J. Ying, "Common mode noise modeling and analysis of dual boost PFC circuit", in *Proc of INTELEC*, pp. 575-582, 19-23, 2004.
- [14] D. A. B. Zambra, C. Rech, J. R. Pinheiro, "A comparative analysis between the symmetric and the hybrid asymmetric nine-level series connected H-bridge cells inverter", in *Proc of EPE*, pp. 1-10, 2007.
- [15] F. Beltrame, H. C. Sartori, J. R. Pinheiro, "Estudo Comparativo de Pré-Reguladores para Correção de Fator De Potência da Família Boost", in *Proc of CBA*, 2008.
- [16] J. Liu; T. G. Wilson Jr, R. C. Wong, R. Wunderlich, F. C. Lee, "A method for inductor core loss estimation in power factor correction applications", in *Proc of APEC*, vol.1, pp. 439-445, 2002.
- [17] "2008 Magnetics Powder Cores Design Manual and Catalog" Magnetics®, Inc., <http://www.mag-inc.com>.
- [18] D. Damasceno, L. Schuch, J. R. Pinheiro, "Design Procedure to Minimize Boost PFC Volume Concerning the Trade-offs Among Switching Frequency, Input Current Ripple and Soft-Switching", in *Proc. of PESC*, pp.2333-2338, 2005
- [19] H. C. Sartori, H. L. Hey, J. R. Pinheiro, "An optimum design of PFC Boost Converters", in *Proc of EPE*, pp. 1-10, 2009.
- [20] F. Beltrame, L. Roggia, A. R. Abaide, L. Schuch, J. R. Pinheiro, "EMI investigation yield by single-phase PFC pre-regulators", in *Proc. of IECON*, pp. 4128-4133, 2009.
- [21] Y. Liyu, L. Bing, D. Wei, L. Zhiguo, X. Ming, F. C. Lee, and W. G. Odendaal, "Modeling and characterization of a 1 kW CCM PFC converter for conducted EMI prediction," in *Proc. of APEC*, vol.2, pp. 763-769, 2004.
- [22] L. Roggia, J. E. Baggio, J. R. Pinheiro, "Comparison among digital current controllers applied to power factor correction boost converters", in *Proc. of ECCE*, pp. 2965-2971, 2009.
- [23] L. Roggia, F. Beltrame, J. E. Baggio, H. L. Hey, J. R. Pinheiro, "Implementation issues of a digital control system applied to a PFC boost converter", in *Proc. of IECON*, pp. 1519-1524, 2009.

DADOS BIOGRÁFICOS

Fernando Beltrame, nascido em Janeiro de 1982 em Santa Rosa, Brasil, é engenheiro eletricitista (2006), mestre (2009) pela Universidade Federal de Santa Maria (UFSM). Atualmente é aluno de doutorado do Programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Santa Maria. Suas áreas de interesse incluem eletrônica de potência, PFC, interferência eletromagnética, geração distribuída entre outros.

Leandro Roggia, nascido em Abril de 1985 em Santa Maria, Brasil, é engenheiro eletricitista (2008), mestre (2009) pela Universidade Federal de Santa Maria (UFSM). Atualmente é aluno de doutorado do Programa de Pós Graduação em Engenharia Elétrica da Universidade Federal de Santa Maria. Suas áreas de interesse incluem eletrônica de potência, controle de conversores, correção do fator de potência, geração distribuída, micro-redes, entre outros.

Luciano Schuch, nascido em de 1974 em Santa Maria, é engenheiro eletricitista pela Universidade Federal de Santa Maria (1999); mestrado e doutorado em Engenharia Elétrica

pela Universidade Federal de Santa Maria (respectivamente em 2001 e 2007). Atualmente é Professor Adjunto e chefe do Departamento de Processamento de Energia Elétrica (DPEE) da UFSM. Suas áreas de interesse incluem Circuitos Eletrônicos, atuando principalmente no desenvolvimento de conversores de alto desempenho, integração de sistemas, técnicas de comutação suave e fontes alternativas de energia.

José Renes Pinheiro, nascido em de 1958 em Santa Maria, Brasil, é engenheiro eletricitista pela Universidade Federal de Santa Maria (1981), mestrado em Engenharia Elétrica pela Universidade Federal de Santa Catarina (1984) e doutorado em Engenharia Elétrica pela Universidade Federal de Santa Catarina (1994), Pós-doutorado pela VTech, VA, EUA (2002). Atualmente é professor titular da Universidade Federal de Santa Maria. Suas áreas de interesse incluem conversores Multiníveis Híbrido, UPS, Fontes para Telecomunicação e Servidores, Modelagem e Controle de Conversores Estáticos, Integração de Sistemas e Técnicas de Comutação Suave, Correção de Fator de Potência, Fontes de Alimentação e Geração distribuídas.