

MODULAÇÃO PWM DE BAIXA FREQUÊNCIA APLICADA À TOPOLOGIA INTEGRADA SEPIC MEIA-PONTE PARA O CONTROLE DA INTENSIDADE LUMINOSA DE LÂMPADAS FLUORESCENTES SEM ELETRODOS

J. Fraytag, M. F. da Silva, M. E. Schlittler, J. M. Alonso* e R. N. do Prado

Universidade Federal de Santa Maria - UFSM - GEDRE - BRASIL

*Universidad de Oviedo, DIEECS - Tecnología Electrónica - ESPANHA

Santa Maria - RS

e-mail: jeferson.fraytag@gedre.ufsm.br

Resumo – Este artigo apresenta o projeto e o desenvolvimento de um reator eletrônico para o acionamento de lâmpadas fluorescentes sem eletrodos, operando em 250 kHz. Neste, propõe-se a incorporação de um controle da intensidade luminosa da lâmpada, baseado em um sinal PWM modulado em baixa frequência. A topologia é baseada em um conversor SEPIC (*Single-Ended Primary Inductance Converter*), empregado como estágio pré-regulador de fator de potência (PFP), integrado a um inversor Meia Ponte Ressonante, utilizado como estágio de controle de potência (CP). A integração entre esses dois estágios é proposta neste trabalho, com o principal intuito de reduzir o número de interruptores ativos, aumentando assim a confiabilidade do reator eletrônico proposto. Resultados experimentais ratificam a viabilidade da solução proposta, a qual atingiu uma faixa de controle de potência de aproximadamente 74% (100 W até 26 W).

Palavras-Chave – Controle da Intensidade Luminosa, Correção do Fator de Potência, Lâmpada Fluorescente Sem Eletrodos, Reator Eletrônico.

BURST-MODE APPLIED TO SINGLE-STAGE SEPIC HALF-BRIDGE FOR DIMMING ELECTRODELESS FLUORESCENT LAMPS

Abstract – This paper presents the design and development of electronic ballast for electrodeless fluorescent lamps operating at 250 kHz. In this system, a lamp luminous intensity control based on a low-frequency modulated PWM signal is proposed. The proposed topology is composed of a SEPIC converter, used as power factor correction (PFC) stage, integrated with a resonant half-bridge inverter, used as lamp power control (PC) stage. The integration of both stages is proposed in this work, in order to reduce the number of active switches, as well as to simplify the required driving and control circuitry for this application. Experimental results demonstrate the feasibility of the proposed

solution that achieves 74% lamp power dimming (from 100 W down to 26 W).

Keywords – Dimming Control, Electrodeless Fluorescent Lamps, Electronic Ballast, Power Factor Correction.

I. INTRODUÇÃO

A preocupação com o desenvolvimento de uma sociedade sustentável tem sido uma das principais metas para a comunidade científica. Neste contexto, enquadra-se a crescente demanda no consumo de energia elétrica. A fim de suprir tal demanda, novas formas de geração de energia, bem como seu uso racional e eficiente, devem ser adotadas. Os atuais sistemas de iluminação representam uma ampla parcela no consumo de energia elétrica mundial. Segundo a *Royal Philips Electronics* [1], em 2011 cerca de 20% da energia elétrica total gerada no planeta foi consumida em sistemas de iluminação artificial. Assim, o desenvolvimento de lâmpadas e dispositivos eficientes para sua alimentação tem sido foco de estudos nessa área [2], [3].

As pesquisas e o desenvolvimento contínuo resultaram na criação de diversos tipos de lâmpadas, com diferentes características e aplicações. Uma área de constante evolução refere-se aos sistemas baseados em Lâmpadas Fluorescentes Sem Eletrodos (LFSE). A principal característica deste tipo de lâmpada está relacionada à ausência de eletrodos, os quais são os principais limitantes de vida útil nas lâmpadas fluorescentes tradicionais. Assim, as LFSE podem apresentar uma vida útil de até 100.000 horas, cerca de oito vezes maior que as tradicionais [4]. Além da longa vida útil, as LFSE estão associadas a uma alta eficácia luminosa (cerca de 80 lm/W), o que representa um importante fator relacionado à eficiência energética. Devido a suas características, as LFSE são muito empregadas em ambientes de difícil acesso, onde o custo de substituição é elevado ou para ambientes que necessitam de uma iluminação praticamente constante.

As LFSE apresentam um conjunto de bobinas magnéticas associadas ao tubo de descarga, as quais agem como o primário de um transformador. O plasma criado dentro da lâmpada pode ser modelado como um enrolamento secundário equivalente, representando a transferência de energia das bobinas para a descarga elétrica [5].

A lâmpada em análise neste artigo é modelo ENDURA - 100 W (OSRAM), apresentada na Figura 1. Este modelo de lâmpada é projetada para operação em 250 kHz e outras características desta podem ser encontradas em [6].

Artigo submetido em 24/10/12. Revisado em 03/01/13. Aceito para publicação em 21/01/13 para Sessão Especial por recomendação dos Editores Henrique A. C. Braga e Pedro Francisco Donoso-Garcia.

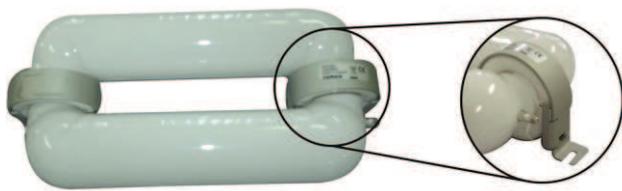


Fig. 1. LFSE modelo ENDURA. Em detalhe, uma das bobinas da lâmpada.

A elevada frequência de operação deve-se ao acionamento magnético da lâmpada, onde se busca reduzir o volume dos elementos indutivos. Com isso, há a necessidade da utilização de circuitos eletrônicos capazes de realizar o acionamento da lâmpada de forma a minimizar as perdas energéticas, bem como evitar interferências eletromagnéticas [7]. De modo a tentar solucionar o problema da alimentação das LFSE, pesquisas estão sendo realizadas no desenvolvimento de sistemas eletrônicos capazes de obter o melhor proveito das características da lâmpada [8], [9].

Uma alternativa para a redução no consumo de energia refere-se ao emprego do controle da intensidade luminosa (CIL) da lâmpada. Sistemas com CIL podem proporcionar uma elevada economia de energia, além de proporcionar uma iluminação adequada aos diferentes ambientes onde são empregados [10].

Além de difundir os sistemas de iluminação baseados em LFSE, este trabalho tem como objetivo o projeto e o desenvolvimento de um dispositivo eletrônico, de alta frequência, para o acionamento de LFSE, com CIL incorporado. Tal dispositivo deve ser capaz de proporcionar todas as necessidades de acionamento da lâmpada, de tal forma a obter seu melhor aproveitamento luminoso.

Este artigo está organizado da seguinte forma: na seção II é apresentado o modelo e o circuito elétrico equivalente para LFSE. A seção III traz os estágios básicos para a alimentação de lâmpadas fluorescentes, bem como apresenta a proposta de integração entre esses estágios. A metodologia de CIL é mostrada na seção IV. A seção V traz a topologia proposta. A metodologia de projeto e os resultados experimentais são apresentados, respectivamente, na seção VI e VII. As conclusões deste trabalho são introduzidas na seção VIII.

II. MODELO ELÉTRICO EQUIVALENTE DA LÂMPADA FLUORESCENTE SEM ELETRODOS

Visando obter circuitos eletrônicos capazes de proporcionar o funcionamento satisfatório das LFSE, faz-se necessário o desenvolvimento de um modelo elétrico capaz de descrever o comportamento da mesma. Este tipo de modelo para lâmpadas de descarga sem eletrodos tem sido discutido na literatura [11], [12]. O modelo, apresentado nesta seção, representa o comportamento elétrico da lâmpada, em função de sua potência ativa.

A LFSE analisada neste artigo apresenta duas bobinas externas conectadas em paralelo (L_{CORE}). A transferência de energia das bobinas externas à descarga elétrica ocorre através do campo eletromagnético, produzindo assim, a radiação luminosa.

A Figura 2 apresenta o modelo elétrico simplificado das LFSE. Devido ao caminho magnético fechado, as bobinas externas possuem um fator de acoplamento considerado unitário [11]. A lâmpada pode então ser representada através de uma rede paralela, dada por uma resistência e uma indutância equivalente, R_{LAMP} e L_{LP} , respectivamente. Este modelo completo é apresentado em [13].

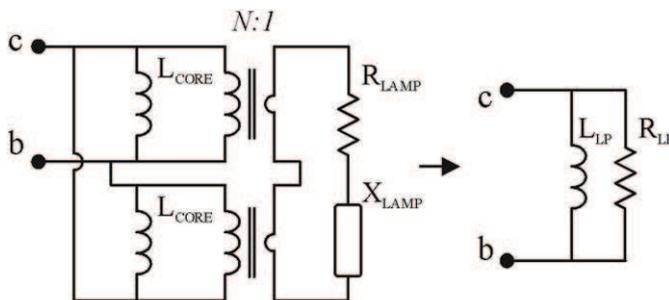


Fig. 2. Modelo elétrico equivalente para LFSE.

As LFSE apresentam a característica de impedância incremental negativa. Em virtude dessa peculiaridade, a lâmpada é incapaz de regular sua própria corrente, havendo a necessidade de um dispositivo limitador de potência. Neste ponto, enquadra-se a necessidade de um estágio de Controle de Potência (CP).

III. INTEGRAÇÃO ENTRE ESTÁGIOS

O acionamento de lâmpadas fluorescentes é realizado por um conjunto de estágios eletrônicos, com funções distintas. Tais estágios, quando operando em conjunto, são capazes de promover a alimentação satisfatória da lâmpada, bem como otimizar a energia drenada da rede elétrica. Normalmente, utilizam-se os seguintes estágios, ou variações destes:

- Estágio 1:* Filtro de Interferência Eletromagnética (IEM);
- Estágio 2:* Retificação;
- Estágio 3:* Pré-Regulador do Fator de Potência (PFP);
- Estágio 4:* Inversor;
- Estágio 5:* Filtro Ressonante.

O estágio inversor e o filtro ressonante, operando em conjunto, representam o estágio de CP da lâmpada.

No Brasil, a portaria do INMETRO 267/2009, estabelece que os reatores eletrônicos devam apresentar um fator de potência maior que 0,92, para sistemas acima de 25 W [14]. Em âmbito internacional, a limitação no conteúdo harmônico da corrente drenada da rede é regulamentada pela IEC 61000-3-2 classe C [15]. Para atender tais requisitos, quanto à utilização de reatores eletrônicos, a inclusão de um estágio PFP é realizada por meio de conversores estáticos, em alta frequência. Estes conversores apresentam uma forma de onda triangular da corrente de entrada, com uma envoltória que tende a seguir a tensão da rede, garantindo um elevado fator de potência.

O estágio inversor é empregado para se obter uma tensão alternada aplicada à lâmpada, partindo de uma tensão contínua fornecida pela saída do estágio PFP. A partir da

comutação de interruptores controlados do estágio inversor, é possível definir a frequência de operação da lâmpada.

O filtro ressonante de saída é empregado para adaptar a forma de onda quadrada fornecida pelo inversor, atenuando as componentes harmônicas de alta ordem, proporcionando à lâmpada formas de onda próximas à senoidal. Além disso, deve ser concebido de tal forma a prover a tensão de ignição e limitar a corrente da lâmpada, em regime permanente.

O número de estágios necessários para alimentação de lâmpadas fluorescentes está relacionado com a eficiência e com o custo do sistema final. Com isso, a concepção de reduzir e/ou integrar tais estágios, torna-se atrativa. O conceito de integração de estágios visa diminuir o número de semicondutores ativos da topologia, bem como diminuir os circuitos de comando. Atualmente, os interruptores ativos representam uma grande parcela do custo total de um circuito eletrônico, sendo estes uns dos responsáveis por introduzir falhas na operação dos sistemas.

Com a técnica de integração, o compartilhamento de um único interruptor ativo acarreta na adição de semicondutores não controlados (diodos) à topologia. A adição destes elementos pode tornar o processo de integração não tão vantajosa. Contudo, deve-se levar em consideração que a redução do número de interruptores, devido à integração, e seus respectivos circuitos de comando, diminuirão também a probabilidade de ocorrerem erros de comutação no sistema.

Neste trabalho, opta-se pelo desenvolvimento de uma topologia integrada, onde o estágio PFP e o estágio CP irão compartilhar um interruptor controlado. Uma consequência do processo de integração consiste que ambos os estágios, após a aplicação da técnica, irão obrigatoriamente apresentar a mesma frequência de comutação e razão cíclica no interruptor compartilhado. Apesar da integração entre os estágios PFP e CP, os mesmos podem ser analisados independentemente. Tal técnica de integração e suas características são apresentadas com detalhes em [16].

IV. METODOLOGIA DE CONTROLE DA INTENSIDADE LUMINOSA

O processo de CIL para lâmpadas de descarga tem sido uma área de ampla pesquisa [17], [18]. Os atuais sistemas de CIL são, geralmente, mais caros que os tradicionais, sem controle, mas com a vantagem de proporcionar economia no consumo de energia. Este tipo de sistema pode alcançar uma redução no consumo de até 50% com controle de frequência de operação [19], ou mais de 60% quando combinada com outros métodos de controle [20].

Em [21] é apresentada uma topologia semelhante para alimentação de LFSE, onde se utiliza da variação da razão cíclica (D) imposta ao estágio PFP para obter o CIL.

O diferencial do trabalho proposto refere-se ao método de CIL aplicado às LFSE. A Figura 3 ilustra o sistema de CIL proposto. Considerando um valor de D constante, tal método baseia-se em uma modulação PWM (*Pulse Width Modulation*) sobre esse sinal, em menor frequência (f_M), aplicada aos interruptores do circuito eletrônico. De forma conjunta, tanto o estágio PFP, quanto o estágio CP deixam de operar simultaneamente por um curto espaço de tempo, chamado de “estado nulo”. Ou seja, este método consiste em “desligar” o sistema em um pequeno espaço de tempo, na

ordem de microssegundos, e “ligar” novamente. A LFSE não chega a aparentar o desligamento, contudo a potência média sobre a lâmpada sofre redução.

A variação da potência ativa na lâmpada é determinada a partir da variação na razão cíclica (D_M) do sinal de baixa frequência. O valor de D_M está associado ao tempo em que o sistema permanecerá em estado nulo.

A Figura 3 apresenta a constituição simplificada do CIL, com destaque para as principais formas de onda exemplificadas para $D_M = 80\%$.

V. TOPOLOGIA PROPOSTA – SEPIC MEIA PONTE RESSONANTE

Um dispositivo eletrônico para o acionamento das LFSE deve ser desenvolvido visando o melhor desempenho tanto do próprio dispositivo, quanto da lâmpada a ser acionada. Através de pesquisas técnicas, bem como análises teóricas e matemáticas, chegou-se a um sistema eletrônico capaz de acionar as LFSE, o qual é baseado na topologia *SEPIC* PFP, associado a um inversor Meia Ponte.

A topologia *SEPIC* tem por característica a possibilidade de operar com um ganho estático maior ou menor que o unitário. Outra peculiaridade desta topologia consiste na tensão de saída (V_{bus}), a qual apresenta a mesma polaridade da tensão de entrada.

Diferentes topologias de PFP poderiam ser empregadas para o acionamento da lâmpada. O conversor *Flyback*, por exemplo, é uma alternativa. Uma das características dessa topologia é a isolamento entre entrada e saída. Entretanto, quando aplicada a proposta de integração, apresentada na seção III, essa característica de isolamento deixa de existir, se assemelhando a topologia *Buck-Boost*, a qual seria mais vantajosa que a topologia *Flyback*, devido à menores indutância de dispersão e ao tamanho do núcleo magnético. Assim, a opção pelo conversor *SEPIC* foi determinada pela sua característica não inversora. Além disso, dependendo do projeto da indutância de entrada do conversor *SEPIC* (L_1), a corrente de entrada desta topologia vai apresentar, inerentemente, um baixo conteúdo harmônico. Fato este, que acarreta na redução, ou até a supressão, do filtro de IEM.

A topologia *SEPIC* pode ser operada em modo de condução contínuo (MCC) e/ou em modo de condução descontinuo (MCD). Para este projeto a operação em MCD é empregada devido ao nível de potência da lâmpada [22]. Além disto, esta condição imposta ao estágio PFP introduz ao sistema uma simplificação, podendo ser representado a partir de um circuito elétrico equivalente [23].

O estágio de CP é composto por um inversor Meia Ponte, em alta frequência, seguido por um filtro ressonante. Esta configuração para alimentação de lâmpadas fluorescentes é consolidada na literatura [24], [25].

Neste artigo, a carga ressonante utilizada consiste de um filtro LCC, associada ao modelo elétrico da LFSE. A frequência de operação é definida pelo inversor Meia Ponte o qual, opera próximo à frequência de ressonância do filtro, garantindo a ignição da lâmpada. A Figura 4 apresenta a configuração completa do circuito de potência com estágios distintos. A proposta de integração de estágios ocorre entre os interruptores S_1 e S_3 , resultando no circuito *SEPIC* Meia

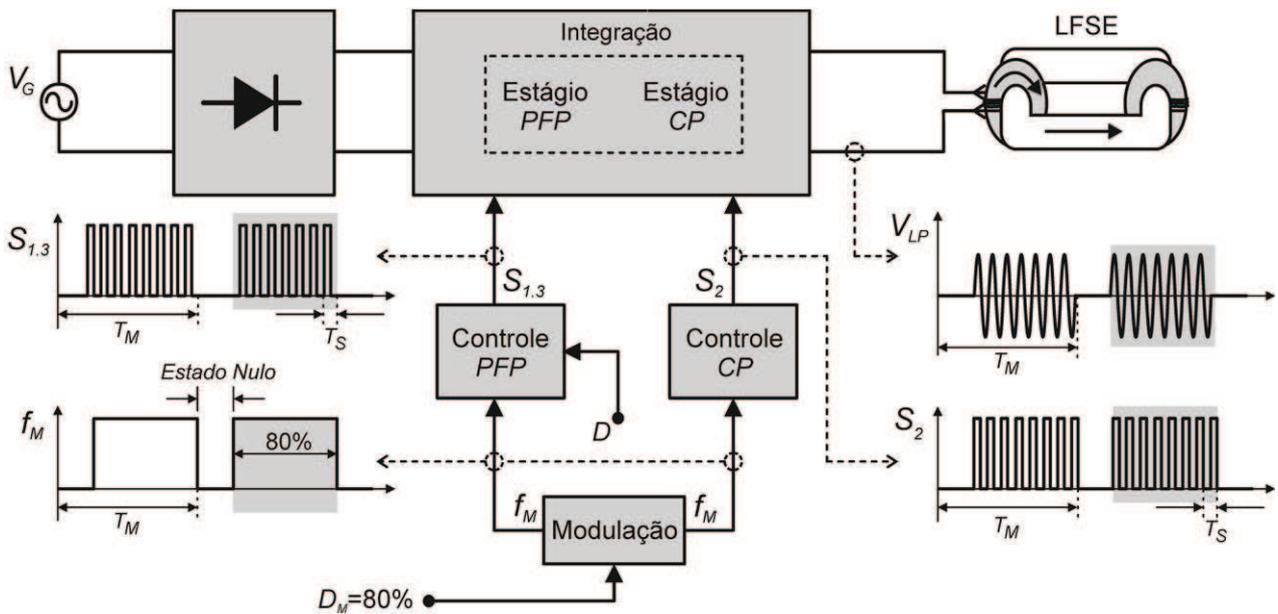


Fig. 3. Sistema de CIL simplificado para $D_M = 80\%$.

Ponte, apresentado na Figura 5. Esta integração é conhecida como tipo T , onde o interruptor compartilhado deve suportar a soma das correntes de ambos os estágios antes da integração [16]. Os diodos D_{PFP} e D_{MP} são introduzidos ao circuito para evitar a circulação de correntes indesejáveis de um estágio para o outro.

A. Etapas de Operação

Nesta seção, apresentam-se os estágios de operação do conversor $SEPIC$ meia ponte ressonante. Os circuitos equivalentes para cada etapa são expostos na Figura 6.

Etapa 1 ($t_0 - t_1$): Os interruptores S_2 e $S_{1,3}$ estão bloqueados. O conversor está no seu intervalo de “roda livre”, onde i_{L1} é igual a $-i_{L2}$. A corrente ressonante i_F flui através do diodo D_2 .

Etapa 2 ($t_1 - t_2$): O interruptor $S_{1,3}$ entra em condução nessa etapa. A tensão V_g retificada é aplicada ao indutor L_1 de entrada, enquanto a tensão do capacitor C_1 é aplicada ao indutor L_2 . Nesta etapa, a corrente do filtro ressonante circula através do diodo D_2 . O interruptor $S_{1,3}$ é submetido apenas à corrente do estágio PFP. Esta etapa termina quando a corrente através do diodo D_2 chega a zero devido à inversão da corrente ressonante i_F .

Etapa 3 ($t_2 - t_3$): Com $S_{1,3}$ ainda em condução, o diodo D_2 permanece bloqueado, havendo a circulação da corrente ressonante através de D_{MP} e pelo interruptor $S_{1,3}$. Na topologia $SEPIC$, L_1 e L_2 estão sendo alimentados pela tensão de entrada e pela tensão do capacitor C_1 , respectivamente. Nessa etapa $S_{1,3}$ é submetido à corrente do estágio PFP + CP.

Etapa 4 ($t_3 - t_4$): Nesta etapa $S_{1,3}$ está bloqueado. No inversor meia ponte, a corrente ressonante circula através do diodo intrínseco do interruptor S_2 (D_Y). Os indutores L_1 e L_2 são desenergizados através da tensão do capacitor C_{bus} . Nesta etapa, S_2 entra em condução. No entanto, a corrente

ressonante circula inicialmente através do seu diodo intrínseco (D_Y). Este processo garante a entrada de condução de S_2 com tensão nula ($ZVS - Zero Voltage Switching$).

Etapa 5 ($t_4 - t_5$): Nesta etapa, S_2 está em condução. A corrente ressonante inverte de sentido e começa a circular unicamente através do interruptor S_2 .

Etapa 6 ($t_5 - t_6$): Nesta última etapa, a corrente em D_1 chega a zero antes da próxima comutação do interruptor $S_{1,3}$, caracterizando a operação em MCD. A corrente ressonante circula através do interruptor S_2 . O conversor $SEPIC$ entra em modo de “roda livre”, onde as correntes através dos indutores L_1 e L_2 são iguais em magnitude (i_R) e têm as direções mostrada na Figura 6(f). No final desta etapa, o interruptor S_2 é bloqueado, retornando a etapa inicial.

VI. METODOLOGIA DE PROJETO

O projeto da topologia $SEPIC$ meia ponte ressonante é realizado de acordo com os seguintes passos:

A. Dados de Entrada

Consiste na definição dos principais dados do sistema eletrônico: frequência de operação; frequência de modulação; máxima tensão de entrada; potência da lâmpada e tensão de barramento. Estes parâmetros, inicialmente, devem ser definidos para a potência nominal consumida.

B. Filtro Ressonante

O filtro LCC ressonante é escolhido de acordo com os requisitos da lâmpada a ser acionada. O projeto do filtro deve considerar uma série de critérios para o funcionamento satisfatório do sistema como, por exemplo, fornecer a tensão de ignição da lâmpada além de proporcionar uma forma de onda simétrica de tensão à mesma. A metodologia de projeto do filtro ressonante LCC foi baseada em [25].

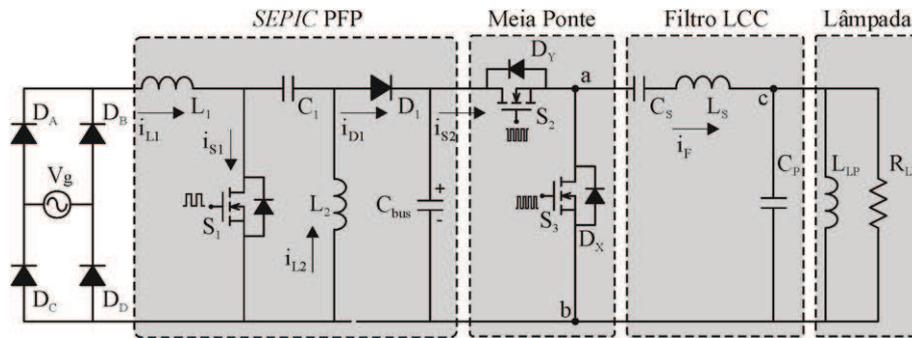


Fig. 4. Topologia não integrada.

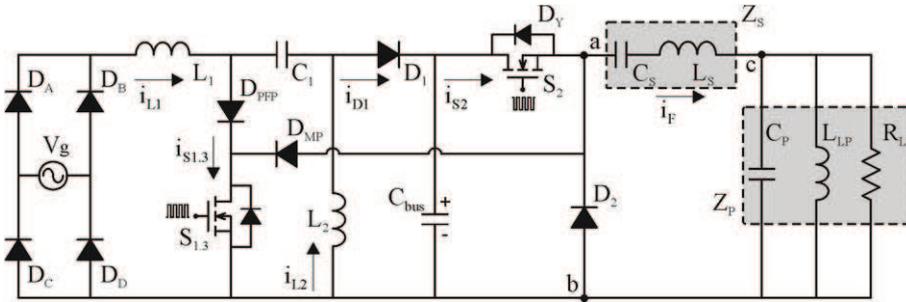


Fig. 5. Topologia integrada SEPIC Meia Ponte Ressonante.

Os valores dos componentes do filtro ressonante são determinados a partir de (1) e (2), onde o valor do capacitor série C_S é definido em projeto, levando em consideração que este deve ter um valor suficiente para remover a tensão contínua aplicada ao filtro ressonante. Geralmente, C_S é definido de 10 a 20 vezes maior que o capacitor paralelo C_P .

$$C_P = \left\{ \frac{1}{\omega_S R_{LP}} \sqrt{\frac{P_{LP} R_{LP}}{V_{ab}^2} [1 + (\tan(\varnothing))^2]} - 1 + \frac{1}{\omega_S^2 L_{LP}} \right\} \quad (1)$$

$$L_S = \frac{\tan(\varnothing) R_{LP} + \omega_S R_{LP}^2 C_P}{\omega_S (1 + C_P^2 R_{LP}^2 \omega_S^2)} + \frac{1}{C_S \omega_S^2} \quad (2)$$

Onde:

$$\omega_S = 2\pi f_S$$

A variável V_{ab} corresponde ao valor da tensão eficaz aplicada à entrada do filtro ressonante, podendo ser determinada a partir da tensão mínima de saída (V_{bus}) do estágio PFP, conforme (3).

$$V_{ab} = \frac{V_{bus}}{\pi} \sqrt{2} \quad (3)$$

A variável \varnothing corresponde ao ângulo da impedância da carga ressonante $\angle(Z_S + Z_P)$. Tal ângulo deve ser selecionado de modo que haja a ignição da lâmpada e que, em regime de funcionamento, garanta sua potência nominal. Para isto, deve-se levar em consideração que durante a partida da lâmpada, a frequência de comutação deve ser próxima à

frequência de ressonância do filtro de saída, a fim de proporcionar ganho de tensão suficiente para a sua ignição.

Além disso, as perdas por comutação do inversor Meia Ponte podem ser minimizadas, através da concepção do filtro de tal modo que a corrente ressonante seja atrasada em relação à tensão aplicada a carga ressonante. Isto é obtido através do projeto do filtro ressonante com um comportamento indutivo. Desta forma, no instante em que o interruptor compartilhado entra em bloqueio, a corrente ressonante é forçada a circular através do diodo intrínseco do interruptor S_2 (Fig. 6.d) o qual, por sua vez, deve entrar em condução antes que a corrente ressonante inverta de sentido. Este processo garante que o interruptor S_2 entre em condução com tensão nula entre *dreno* e *source*.

Devido ao comportamento da topologia SEPIC como PFP, o interruptor compartilhado $S_{1,3}$ não possui uma característica ZVS, mas devido à operação em MCD e à carga ressonante indutiva, este interruptor apresenta a propriedade de operação em zero de corrente durante a entrada em condução.

C. SEPIC Meia Ponte

A topologia SEPIC, operando em MCD, pode ser representada através do circuito equivalente ilustrado na Figura 7, onde a fonte de corrente $i(t)$ representa a corrente de saída do estágio PFP e seu valor médio, em cada período de comutação, pode ser calculado por (4). A variável V_{pk} equivale à máxima tensão de entrada.

Em (5) é possível estimar a razão cíclica máxima (D_{MAX}) que pode ser aplicada ao conversor PFP, de tal forma que mantenha-se o conversor operando em MCD. Visando estabelecer uma margem de segurança entre a operação em MCC e MCD, a razão cíclica de trabalho obedece à relação $D < D_{MAX}$.

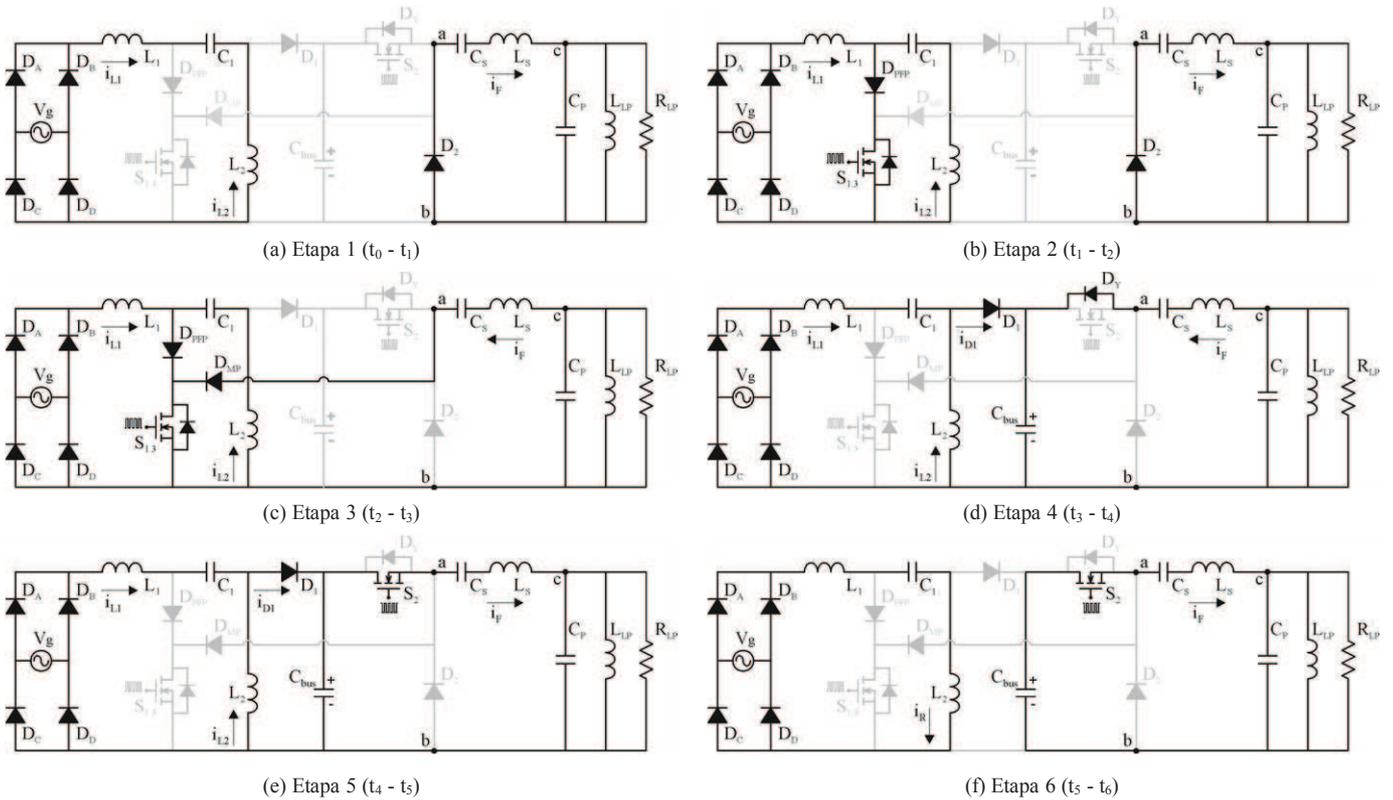


Fig. 6. Etapas de operação da topologia SEPIC meia ponte ressonante.

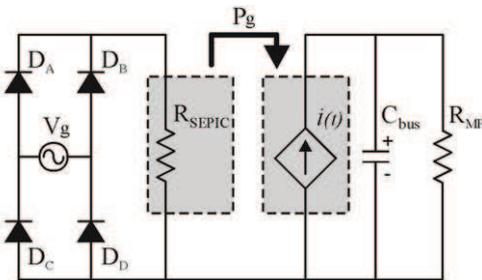


Fig. 7. Circuito equivalente da topologia SEPIC em MCD.

$$\langle i(t) \rangle = \frac{D^2 T_s V_{pk}^2 \sin^2(\omega t)}{2L_{eq} V_{bus}} \quad (4)$$

$$D_{MAX} = \frac{V_{bus}}{V_{bus} + V_{pk}} \quad (5)$$

Na topologia SEPIC, devido à localização dos elementos indutivos L_1 e L_2 , a transferência de potência pode ser determinada por uma indutância equivalente L_{eq} , a qual corresponde à associação paralela de ambas as indutâncias, segundo (6). P_g equivale a potência de entrada consumida.

$$L_{eq} = \frac{V_{pk}^2 D^2 T_s}{4P_g} \quad (6)$$

As resistências R_{SEPIC} e R_{MP} representam, respectivamente, as resistências equivalentes ao estágio PFP e CP, e são dadas

por (7) e (8). Devido à emulação de uma carga resistiva pelo estágio PFP, um alto fator de potência pode ser obtido.

$$R_{SEPIC} = \frac{2L_{eq}}{D^2 T_s} \quad (7)$$

$$R_{MP} = \frac{V_{bus}^2}{P_g} \quad (8)$$

Os indutores L_1 e L_2 podem ser determinados usando (9) e (10), respectivamente, onde i_{ripple} corresponde à máxima ondulação de alta frequência da corrente de entrada, considerando V_{pk} . Esta ondulação é definida em projeto.

$$L_1 = \frac{V_{pk} D T_s}{i_{ripple}} \quad (9)$$

$$L_2 = \frac{L_1 L_{eq}}{L_1 + L_{eq}} \quad (10)$$

Na concepção da topologia SEPIC, a tensão através do capacitor C_1 pode ser assumida constante dentro de um período de comutação, mas, ao mesmo tempo, deve seguir a tensão de entrada de baixa frequência. Quando operando como PFP, a frequência de ressonância (f_R) entre C_1 , L_1 e L_2 deve ser maior que a frequência da rede, a fim de se evitar oscilações da corrente de entrada dentro de cada meio ciclo de rede. Além disso, a frequência de ressonância entre L_2 e C_1 deve ser menor do que a frequência de comutação,

visando garantir uma tensão constante em C_1 dentro de cada período de comutação [26]. Desta forma, a capacitância C_1 pode ser obtida para uma dada frequência de ressonância f_R , conforme (11).

$$C_1 = \frac{1}{(2\pi f_R)^2 (L_1 + L_2)} \quad (11)$$

D. Relação entre D , D_M e a Potência Aplicada à Lâmpada

Ao aplicar o método de CIL baseado em uma modulação de baixa frequência, a potência absorvida da rede é alterada. Contudo, esta potência está ligada a razão cíclica D imposta ao estágio PFP e a razão cíclica de modulação (D_M). Com isso, é possível estabelecer uma relação entre estes valores de razão cíclica e a potência aplicada à lâmpada (P_{LP}), de acordo com (12), onde η corresponde ao rendimento estimado da topologia.

$$P_{LP} = \frac{V_{pk}^2 T_s}{4L_{eq}} [D^2 D_M] \eta \quad (12)$$

Conforme a equação (12), considerando que não haja variações paramétricas da topologia, bem como a mesma apresente um rendimento constante, observa-se que a potência aplicada à lâmpada obedece a uma relação linear em relação à razão cíclica de modulação.

E. Determinação da Frequência de Modulação

A frequência de modulação aplicada ao CIL deve ser escolhida de tal forma a proporcionar uma faixa satisfatória de variação da potência, bem como evitar ruído audível no sistema (20 Hz – 20 kHz).

Devido à técnica de CIL utilizada, a lâmpada apresentará, em cada período de modulação, características de reignição. Assim, o tempo associado à razão cíclica de modulação deve ser maior que o tempo necessário para a reignição da lâmpada (t_{Rig}), evitando que a mesma desligue definitivamente. Logo, a inequação (13) deve ser atendida.

$$D_M \left[\frac{1}{f_M} \right] > t_{Rig} \quad (13)$$

VII. PROTÓTIPO E ANÁLISE DOS RESULTADOS EXPERIMENTAIS

Esta seção apresenta os parâmetros de projeto do conversor *SEPIC* meia ponte, bem como os resultados experimentais da topologia. O conversor foi projetado de acordo com a metodologia apresentada na seção VI. A Tabela I traz os parâmetros de projeto, bem como os componentes empregados. Nesse sistema, optou-se por uma frequência de modulação de 25 kHz.

A partir dos dados de entrada, apresentados na Tabela I, bem como os valores característicos da LFSE, os componentes do filtro ressonante foram calculados com base em (1) e (2), considerando $\phi = 18^\circ$. Através da equação (5), determinou-se a razão cíclica de trabalho imposta ao estágio PFP ($S_{1,3}$) de $D = 0,44$.

A fim de determinar a razão cíclica do interruptor S_2 , define-se o tempo morto (t_d) entre os interruptores do estágio inversor. Neste projeto, definiu-se t_d de 240 ns para potência nominal. Devido a isso, a razão cíclica do interruptor S_2 é definida também em 0,44. Os sinais de controle dos interruptores $S_{1,3}$, S_2 , bem como o sinal de modulação são gerados a partir de um microcontrolador (*NXP1114*).

Uma vez que a razão cíclica D foi determinada, os valores das indutâncias L_{eq} , L_1 e L_2 são calculados para a potência nominal consumida, a partir de (6), (9) e (10), respectivamente. A capacitância C_1 é determinada usando a equação (11), considerando uma frequência de ressonância menor do que a frequência de comutação (Tabela I).

A Figura 8 apresenta as formas de onda de tensão, corrente e potência na entrada da topologia e na lâmpada, considerando o processo de CIL. Como pode ser observado, a lâmpada ENDURA variou sua potência de 100 W à aproximadamente 26 W, o que representa cerca de 74% de variação de potência. A potência média aplicada à lâmpada foi monitorada através de um analisador de potências (YOKOGAWA – WT 1800).

Os resultados experimentais mostram que a topologia proposta esta em conformidade com a normativa IEC 61000-3-2 classe C, conforme a Figura 9. Segundo tal norma, para lâmpadas de descarga com CIL os valores percentuais do conteúdo harmônico de corrente são dados para condição de máxima carga, ou seja, para um índice de modulação de 100%. Os valores da taxa de distorção harmônica total (THD) da corrente de entrada, bem como os níveis de fator de potência do sistema, são apresentados na Figura 10.

As LFSE apresentam, de maneira geral, a característica de impedância incremental negativa, onde a tensão sobre a

TABELA I
Parâmetros de projeto

Especificações			
Tensão Eficaz de Entrada, Frequência da Rede	220 V, 60 Hz		
Frequência de Comutação	250 kHz		
Frequência de Modulação	25 kHz		
Frequência de Ressonância	25 kHz		
Potência da Lâmpada, Rendimento, i_{ripple}	100 W, 85%, 15%		
Tensão de Saída do Estágio PFP	300 V		
Parâmetros da LFSE em Potência Nominal (100 W)			
L_{LP}	Indutor	730 μ H	
R_{LP}	Resistência	410 Ω	
SEPIC Meia Ponte			
$D_1, D_2, D_{PFP}, D_{MP}$	Diodo	HFA08TB120	8 A, 1.200 V
$S_{1,3}$	Mosfet	SPP08N80C3	8 A, 800 V
S_2	Mosfet	IRF740	10 A, 400 V
L_1, L_2	Indutor	-	3,2 mH, 194 μ H
C_1, C_{bus}	Capacitor	-	12 nF, 220 μ F
Elementos do Filtro Ressonante			
L_S	Indutor	-	175 μ H
C_S	Capacitor	-	47 nF
C_P	Capacitor	-	2,8 nF

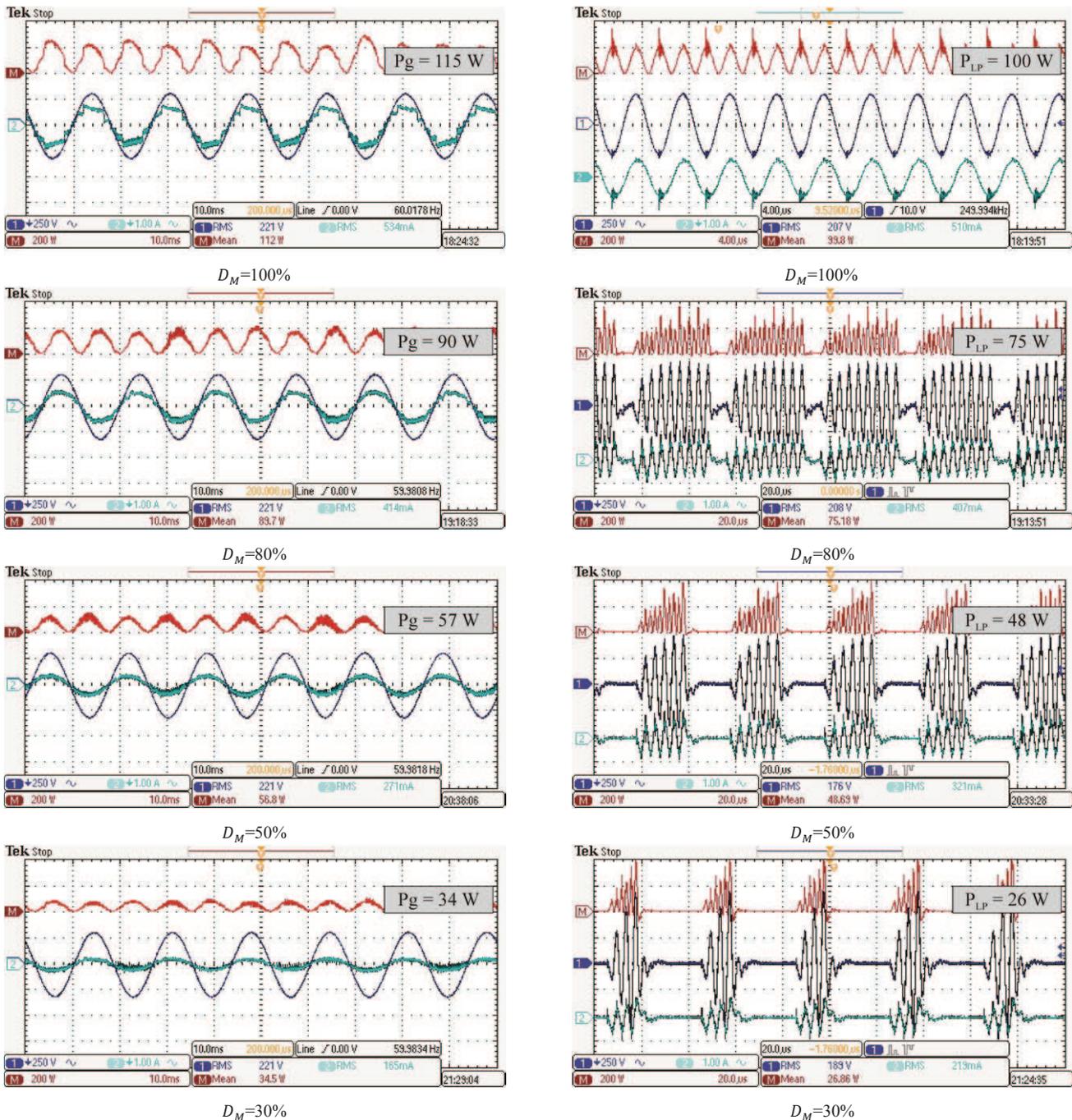


Fig. 8. Formas de onda experimentais da topologia *SEPIC* Meia Ponte na entrada e na lâmpada - Canal 1: Tensão (250 V/div). Canal 2: Corrente (1 A/div). Canal M: Potência (200 W/div). Entrada - Tempo 10 ms/div. Lâmpada - Tempo 20 μ s/div.

mesma aumenta com a diminuição da sua potência média. Esse acréscimo de tensão representa também o aumento das perdas magnéticas relacionadas aos núcleos da lâmpada. Entretanto, o método de CIL baseado em uma modulação PWM de baixa frequência, proporcionou uma tensão eficaz menor aplicada à lâmpada, para toda faixa de potência. Isto representa a redução das perdas magnéticas da LFSE.

A Figura 11 apresenta o comportamento da tensão e da corrente eficaz na lâmpada, considerando diferentes pontos de CIL. A resposta da tensão de barramento V_{bus} é verificada na Figura 12, onde se observa variações pouco significativas. Este fato está relacionado com o desligamento simultâneo dos estágios PFP e CP. Ou seja, ao mesmo tempo em que

cessa a transferência de potência da entrada, também cessa a potência drenada pela carga, mantendo-se um equilíbrio da tensão no barramento.

Conforme analisado anteriormente, a potência aplicada à lâmpada deve apresentar uma resposta linear em relação à variação de D_M , segundo (12). A Figura 13 descreve o comportamento teórico e experimental da potência aplicada à lâmpada, para toda faixa de CIL. As pequenas divergências, entre o comportamento experimental e teórico da potência na lâmpada são devidas, principalmente, a variação do rendimento do sistema. A resposta de rendimento é apresentada na Figura 14 onde, para potência nominal da lâmpada, obteve-se um rendimento em torno de 86%.

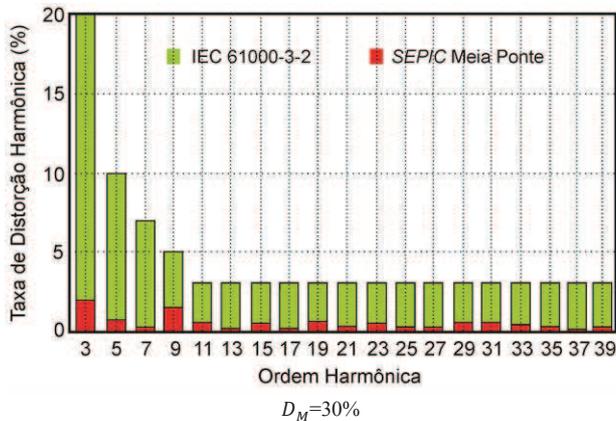
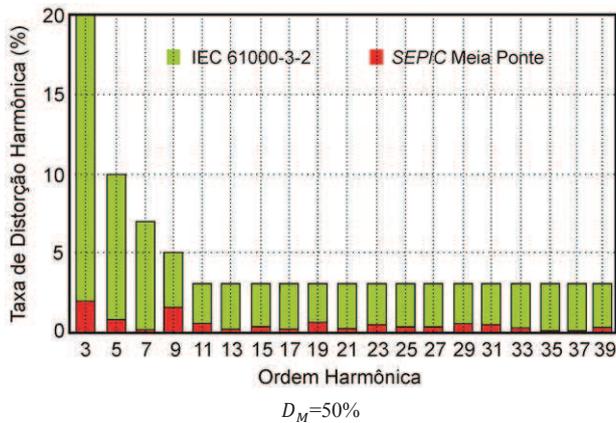
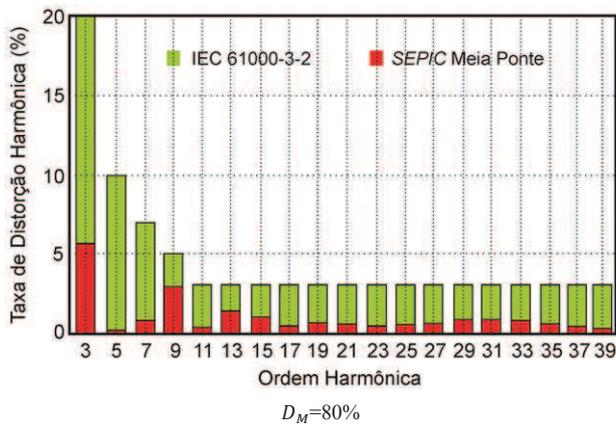
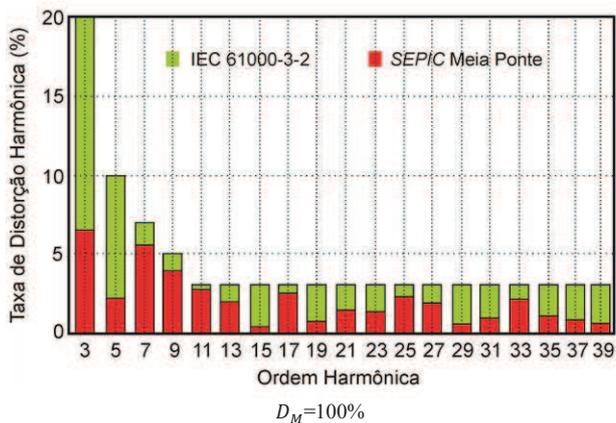


Fig. 9. Conteúdo harmônico da topologia SEPIC Meia Ponte para diferentes pontos de CIL.

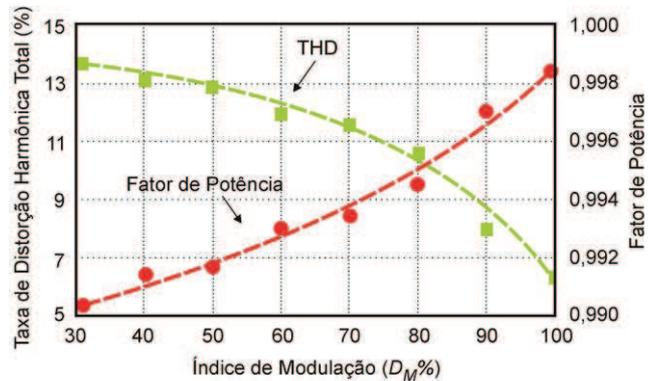


Fig. 10. Fator de potência e THD da corrente de entrada, em função do CIL.

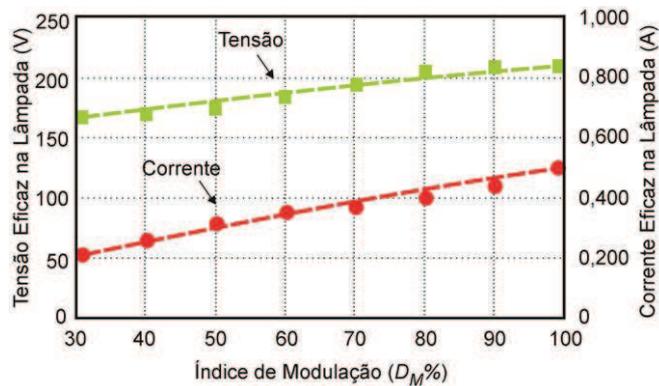


Fig. 11. Tensão e corrente eficaz aplicadas à lâmpada para diferentes pontos de CIL.

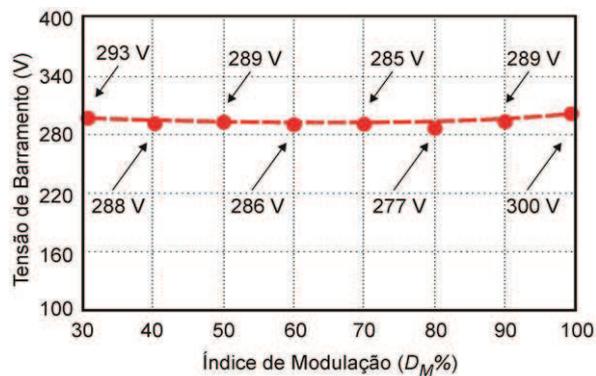


Fig. 12. Tensão de barramento para diferentes pontos de CIL.

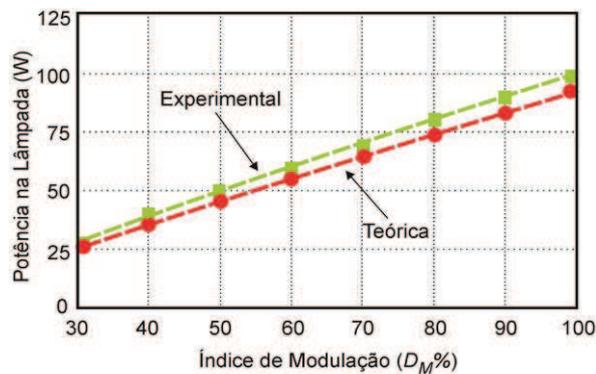


Fig. 13. Comportamento experimental e teórico da potência na lâmpada, em diferentes pontos de CIL.

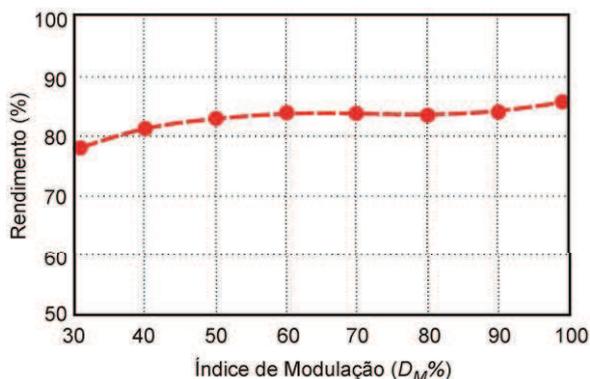


Fig. 14. Rendimento em diferentes pontos de CIL.

Na topologia *SEPIC*, o modo de operação do circuito pode ser analisado a partir da forma de onda da corrente no diodo D_I . A Figura 15 traz a corrente experimental no diodo D_I para $D_M = 100\%$, onde é possível observar que a corrente vai à zero antes do próximo período de comutação, caracterizando o MCD. Devido a proposta de integração entre o estágio PFP e CP, o interruptor compartilhado $S_{1,3}$ é submetido a um esforço extra de corrente, característica deste tipo de integração. A Figura 16 apresenta as formas de onda de tensão e de corrente em $S_{1,3}$ para $D_M = 100\%$.

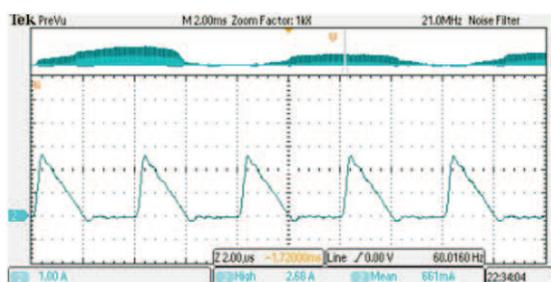


Fig. 15. Forma de onda experimental da corrente no diodo D_I . Canal 2: Corrente (1 A/div.). Escala horizontal: Tempo (2 μ s/div.).

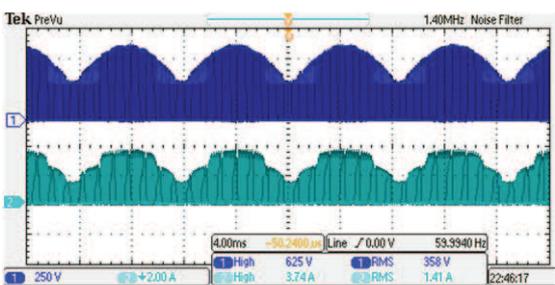


Fig. 16. Tensão e corrente experimentais em $S_{1,3}$. Canal 1: Tensão (250 V/div.). Canal 2: Corrente (2 A/div.). Escala horizontal: Tempo (4 ms/div.).

Os valores experimentais de corrente máxima e eficaz em $S_{1,3}$ são, respectivamente, 3,74 A e 1,41 A. A tensão máxima sobre o interruptor foi de, aproximadamente, 630 V.

A Figura 17 apresenta a LFSE ENDURA em operação para os níveis de potência nominal e de mínima potência, como resultado da variação do índice de modulação. Durante toda a faixa de CIL, a lâmpada não apresentou oscilações visíveis na descarga elétrica, bem como o fenômeno de *Striation* não foi observado.



Potência de 100 W ($D_M = 100\%$)

Potência de 26 W ($D_M = 30\%$)

Fig. 17. LFSE em máxima e mínima potência.

A técnica de CIL pode ser estendida para diferentes frequências de modulação. A diminuição de tal frequência acarreta na ampliação da faixa de potência de CIL, visto que ocorre o aumento do período de modulação. Entretanto, esta situação acarreta na elevação da THD da corrente de entrada, visto que os tempos de “estado nulo” do sistema são maiores (considerando um mesmo índice de modulação). Além disso, para frequências de modulação inferiores a 20 kHz, há a ocorrência inerente de ruído audível.

Outra característica da diminuição da frequência de modulação está relacionada com a reignição da lâmpada. Para baixas frequências, a lâmpada tende a permanecer mais tempo em “estado nulo”, o que acarreta na necessidade de elevação da tensão e corrente de reignição.

Visando ampliar a análise de resultados, bem como estabelecer parâmetros de comparação, aplicou-se uma frequência de modulação de 2,5 kHz à topologia projetada e desenvolvida anteriormente. A Figura 18 descreve o comportamento experimental da potência aplicada à lâmpada. Observa-se que, com $f_m = 2,5$ kHz, tem-se uma faixa de CIL de aproximadamente 93% (100 W até 7 W). A Figura 18 traz também a THD da corrente de entrada da topologia, onde a mesma apresentou uma ampla distorção.

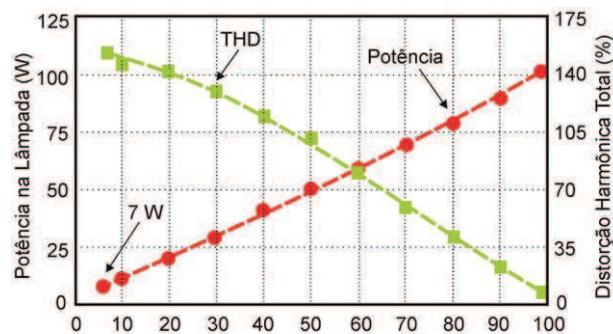


Fig. 18. Comportamento experimental da potência na lâmpada e da THD de entrada, considerando uma frequência de modulação em 2,5 kHz.

Com isso, a modulação PWM em 25 kHz demonstra ser adequada, visto que proporciona uma faixa satisfatória de CIL e atende as normas quanto a THD e fator de potência. Além disso, neste valor de frequência, o sistema não apresenta ruído audível.

A técnica de CIL apresentada neste trabalho é comparada com outro método. Em [21], considerando a mesma topologia *SEPIC* meia ponte e LFSE os autores obtiveram uma faixa de CIL de aproximadamente 56%, empregando a variação da razão cíclica do estágio PFP. Este valor é cerca

de 18% inferior a faixa de CIL obtida a partir da técnica de modulação PWM em baixa frequência (25 kHz). Em ambas as técnicas, os valores de rendimento, THD e fator de potência são similares.

VIII. CONCLUSÕES

Este artigo apresentou a topologia *SEPIC* Meia Ponte integrada, para alimentação de uma lâmpada fluorescente sem eletrodos. Inicialmente, as características relevantes das LFSE foram apresentadas, bem como o seu modelo elétrico equivalente, o qual é necessário para a concepção do conversor integrado. O circuito proposto foi projetado para operação em MCD, de tal forma, que o PFP pode ser representado a partir de um circuito resistivo equivalente. Assim, em potência nominal da lâmpada, um elevado fator de potência do sistema foi obtido, associado a uma baixa THD. As etapas da operação da topologia proposta foram apresentadas.

O circuito *SEPIC* foi projetado de tal forma que atenda as normas de fator de potência e conteúdo harmônico, sem o estágio de filtro de EMI. A integração entre os estágios PFP e CP reduziu o número de componentes ativos do sistema. No entanto, o interruptor compartilhado deve ser concebido de modo a suportar maiores esforços de corrente do circuito.

O método de CIL, baseado em uma modulação PWM de baixa frequência, aplicado aos interruptores da topologia apresentou resultados amplamente satisfatórios. A partir de tal método, com uma frequência de modulação de 25 kHz, obteve-se uma faixa de variação de potência da lâmpada cerca de 74% (100 – 26 W). A topologia proposta foi testada com uma frequência de modulação inferior, na ordem de 2,5 kHz. Com isso, foi possível ampliar a variação do CIL da lâmpada, a qual chegou a aproximadamente 93% (100 – 7 W). Entretanto, nesta faixa de frequência, há o aumento da THD total do sistema, bem como há a presença inerente de ruído audível. Além disso, notam-se maiores valores de tensão e corrente durante a reignição da lâmpada.

Apesar da integração de estágios, bem como da alta frequência de comutação devido às necessidades da lâmpada, os resultados experimentais foram satisfatórios e condizentes com a análise teórica realizada, validando a topologia proposta, bem como a técnica de CIL utilizada.

AGRADECIMENTOS

Os autores gostariam de agradecer à FAPERGS projeto 101664-3; a CAPES/DGU nº 249/11; ao CNPq projeto 483396-2011-7 e ao governo espanhol DGPU PHB2010-0145-PC pelo apoio financeiro deste trabalho.

REFERÊNCIAS

[1] Philips, "Sense and Simplicity". Disponível em http://www.lighting.philips.com.br/lightcommunity/trends/green/green_and_lighting.wpd. Acessado em 07 de Agosto de 2012.

[2] J. M. Alonso; D. Gacio; A. J. Calleja; J. Ribas; E. L. Corominas; "A Study on LED Retrofit Solutions for Low-Voltage Halogen Cycle Lamps," *Industry Applications, IEEE Transactions on*, vol.48, no.5,

pp.1673-1682, Setembro, 2012.

[3] D. Lin; W. Yan; S.Y.R. Hui; "Modeling of Dimmable Fluorescent Lamp Including the Tube Temperature Effects," *Industrial Electronics, IEEE Transactions on*, vol.58, no.9, pp.4145-4152, Setembro, 2011.

[4] Osram Sylvania. "Quicktronic® Powersense™ T5 Dimming". *Digital Catalog: Electronic T5 Fluorescent Controllable Lighting Systems*, pp. 4.04. Janeiro, 2011.

[5] S. Ben-Yaakov; M. Shvartsas; J. Lester; "A behavioral SPICE compatible model of an electrodeless fluorescent lamp", *Applied Power Electronics Conference and Exposition*, 2002. APEC 2002. Seventeenth Annual IEEE, vol. 2, pp. 948-954, 2002.

[6] Osram – Endura. "The high performance electrodeless fluorescent lamp - Quicktronic intelligent". *Digital Catalog*, p.102, Novembro, 2005.

[7] D. O. Wharmby; "Electrodeless Lamp for Lighting: A Review". *IEEE Proceed-ings*, vol. 140, no. 6, pp. 465-473, Novembro, 1993.

[8] X. H. Cao; "Design orientated model and application of electronic ballasts for two toroidal ferrite coupled electrodeless lamps," *Applied Power Electronics Conference and Exposition*, 2005. APEC 2005. Twentieth Annual IEEE , vol.3, no., pp.1764-1769 Vol. 3, Março, 2005.

[9] J. L. Giuliani; R. E. Pechacek; G. M. Petrov; R. A. Meger; V. A. Shamamian; "Plasma conditions in a moly-oxide electrodeless bulb discharge," *Pulsed Power Plasma Science, 2001. IEEE Conference Record - Abstracts*, vol., no., pp.300, 2001.

[10] N. B. Chagas; M. F. da Silva; M. E. Schlittler; J. Fraytag; R. N. do Prado; F. E. Bisogno; "Electrodeless fluorescent lamps model operated at high frequency". *Industrial Electronics (ISIE), 2011 IEEE International Symposium on*, pp.245-250, Junho, 2011.

[11] E. Statnic; V. Tanach; "Investigation of the electrical discharge parameters in electrodeless inductive lamps with a re-entrant coupler and magnetic core". *Plasma Sources Sci. Technology*, pp. 465–473, Maio, 2006.

[12] L. R. Nerone; A. H. Qureshi; "Mathematical modeling and optimization of the electrodeless, low-pressure, discharge system," *Power Electronics Specialists Conference, 1993. PESC '93 Record., 24th Annual IEEE*, vol., no., pp.509-514, 20-24 Junho, 1993.

[13] M. F. da Silva; N. B. Chagas; M. E. Schlittler; J. Fraytag; T. B. Marchesan; F. E. Bisogno; J. M. Alonso; R. N. do Prado; "Modelo Elétrico Equivalente para Lâmpadas Fluorescentes Sem Eletrodos de Indução" *Eletrônica de Potência – SOBRAEP*. v.17, nº 1, pg 429-438. Fevereiro, 2012.

[14] Portaria Inmetro 267/2009; "Reatores Eletrônicos Alimentados em Corrente Alternada para Lâmpadas Fluorescentes Tubulares Retilíneas, Circulares e Compactas". *Instituto Nacional de Metrologia, Normalização e Qualidade Industrial*, 2009.

[15] IEC 61000-3-2. "Limits for harmonic current emissions – Part 3-4: Limits". *International Standards, International Electrotechnical Commission*, Ed. 3, 2005.

[16] T. Wu; T. Yu; "Off-line applications with single-stage

- converters". *Industrial Electronics, IEEE Transactions on*, vol.44, no.5, pp.638-647, Oct 1997.
- [17] J. C. W. Lam; J. C. Y. Hui; P. K. Jain; "A Dimmable High Power Factor Single-Switch Electronic Ballast for Compact Fluorescent Lamps With Incandescent Phase-Cut Dimmers". *Industrial Electronics, IEEE Transactions on*, vol.59, no.4, pp.1879-1888, 2012.
- [18] T. Jang; H. Kim; H. N. Kim; "Dimming Control Characteristics of Electrodeless Fluorescent Lamps" *Industrial Electronics, IEEE Transactions on*, vol.56, no.1, pp.93-100, Janeiro, 2009.
- [19] F. Rubinstein; M. Siminovitch; R. Verderber; "Fifty percent energy savings with automatic lighting controls". *IEEE Transactions on Industry Applications*, vol.29, pp. 768-773, Agosto, 1993.
- [20] T. B. Marchesan; M. A. Dalla Costa; J. M. Alonso; R. N. do Prado; "Integrated zeta-flyback electronic ballast to supply high-intensity discharge lamps", *IEEE Transactions on Industrial Electronics*, vol. 54, n. 5, pp. 2918-2921, Março, 2007.
- [21] M. F. da Silva; J. Fraytag; M. E. Schlittler; T. B. Marchesan; M. A. Dalla Costa; J. M. Alonso; R. N. do Prado; "Analysis and Design of a Single-Stage High-Power-Factor Dimmable Electronic Ballast for Electrodeless Fluorescent Lamp," *Industrial Electronics, IEEE Transactions on*, (no Prelo).
- [22] L. Roggia; F. Beltrame; J. E. Baggio; J. R. Pinheiro; "Digital control system applied to a PFC boost converter operating in mixed conduction mode," *Power Electronics Conference, 2009. COBEP '09. Brazilian*, vol., no., pp.698-704, Sept. 27 2009-Outubro, 2009.
- [23] J. M. Alonso; J. Calleja; F. J. Ferrero; E. Lopez; J. Ribas; M. R. Secades; "Single-stage constant-wattage high-power-factor electronic ballast with dimming capability". in *Proc. IEEE Power Electron. Specialist Conference*, v. 2, p. 1330-1336, Maio, 1998.
- [24] H. A. C. Braga; M. C. B. Rodrigues; D. P. Pinto; R. A. Abreu; R. H. Roseback; P. Fracetti; F. T. Vicente; "Degradação da Qualidade de Reatores Eletromagnéticos de Lâmpadas de Descarga". *9th IEEE/IAS International Conference on Industry Applications*, São Paulo. IEEE Induscon Proceedings. São Paulo: IEEE - Seção Sul Brasil/USP, 2010.
- [25] R. N. do Prado; A. R. Seidel; F. E. Bisogno; M. A. Dalla Costa; "A design method for electronic ballast for fluorescent lamps," *Industrial Electronics Society, 2000. IECON 2000. 26th Annual Conference of the IEEE*, vol.4, pp.2279-2284, 2000.
- [26] D. S. L. Simonetti; J. Sebastian; J. Uceda; "The discontinuous conduction mode SEPIC and Cuk power factor preregulators: analysis and design" *Industrial Electronics, IEEE Transactions on*, vol.44, no.5, pp.630-637, Outubro, 1997.

DADOS BIOGRÁFICOS

Jeferson Fraytag, nascido em 02/04/1990 em Coronel Bicaco - RS, graduando em engenharia elétrica pela Universidade Federal de Santa Maria - UFSM. Trabalha como bolsista pesquisador junto ao grupo de Inteligência em

Iluminação (GEDRE). Suas áreas de interesse são: integração e controle de conversores e sistemas de acionamento de lâmpadas. Atualmente é membro estudante da Associação Brasileira de Eletrônica de Potência.

Marcelo Freitas da Silva, nascido em 23/07/1970 em São Paulo - SP é engenheiro eletricitista (1995), mestre (1999), doutorando e professor na Universidade Federal de Santa Maria - UFSM. Realizou seu estágio doutoral na Universidad de Oviedo, Espanha. Suas áreas de interesse são: conversores de potência, modelamento e controle de sistemas de iluminação, e novas topologias de conversores.

Marson Eduardo Schlittler, nascido em 08/06/1990 em Santa Cruz do Sul - RS, graduando em engenharia elétrica pela UFSM. Atualmente trabalha como bolsista pesquisador junto ao grupo GEDRE. Suas áreas de interesse são: conversores de alta frequência para lâmpadas.

José Marcos Alonso Álvarez, nascido em Gijón, Espanha, possui graduação em Engenharia Industrial e Doutorado pela Universidade de Oviedo, Espanha, em 1990 e 1994, respectivamente. De 1990 a 1994 trabalhou como Professor Assistente no Departamento de Eletrônica da Universidade de Oviedo. De 1997 a 2007 foi Professor Associado no mesmo departamento, onde desde 2007 é Professor Catedrático. Alonso é coautor de mais de 250 artigos publicados em congressos e jornais internacionais. Prof. Alonso foi premiado pelo governo espanhol no Programa de Intensificação de Atividades de Pesquisa, no período de 2008-2012. Também recebeu o prêmio intitulado Early Career Award, da IEEE Industrial Electronics Society em 2006. Seus interesses incluem: reatores eletrônicos, modelagem de lâmpadas de descarga, conversores eletrônicos para aplicações eletrostáticas e geração de ozônio, topologias para correção do fator de potência.

Ricardo Nederson do Prado, nascido em Itapiranga - RS em 1961. Graduação em Engenharia Elétrica pela UFSM (1984). Mestrado e Doutorado em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC) em 1987 e 1993, respectivamente. De 1987 a 1992 trabalhou como Professor Assistente na Universidade Federal de Minas Gerais (UFMG). Atualmente é Professor Associado junto ao Departamento de Processamento de Energia Elétrica da UFSM. Em 1997 fundou o grupo GEDRE. De 2005 a 2006 realizou estágio pós-doutoral junto ao Fraunhofer Institute, Alemanha. É autor de mais de 200 artigos técnicos publicados em congressos nacionais e internacionais e revistas. Seus tópicos de interesse incluem: conversores estáticos, lâmpadas de descarga de alta e baixa pressão, eficiência luminosa, reatores eletrônicos, LEDs como fontes de luz e correção do fator de potência. Dr. Prado é membro fundador da Sociedade Brasileira de Eletrônica de Potência, membro da Sociedade Brasileira de Automática e de várias sociedades da IEEE. Também é revisor da Revista Eletrônica de Potência, Revista Brasileira de Automática e de várias revistas da IEEE.