

REATORES ELETRÔNICOS COM O ESTÁGIO DE CORREÇÃO DO FATOR DE POTÊNCIA INTEGRADO COM O INVERSOR RESSONANTE

Eduardo Inácio Pereira & Arnaldo José Perin
Universidade Federal de Santa Catarina
CTC-EEL-INEP
CEP: 88040-970, C.P. 5119, Florianópolis – SC, Brasil.
Tel: +55(48)331-9204

Resumo – Serão apresentados estudos realizados sobre a integração do estágio de correção do fator de potência (CFP) com o estágio de conversão CC-CA em reatores eletrônicos para lâmpadas fluorescentes. A topologia proposta por Moisin é apresentada e estendida para estágios retificadores em ponte completa. Novos procedimentos de projeto são deduzidos e aplicados em reatores *charge pump* com corrente contínua na entrada (CIC-CPPFC). Os circuitos apresentados, aliados à metodologia de projeto desenvolvida, representam uma solução simples e robusta com conseqüente redução de custos para produção industrial. O desempenho de um protótipo, implementado para comprovação de conceitos, é apresentado provando a eficácia da metodologia de projeto desenvolvida. Ratificando a simplicidade da solução proposta, resultados experimentais da integração de estágios utilizando a metodologia desenvolvida neste trabalho aplicada em reatores comerciais, também são apresentados.

Palavras-Chave – Reatores Eletrônicos, Correção do fator de potência.

ELECTRONIC BALLAST FOR FLUORESCENT LAMPS WITH THE PFC STAGE INTEGRATED TO THE RESONANT INVERTER

Abstract – Studies about the integration of the PFC stage with the dc-ac conversion on electronic ballasts for fluorescent lamps are presented on this paper. The Moisin's topology is presented and extended for the full-bridge rectifier stage. New design procedures are developed and applied on CIC-CPPFC electronic ballasts. The analysis developed, allied with the design procedures, is focused on reliability, simplicity, and lowers the component count for electronic ballasts. Experimental results from a proof-of-concept prototype designed with the methodology developed on this work are also shown. Proofing the simplicity of the proposed methodology, experimental results from the application of the design methodology on commercial electronic ballasts are presented.

Keywords - Single Stage Electronic Ballasts, Power Factor Correction.

Artigo Submetido em 20/07/2003. Primeira Revisão em 29/09/2003. Segunda Revisão em 11/11/2003. Aceito sob recomendação do Editor Especial Prof. Walter Kaiser.

I. INTRODUÇÃO

Lâmpadas fluorescentes possuem características de impedância negativa na região desejada de operação. Portanto, estes elementos não podem ser conectados diretamente à rede elétrica necessitando assim, alguma forma de limitação para evitar sua destruição por corrente excessiva, um reator eletromagnético ou eletrônico [1]. O reator deve fornecer a tensão de ignição e de operação além de limitar a corrente da lâmpada.

Os reatores de alta frequência convertem a frequência da rede, geralmente 60Hz, em uma frequência mais elevada adequada ao funcionamento da lâmpada (30 a 50KHz). No caso de lâmpadas fluorescentes operando em alta frequência, a eficiência luminosa é aumentada em aproximadamente 20% [2]. Em geral, estes reatores consistem de um retificador a diodos e um estágio CC-CA operado em alta frequência para acionar a lâmpada.

Na ausência de um estágio de correção de fator de potência (CFP), a corrente solicitada pelo reator contém um conteúdo harmônico relevante e conseqüentemente um baixo fator de potência [3]. Uma solução simples para aumentar o fator de potência é a inclusão de um filtro passivo. Entretanto, os filtros passivos são pesados e ineficientes dado o fato que os mesmos operam na frequência da rede [4].

Uma solução comum para aumentar o fator de potência (FP) é a utilização de dois estágios de processamento de energia. Nesta solução, um estágio ativo de correção de fator de potência, normalmente um conversor Boost, é implementado na entrada do equipamento para impor à corrente de entrada um formato senoidal. Adicionalmente, o estágio PFC gera um barramento CC com tensão regulada que é conectado ao inversor CC-CA. Os estágios CFP baseados no conversor Boost, como mostrado na Fig. 1, operando em condução descontínua fazem com que a corrente de entrada siga naturalmente o formato senoidal [5]. O uso deste tipo de abordagem implica em uma dupla conversão de energia fazendo com que aumente o custo e a complexidade do equipamento além de reduzir a confiabilidade do equipamento [6].

Desde 1977 [7] já se podem constatar os esforços para integrar o reator em um estágio único na tentativa de minimizar estas características indesejáveis. Várias outras topologias com estágio único de processamento de energia vêm sendo propostas [8], [9] e [10]. Nestes casos, a idéia principal é que o estágio PFC e o inversor usem concomitantemente um interruptor de potência, assim um interruptor e seu respectivo circuito de comando podem ser eliminados.

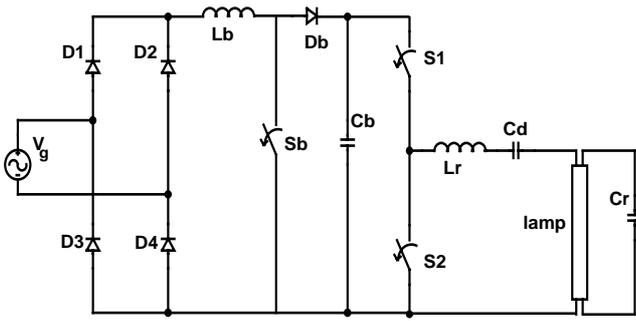


Fig. 1 – Reator eletrônico com o conversor Boost.

A Fig. 2 mostra uma das topologias que empregam este conceito [8], onde o interruptor S_1 é utilizado pelo conversor Boost e pelo inversor meia-ponte simultaneamente. O uso deste tipo de solução apresenta algumas desvantagens. Primeiramente, a tensão do barramento CC é muito elevada durante o transitório de partida da lâmpada.

Outro fator decisivo para a não aplicação comercial deste tipo de integração é a inviabilidade do uso de comando auto-oscilante, pois o interruptor S_1 , no caso da Fig. 2, conduz a corrente do estágio inversor somada à corrente do estágio de correção do fator de potência.

Neste artigo, uma topologia proposta no registro de propriedade intelectual americano 5.691.606 [11] por Moisin et al., que contorna as desvantagens citadas anteriormente, é apresentada. Originalmente, esta topologia foi concebida para estágios retificadores do tipo dobrador de tensão. Neste artigo é realizada uma síntese para a utilização da mesma com retificadores do tipo ponte completa. A análise da estrutura obtida pela síntese mostra que o conceito CIC-CPPFC (do inglês *Continuous Input Current Charge Pump Power Factor Correction*) [12] pode ser derivado desta estrutura. Sendo assim, uma metodologia de projeto, aplicável às duas estruturas, é apresentada. O procedimento de projeto proposto possui passos bem definidos e expressões analíticas que permitem otimizar a concepção de reatores empregando a técnica descrita.

Os resultados experimentais de um protótipo projetado sob as diretrizes do equacionamento desenvolvido também são apresentados. Tal protótipo não foi concebido para aplicações comerciais servindo apenas para provar os conceitos e a metodologia de projeto proposta neste trabalho. Finalmente, provando a simplicidade da estrutura e da metodologia proposta, são apresentados os resultados práticos da aplicação da mesma em reatores comerciais.

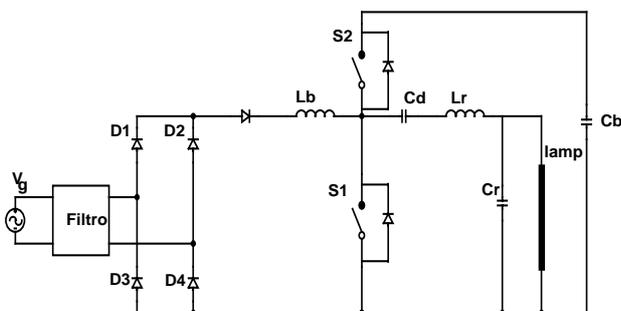


Fig. 2 – Integração do conversor Boost com o inversor meia-ponte proposta em [8].

II. ANÁLISE DA TOPOLOGIA

A. Gênese do Circuito.

A topologia apresentada por Moisin et al., designada neste trabalho de “Topologia de Moisin”, é apresentada na Fig. 3. O circuito inclui o capacitor de realimentação (C_{in}), que fornece o caminho para parte da corrente de alta frequência provinda do estágio inversor ser aplicada ao retificador, e o indutor L_{in} . A presença deste capacitor reduz as características não-lineares do retificador de entrada aumentando o fator de potência da estrutura. O indutor L_{in} reduz a ondulação de alta frequência na corrente de entrada, minimizando o volume do filtro de entrada (L_f-C_f).

Durante o semiciclo positivo da rede o circuito pode ser representado por seu equivalente mostrado na Fig. 4(a). Substituindo-se o inversor e o tanque ressonante por uma fonte de corrente de alta frequência e ainda desprezando-se a ondulação na tensão do barramento CC, o circuito da Fig. 4(b) pode ser obtido.

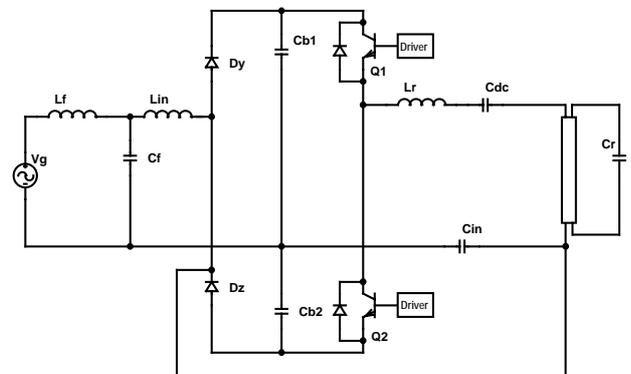
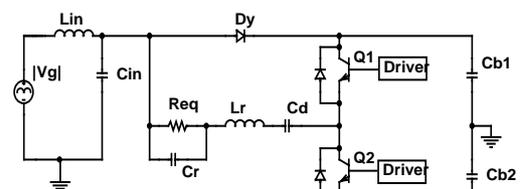
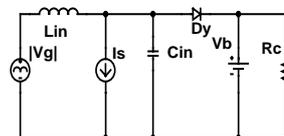


Fig. 3 – Topologia proposta por Moisin et al.



(a) Circuito equivalente durante o semiciclo positivo.



(b) Circuito equivalente do inversor

Fig. 4 – Circuito equivalente quando V_g é positiva.

A fonte de tensão $|V_g|$ pode ser substituída por um retificador do tipo ponte completa como mostra a Fig. 5. Com estas alterações a estrutura pode ser usada em redes de alimentação de 220V sem a desvantagem da elevada tensão de barramento, caso a estrutura original fosse utilizada.

O capacitor C_{in} pode ser conectado em paralelo com o diodo D_y sem alterações na corrente de entrada resultando no circuito da Fig. 6(a). Embora não tenha o diodo D_x , o circuito obtido tem as mesmas características de operação dos circuitos CIC-CPPFC [12], mostrado na Fig. 6(b).

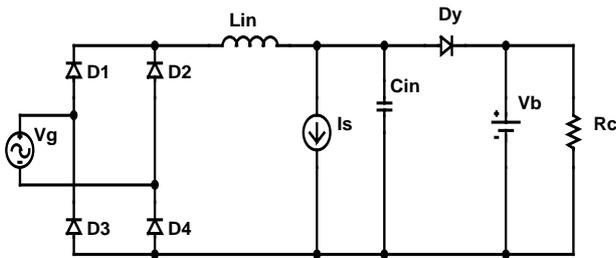
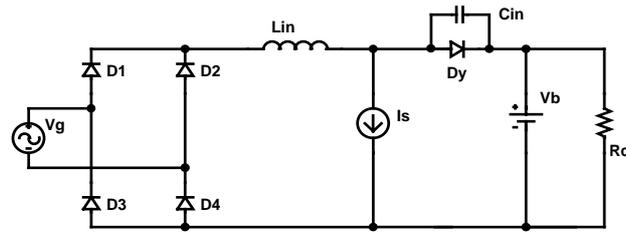
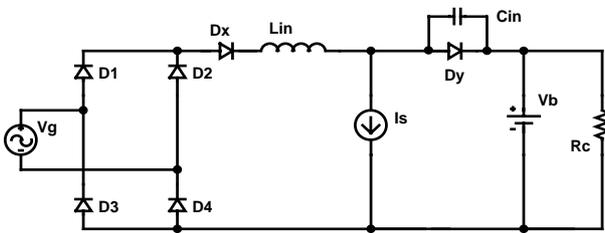


Fig. 5 – Retificador de onda completa aplicado na topologia sob análise.



(a) Circuito estendido.



(b) Circuito CIC-CPPFC.

Fig. 6 – Comparação entre a topologia estendida e o circuito equivalente do CIC-CPPFC.

B. Condição para operação com fator de potência elevado.

Na análise do regime permanente do circuito da Fig. 7, três considerações são feitas:

- A tensão no capacitor C_b é considerada constante e igual à V_b ;
- A corrente i_x é contínua;
- A frequência de comutação é muito maior que a da rede de alimentação.

Assim a tensão de entrada pode ser assumida constante em um período de comutação.

Dois estados topológicos podem ser obtidos em um período de comutação, como mostra a Fig. 8. A evolução temporal das principais grandezas são apresentadas na Fig. 9.

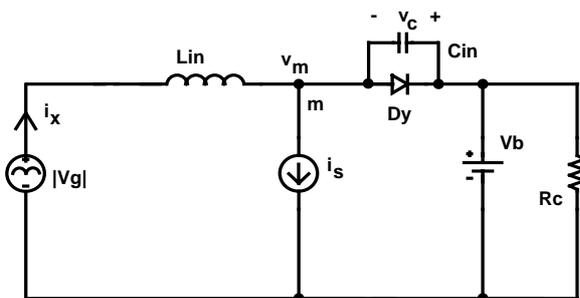
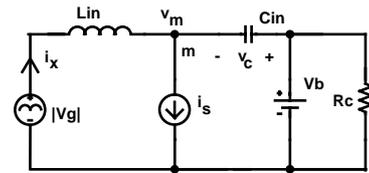
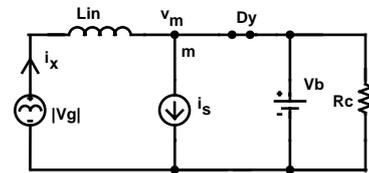


Fig. 7 – Circuito sob análise.



(a) Primeira etapa



(b) Segunda etapa

Fig. 8 – Estados topológicos do circuito da Fig. 7.

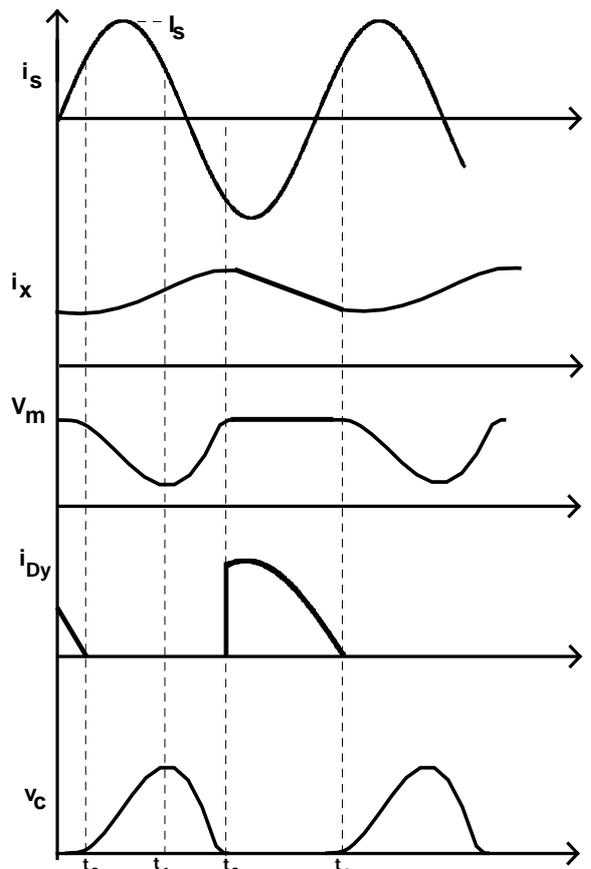


Fig. 9 – Formas de onda relevantes em um período de comutação.

Durante a primeira etapa (D_y bloqueado) a corrente retificada de entrada é:

$$i_x(t) = I_s \cdot \text{sen}(\theta) \cdot \cos(\omega_o t) + \frac{|v_g(t)| - V_B}{Z_o} \cdot \text{sen}(\omega_o t) + \gamma \quad 0 < t < t_2 \quad (1)$$

Onde: $\omega_o = \frac{1}{\sqrt{L_m \cdot C_m}}$, $Z_o = \sqrt{\frac{L_m}{C_m}}$ e

$$\gamma = \frac{I_s \cdot \omega_o^2}{\omega_s^2 - \omega_o^2} \cdot [\text{sen}(\omega_o t + \theta) - \text{sen}(\omega_s t + \theta)] + \frac{I_s \cdot \omega_o \cdot \cos(\theta)}{\omega_s + \omega_o} \cdot \text{sen}(\omega_o t)$$

Na segunda etapa (D_y conduzindo) a corrente de entrada é dada por:

$$i_x(t) = i_x(t_2) + \frac{|v_g(t)| - V_B}{L_m} \cdot (t - t_2) \quad t_2 < t < t_3 \quad (2)$$

O valor médio da corrente de entrada é igual ao valor médio da corrente no indutor em um período de comutação e é dado por:

$$I_x = \frac{1}{T_s} \int_0^{t_3} i_x(t) dt = \frac{1}{T_s} \left(\int_0^{t_2} i_x(t) dt + \int_{t_2}^{t_3} i_x(t) dt \right) \quad (3)$$

Substituindo (1) e (2) em (3), uma solução simplificada pode ser encontrada:

$$I_x = \frac{|V_g(t)|}{Z_o \cdot \omega_o T_s} [1 - \cos(n\pi)] + \psi \quad (4)$$

Onde: ω_s é a frequência angular de comutação do inversor meia-ponete, $n = \frac{\omega_o}{\omega_s}$ é a relação entre a frequência de comutação e a frequência de ressonância definida por L_{in} e C_{in} e

$$\psi = \frac{I_s}{2\pi} \cdot \left\{ \frac{n \cdot \text{sen}(n\pi)}{1-n^2} + \frac{1}{1+n} [1 - \cos(n\pi)] \right\} + \frac{P_o}{V_p} - \frac{V_B}{Z_o \cdot \omega_o T_s} [1 - \cos(n\pi)]$$

P_o e V_p são a potência de saída e a tensão de pico na entrada, respectivamente. Um fator de potência unitário pode ser obtido quando $\psi = 0$, resultando para isto:

$$I_s = \frac{2\pi \cdot \left\{ \frac{V_B}{Z_o \cdot \omega_o T_s} [1 - \cos(n\pi)] - \frac{P_o}{V_p} \right\}}{\frac{n \cdot \text{sen}(n\pi)}{1-n^2} + \frac{1}{1+n} [1 - \cos(n\pi)]} \quad (5)$$

Nas condições de (5) pode-se obter fator de potência elevado, visto que (4) se torna diretamente proporcional à tensão de entrada. A tensão do barramento CC pode ser calculada por:

$$V_B = \frac{\eta V_p^2}{2 P_o} [1 - \cos(n\pi)] \left\{ \frac{I_s}{2\pi} \left[\frac{n \cdot \text{sen}(n\pi)}{1-n^2} + \frac{1}{1+n} [1 - \cos(n\pi)] \right] + \frac{P_o}{V_p} \right\} \quad (6)$$

C. Extensão da topologia para um reator eletrônico

Como o tanque ressonante pode ser considerado uma fonte de corrente de alta frequência, o circuito do reator eletrônico obtido é mostrado na Fig. 10.

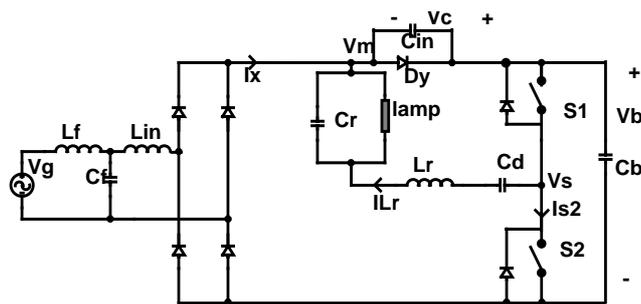


Fig. 10 – Reator eletrônico derivado da topologia de Moisin.

III. CONSIDERAÇÕES DE PROJETO

O primeiro passo para projeto é a escolha do valor adequado do parâmetro 'n', e conseqüentemente encontrar os valores de V_B , C_{in} , e da indutância de entrada L_{in} . Tomando-se a tensão do barramento CC como um parâmetro limitante, o valor de 'n' pode ser obtido a partir de (6), que possibilita o cálculo do V_B . O valor de V_B é primordial para o dimensionamento do filtro LCC, além de definir os esforços

de tensão nos interruptores e no capacitor C_b , diferenciando esta metodologia da até então proposta na literatura [12].

Operando sob a condição de fator de potência unitário, a potência instantânea de entrada é:

$$p_{in}(t) = \frac{|V_g(t)|^2}{Z_o \cdot \omega_o T_s} [1 - \cos(n\pi)] \quad (7)$$

Tomando-se o valor médio em um semiciclo resulta:

$$P_{in} = \frac{V_p^2 \cdot f_s}{2 \cdot Z_o \cdot \omega_o} [1 - \cos(n\pi)] \quad (8)$$

Como $P_o = \eta P_{in}$, C_{in} pode ser obtido manipulando-se (8):

$$C_{in} = \frac{2 \cdot P_o}{\eta \cdot f_s \cdot V_p^2 [1 - \cos(n\pi)]} \quad (9)$$

O valor de L_{in} pode ser obtido através da relação entre a frequência de comutação e frequência de ressonância definida por L_{in} e C_{in} .

$$L_{in} = \frac{\eta \cdot V_p^2}{4 \cdot n^2 \cdot \pi^2 \cdot f_s \cdot P_o} \quad (10)$$

IV. RESULTADOS EXPERIMENTAIS

A. Protótipo para comprovação da metodologia proposta.

Foi construído um protótipo de reator eletrônico para duas lâmpadas de 40W, com a metodologia proposta. A Fig. 11 apresenta o circuito elétrico do mesmo. O protótipo mantém a característica original da topologia de Moisin, o estágio retificador de entrada é do tipo dobrador de tensão e formado por D1 e D2. V_g é a tensão senoidal de entrada. O projeto do filtro LCC levou em conta o pré-aquecimento dos filamentos através do controle da relação entre a frequência de comutação do inversor e a de ressonância durante a partida.

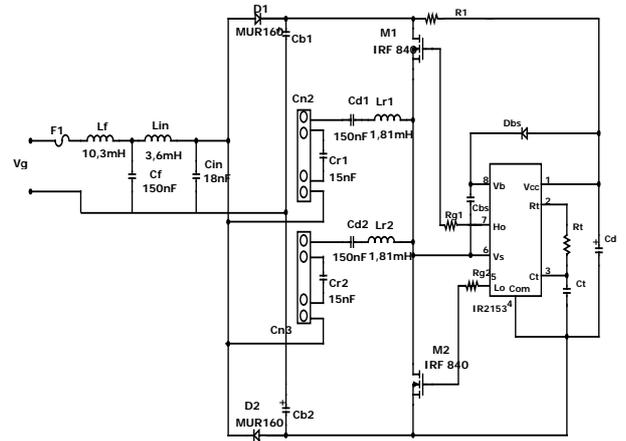


Fig. 11 – Diagrama do protótipo implementado.

A Fig. 12 mostra o ábaco para escolha do valor de 'n' para a situação proposta. O rendimento esperado, adotado na etapa de projeto foi de 85%. Com $n = 0,6$ a tensão no barramento CC é aproximadamente 390V. Operando com frequência de comutação de 40 kHz e 110V de entrada os principais componentes são os seguintes:

$$\begin{aligned} L_{in} &= 3,6\text{mH} & L_r &= 1,81\text{mH} & C_d &= 150\text{nF} \\ C_{in} &= 18\text{nF} & C_r &= 15\text{nF} & C_b &= 47\mu\text{F} \end{aligned}$$

Os resultados experimentais obtidos são:

$P_{in}=84W$ $FP=0,989$ $DHT=13,18\%$
 $FC=1,65$ $V_b=390,8V$ $\eta=91,3\%$

A corrente de entrada e seu espectro harmônico são apresentados na Fig. 13 e Fig. 14 respectivamente. O conteúdo harmônico da corrente de entrada está em conformidade com a IEC 61000-3-2 classe C. A corrente na lâmpada tem o formato apresentado na Fig. 15 com fator de crista (FC) igual a 1,65.

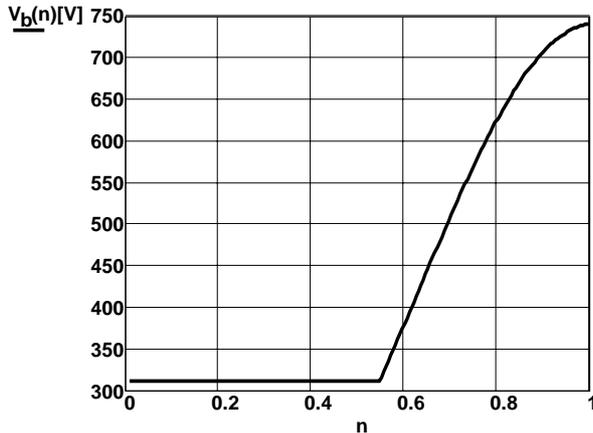


Fig. 12 – Ábaco para escolha do valor de ‘n’.

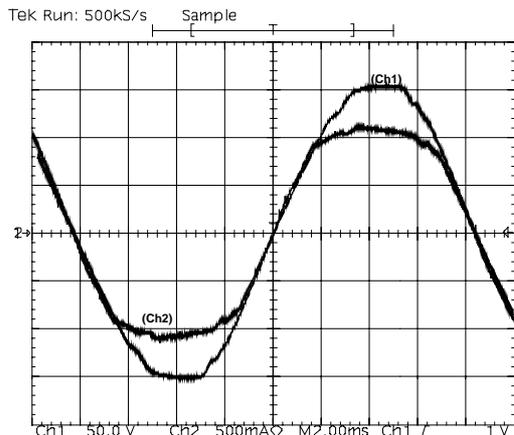


Fig. 13 – Tensão e corrente de entrada no protótipo implementado (i:500mA/div;v:50V/div;t:2ms/div).

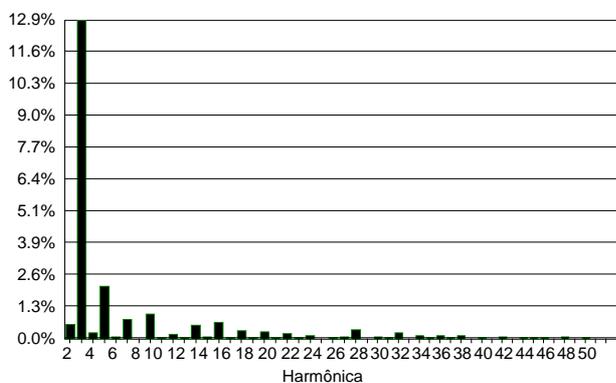


Fig. 14 – Conteúdo harmônico da corrente de entrada no protótipo.

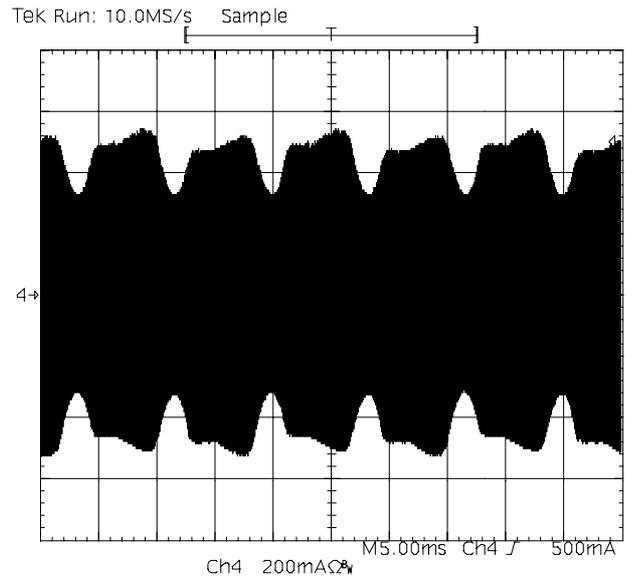


Fig. 15 – Corrente em uma das lâmpadas (i:200mA/div;t:5ms/div).

A Fig. 16 apresenta a corrente no indutor L_{in} evidenciando o caráter de funcionamento em condução contínua da corrente de entrada, diferenciando esta de soluções do tipo CS-CPPFC, VS-CPPFC e VSCS-CPPFC encontradas na literatura que apresentam condução descontínua na entrada. Este fato possibilita a redução do volume do indutor L_f afetando, consideravelmente, o peso e o volume total do reator.

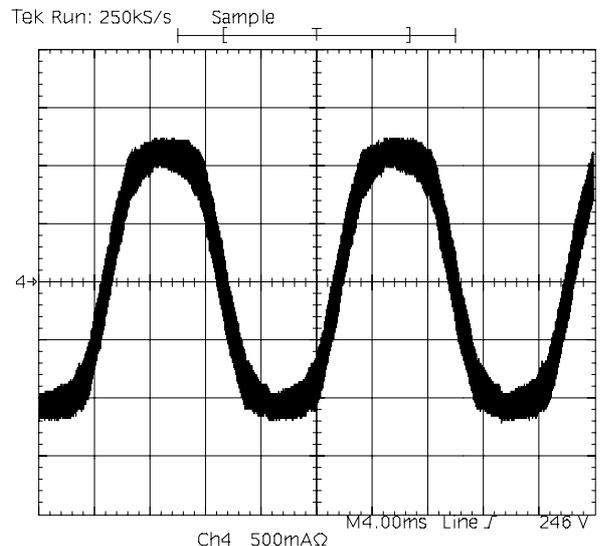


Fig. 16 – Corrente no indutor de entrada L_{in} (i:500mA/div;t:5ms/div).

A Fig. 17 mostra a tensão e corrente em um dos interruptores. Como pode ser visto o inversor opera no modo ZVS reduzindo assim as perdas por comutação. Durante a partida, a tensão no barramento CC aumenta devido ao aumento do valor da corrente no tanque ressonante. Esta desvantagem pode ser facilmente contornada com o uso de comando do tipo auto-oscilante.

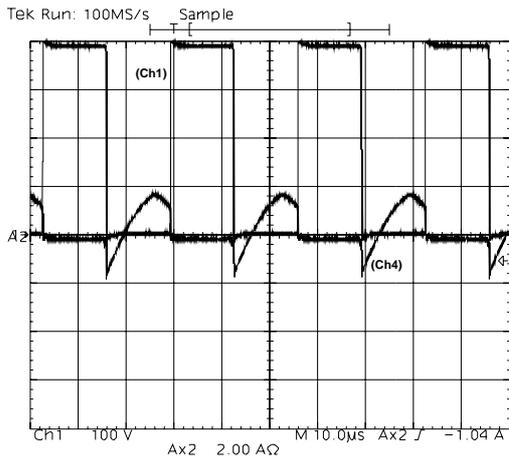


Fig. 17 – Tensão e corrente em um dos interruptores do inversor (i: 2A/div;v: 100V/div;t: 5ms/div).

B. Aplicação da metodologia em reatores comerciais.

Averiguando a simplicidade da técnica proposta, foram feitas integrações em reatores comerciais. Foram ensaiados reatores 1x40W, 2x40W, 1x110W e 2x110W. Neste trabalho são apresentados os resultados obtidos nos reatores 1x40W e 2x110W. Todos os reatores ensaiados atendem aos preceitos da IEC 61000-3-2 após a inclusão do circuito de correção do fator de potência e de filtragem.

Uma generalização do circuito elétrico dos reatores ensaiados é apresentada na Fig. 18, mostrando ser esta uma solução adotada pela grande maioria dos fabricantes de reatores eletrônicos sem CFP. Já a Fig. 19 mostra o circuito, agora com componentes adicionados ao reator, para aplicação da estrutura apresentada e a metodologia proposta.

A Fig. 20 mostra a corrente e a tensão de entrada para o reator 1x40W antes da inserção do circuito de correção proposto.

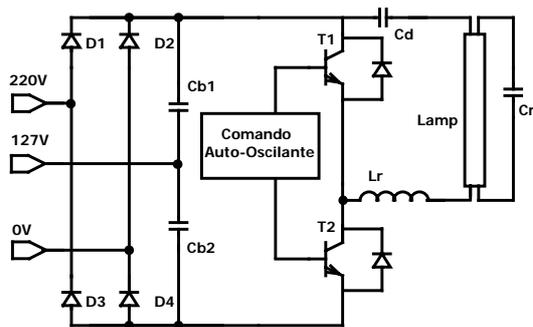


Fig. 18 – Diagrama esquemático generalizado para os reatores comerciais ensaiados.

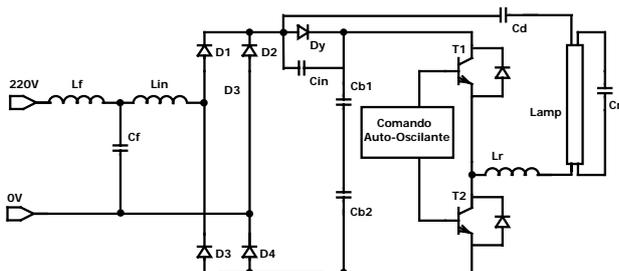


Fig. 19 – Diagrama elétrico dos reatores comerciais ensaiados.

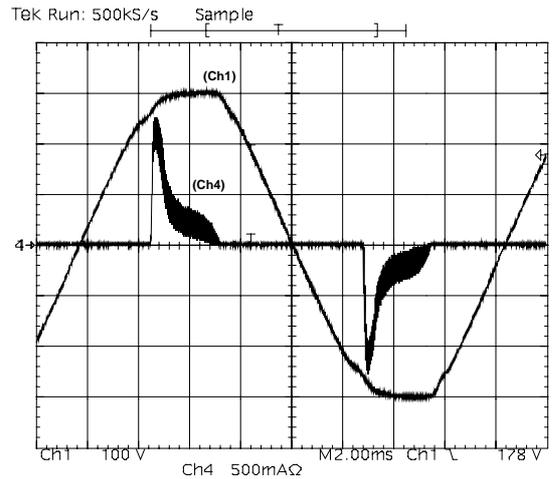


Fig. 20 – Tensão e corrente de entrada para o reator comercial 1x40W operando sem a correção proposta (i:500mA/div;v:100V/div;t:2ms/div).

No reator de 1x40W, além do diodo D_y somente os seguintes componentes foram adicionados:

$$L_f=77,3\text{mH} \quad L_{in}=4,1\text{mH}$$

$$C_f=27\text{nF} \quad C_{in}=15\text{nF}$$

Após a integração, como mostra a Fig. 21, a corrente de entrada pode claramente atender a norma IEC. A distorção harmônica total (DHT) da corrente de entrada neste caso foi reduzida de 142% para 11,92% e o fator de potência passou de 0,51 para 0,995.

A análise da estrutura mostra que durante o tempo em que D_y está bloqueado, o estágio inversor absorve energia diretamente da rede. Esta parcela de energia não é processada pelo capacitor C_b , o que possibilita uma redução de sua capacitância, mantendo-se os mesmos níveis de ondulação no barramento apresentados sem a correção de fator de potência. Este fato foi comprovado quando medidas de ondulação da tensão no barramento CC foram efetuadas, sendo que a ondulação foi reduzida de 41,2V para 24,4V. A Fig. 22 mostra a ondulação do barramento CC com o reator 1x40W operando sem correção de fator de potência, enquanto que a Fig. 23 ilustra a mesma situação com a correção aplicada.

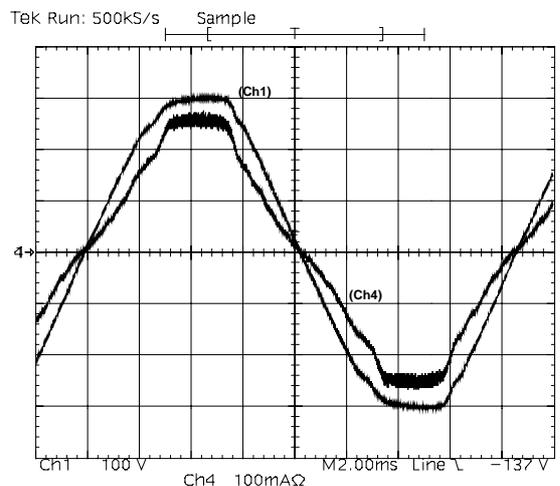


Fig. 21 – Tensão e corrente de entrada no reator 1x40W com a proposta de integração implementada (i:100mA/div;v:100V/div;t:2ms/div).

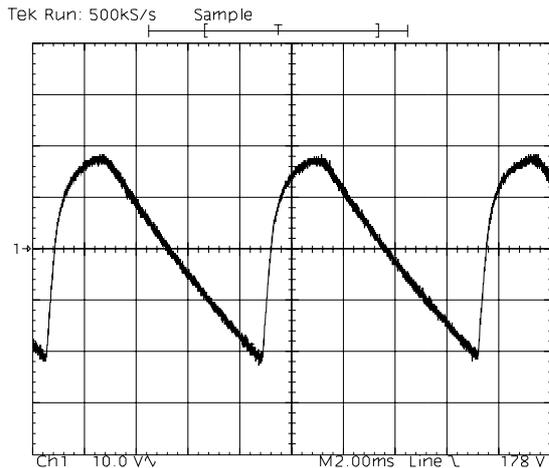


Fig. 22 - Detalhe da ondulação da tensão no barramento CC sem correção de fator de potência (1x40W) (v:10V/div;t:2ms/div).

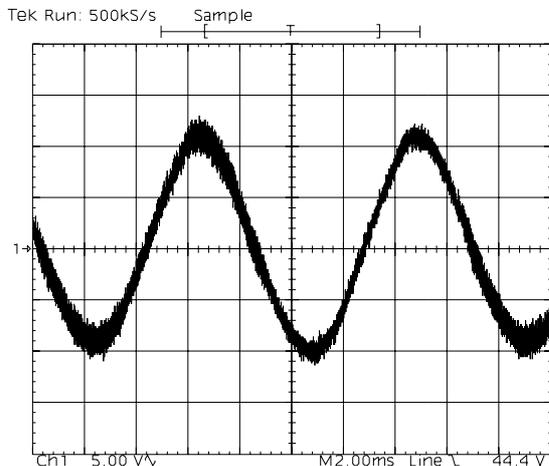


Fig. 23 – Ondulação da tensão no barramento CC após a inclusão do circuito de correção de fator de potência (1x40W) (v:5V/div;t:2ms/div)

A Fig. 24 mostra a tensão do barramento CC durante a partida da lâmpada. Como previsto, o circuito de comando auto-oscilante diminui o valor da frequência de comutação em função da carga do inversor [6], limitando o valor máximo da tensão no barramento CC durante esta etapa. O mesmo fato ocorrerá no caso da falta de uma lâmpada no circuito.

O fator de crista da corrente na lâmpada foi aumentado de 1,41 para 1,73 seguindo como regra quase que geral para os demais reatores testados. A Fig. 25 mostra a tensão de entrada e a corrente na lâmpada, nota-se que próximo ao cruzamento da tensão por zero a corrente na lâmpada tem seu valor de pico aumentado, deteriorando o fator de crista da estrutura. Este fato deve-se à influência da capacitância C_{in} no tanque ressonante que alimenta a lâmpada, somada a variação da frequência de comutação inerente ao comando auto-oscilante. Esta situação pode ser contornada com a diminuição de “n”, sob pena de detrimento na qualidade da corrente de entrada.

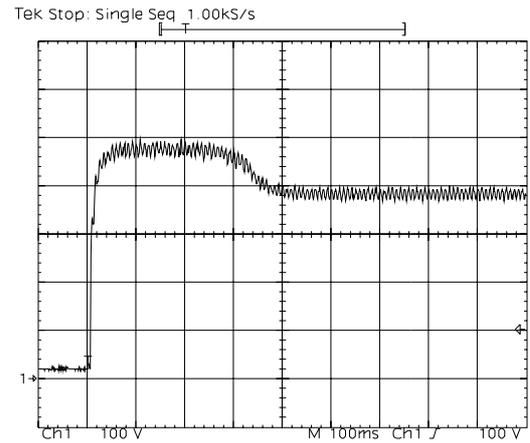


Fig. 24 – Tensão no barramento CC durante a partida da lâmpada (v:100V/div;t:100ms/div).

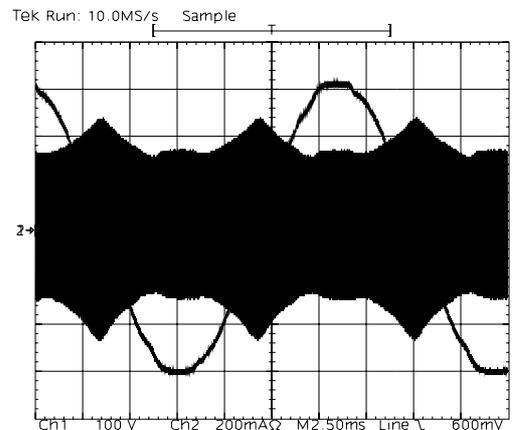


Fig. 25 – Tensão de entrada e corrente na lâmpada (i:200mA/div;v:100V/div;t:2,5ms/div).

Resultado semelhante pode ser observado na Fig. 26 onde é apresentada a tensão e a corrente de entrada no reator 2x110W. Neste caso os componentes adicionados foram:

$$L_f = 14,6\text{mH} \quad L_{in} = 475\mu\text{H}$$

$$C_f = 100\text{nF} \quad C_{in} = 68\text{nF}$$

A distorção harmônica total da corrente de entrada foi reduzida de 139,8% para 28,7%, resultando em uma elevação do fator de potência da estrutura de 0,672 para 0,972.

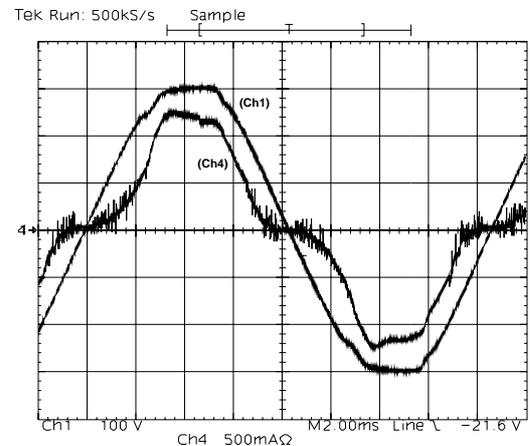


Fig. 26 - Tensão e corrente de entrada no reator 2x110W com a proposta de integração implementada (i:500mA/div;v:100V/div;t:2ms/div).

V. CONCLUSÕES

A topologia de Moisin foi apresentada e analisada neste artigo. A inclusão de um estágio de retificação do tipo ponte completa, desenvolvida neste trabalho, não foi prevista originalmente. Ante as similaridades para com o conceito CIC-CPPFC a metodologia de projeto desenvolvida surge como uma aproximação alternativa para projetos envolvendo tais circuitos. Na proposta desenvolvida em [12] não são considerados, nem calculados, os aspectos da elevação da tensão do barramento em regime permanente. Tais ajustes eram, até então, feitos por meio de simulação digital. Com o equacionamento desenvolvido neste trabalho, pode-se calcular de antemão o valor da tensão do barramento CC em função da relação entre a frequência de comutação do inversor e da frequência de ressonância do par L_{in} - C_{in} . Com isto, podem-se dimensionar os esforços de tensão nos interruptores e no capacitor de barramento, além de refinar o projeto do filtro LCC. A metodologia desenvolvida foi ratificada com os resultados obtidos no protótipo implementado.

Os interruptores de potência conduzem somente a corrente do inversor ressonante, assim sendo possível utilizar interruptores com especificações de corrente menores quando se compara esta técnica de integração com outras onde este fato não ocorre.

A baixa ondulação da corrente de entrada permite uma redução significativa do volume do indutor L_f do filtro de entrada além de, teoricamente, reduzir a emissão de interferência eletromagnética conduzida diante desta ondulação. Este fato destaca esta topologia em relação às soluções que empregam condução descontínua na entrada.

A implementação da técnica nos reatores comerciais surge como uma solução passiva de baixo custo e reduzido tempo de implementação em uma linha de montagem visto que, a correção de fator de potência é obtida de maneira simples sem a inclusão de circuitos integrados dedicados, fonte auxiliar ou filtro de elevado volume. Isto é um fator relevante dentro de um ambiente industrial extremamente competitivo como o mercado de reatores eletrônicos brasileiro.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] Y. Yang, & C. Chen, "Steady-State Analysis and Simulation of a BJT Self-Oscillating ZVS-CV Ballast Driven by a Saturable Transformer", *IEEE Trans. Ind. Electronics*, vol. 46, n.º.2, pp. 249 – 260, April 1999.
- [2] E. E. Hammer, & T. K. McGowan, "Characteristics of Various F40 Fluorescent Systems at 60Hz and High Frequency", *IEEE Trans. Ind. Applications*, vol. 21, n.º 2, pp. 11-16, 1985.
- [3] M. Grotzbach, "Line side behavior of uncontrolled rectifier bridges with capacitive DC smoothing", *Proc. European Conf. on Power Electronics and Applications (EPE)*, pp. 761-764, 1989.
- [4] R. Redl, & L. Balogh, "Power factor Correction in Bridge and Voltage-Doubler Rectifier Circuits with Inductors and Capacitors", *Proc. European Conf. on*

Power Electronics and Applications (EPE), pp. 466-472, 1999.

- [5] K. H. Liu & Y. L. Lin, "Current Waveform Distortion in Power Factor Correction Circuits Employing Discontinuous Mode Boost Converter", *IEEE Power Electronics Specialists Conf.*, pp. 293-298, 1989.
- [6] M. Brumatti, C. Z. Resende, M. A. C.ó, D. S. L. Simonetti, & L. F. Vieira, "Single Stage Self-Oscillating HPF Electronic Ballast", *IEEE Industry Applications Society – Annual Meeting*, pp. 1052 -1058, 2002.
- [7] I. J. Pitel, "Tuned Oscillator Ballast Circuit", *United States Patent 4.045.711*, August, 1977.
- [8] J. A. Alves, A. J. Perin, I. Barbi, "An Electronic Ballast with High Power Factor for Compact Fluorescent Lamp", *IEEE Industry Application Society – Annual Meeting*, pp. 2129 – 2135, 1996.
- [9] C. S. Moo, C. R. Lee, Y. T. Chua, "High-Power-Factor Electronic Ballast with Self Excited Series Resonant Inverter", *IEEE Industry Application Society – Annual Meeting*, pp. 2136 – 2140, 1996.
- [10] C. Blanco, M. Alonso, E. López, A. Calleja, M. Rico, "A Single Stage Fluorescent Lamp Ballast with High Power Factor", *IEEE 11th Applied Power Electronics Conference*, pp. 616 – 621, 1996.
- [11] M. S. Moisin et al., "Ballast Circuit for Fluorescent Lamp", *United States Patent 5.691.606*, November, 1997.
- [12] J. Qian, & F. C. Lee, "A New Continuous Input Current Charge Pump Power Factor Correction (CIC-CPPFC) Electronic Ballast", *IEEE Industry Application Society – Annual Meeting*, pp.2299 – 2306, 1997.

DADOS BIOGRÁFICOS

Eduardo Inácio Pereira, nascido em 12/05/1975 em Palhoça-SC é engenheiro electricista (2000), mestre (2002) e atualmente é aluno de doutorado no Instituto de Eletrônica de Potência (INEP).

Suas áreas de interesse são: reatores eletrônicos e controle de conversores estáticos de energia.

Arnaldo José Perin, nascido em Nova Prata-RS em 18/12/53. Formado em Engenharia Eletrônica em 1977 na PUC-RS, Mestrado em Engenharia Elétrica em 1980 na UFSC e Doutorado em Eng. Elétrica em 1984 no Institut National Polytechnique - Toulouse - França. Desde 1980 é Professor do Departamento de Engenharia Elétrica da Universidade Federal de Santa Catarina com o cargo de Professor Titular. Atua junto ao grupo de pesquisadores do INEP – Instituto de Eletrônica de Potência, onde já participou em projetos em conjunto com a indústria, orientou 27 dissertações de Mestrado e duas teses de doutorado e publicou em torno de 70 trabalhos em congressos no país e no exterior e é co-autor de um livro. Sua área de atuação é Eletrônica de Potência com interesse em conversores estáticos de frequência e técnicas de modulação em corrente alternada.