

RETIFICADOR ZETA ZCS-PWM ABAIXADOR DE TENSÃO COM ELEVADO FATOR DE POTÊNCIA

Marcelo J. Bonato

Carlos A. Canesin

Universidade Estadual Paulista
UNESP – FEIS – DEE – CP. 31
15385-000 – Ilha Solteira (SP) – BRASIL
Fax: 0XX18-762 2735
e-mail: canesin@dee.feis.unesp.br

Resumo: Este trabalho apresenta a análise de um retificador, operando como abaixador de tensão, empregando-se o conversor Zeta com comutação não-dissipativa do tipo sob corrente nula (ZCS) e modulação por largura de pulso (PWM). Através da técnica de controle por valores médios de corrente e operação no modo de condução contínua, obtém-se uma estrutura com elevado fator de potência e reduzida taxa de distorção harmônica na corrente de entrada.

O retificador Zeta ZCS-PWM com elevado fator de potência, emprega uma nova célula de comutação ZCS-PWM. Nesta célula, a entrada em condução dos interruptores ocorre sob corrente nula (ZC) e o bloqueio sob corrente e tensão nulas (ZCZV). Para os diodos, a entrada em condução ocorre com tensão nula (ZV) e os efeitos de recuperação reversa, durante o bloqueio dos mesmos, sobre os interruptores são reduzidos. Estas características tornam esta célula apropriada para aplicações com IGBTs.

Em complemento, torna-se importante observar que o retificador Zeta, gerado a partir da nova célula de comutação ZCS-PWM, pode ser naturalmente isolável através de seu indutor de acumulação.

É apresentado o princípio de operação, a análise teórica, um exemplo de projeto para o retificador Zeta operando como abaixador de tensão e os seus resultados experimentais provenientes de um protótipo com características nominais de 500W, tensão de saída de 110V_{CC}, operando com frequência de chaveamento de 50kHz e tensão de alimentação de 220V_{eficaz}. O rendimento medido para o retificador Zeta, para carga nominal, é de 96,95% e o fator de potência é igual a 0,98.

Abstract: This work presents an analysis of a rectifier in a voltage step-down operation employing the Zeta converter, featuring zero-current-switching (ZCS) with pulse-width-modulated (PWM) at active switches. The average-current mode control technique is used in order to obtain a structure with high power-factor (HPF) and low total harmonic distortion in the input current.

The HPF ZCS-PWM Zeta rectifier uses a new soft-commutation cell, and it is composed by two active switches (main and auxiliary transistors), two diodes, two small resonant inductors and one small resonant capacitor. In this cell, the turn-on of the active switches

occurs in zero-current (ZC) and their turn-off in zero-current and zero-voltage (ZCZV). For the diodes, their turn-on process occurs in zero-voltage (ZV) and the reverse-recovery effects over the active switches are reduced. These characteristics make this cell suitable for Insulated-Gate Bipolar Transistors (IGBTs) applications.

In addition, it should be noticed that the Zeta rectifier, generated from this new soft-commutation cell, can be naturally isolated through their accumulation inductor.

It is presented the principle of operation, the theoretical analysis, a design example for the Zeta rectifier in a voltage step-down operation and their experimental results from a test unit rated at 500W output power, 110V_{dc} output voltage, 220V_{rms} input voltage, and operating at 50kHz of switching frequency. The measured efficiency at nominal load is equal to 96.95% and the power factor is equal to 0.98, for this rectifier proposed.

I – INTRODUÇÃO

Os conversores estáticos estão se tornando cada vez mais populares, nos mais diversos equipamentos industrializados, devido à sua performance e a alta densidade de potência. Entretanto, os conversores estáticos convencionais apresentam problemas relacionados com a eficiência, com o reduzido fator de potência e com a elevada taxa de distorção harmônica, injetando reativos na rede de corrente alternada (CA). O desenvolvimento de novas topologias, componentes, técnicas de comando e controle, na tentativa de solucionar tais problemas, tem sido uma constante na evolução da Eletrônica de Potência.

A estrutura mais utilizada como pré-regulador retificador de elevado fator de potência tem sido o conversor Boost [1 até 3]. Este conversor, apesar das suas características vantajosas (elevado rendimento, reduzidos esforços tensão/corrente e elevado fator de potência), apresenta algumas limitações pelo fato de não ser naturalmente isolável e operar apenas como elevador de tensão. Necessita-se, portanto, para aplicações como abaixador de tensão, de um estágio adicional para o processamento de energia.

Como uma alternativa para essas limitações, o conversor Zeta foi analisado em [4]. Este conversor apresenta as vantagens de operar tanto como elevador quanto como abaixador de tensão, sendo uma estrutura naturalmente

isolável e necessitando de apenas um estágio de processamento para a conversão CA/CC.

Contudo, a operação no modo descontínuo de corrente, adotada em [4], implica em elevados esforços de corrente nos semicondutores, elevando as perdas em condução e provocando um maior nível de interferência eletromagnética. Portanto, limitando-se para aplicações em baixas potências.

Buscando expandir as aplicações para potências mais elevadas, o conversor Zeta operando no modo contínuo de corrente com elevado fator de potência é analisado em [5 e 6]. Os esforços nos semicondutores foram reduzidos, porém como a técnica de comutação empregada é dissipativa, em ambos os trabalhos, o rendimento resultou reduzido.

Apresenta-se então neste trabalho, como proposta para solucionar estes problemas, um retificador com elevado fator de potência, operando em condução contínua, com comutação não-dissipativa do tipo com corrente nula (ZCS), controlado por corrente média imposta e operando como abaixador de tensão, empregando-se o conversor Zeta ZCS-PWM proposto em [7].

Observa-se finalmente que, como o conversor Zeta apresenta saída com características de fonte de corrente, pode-se aplicá-lo em sistemas carregadores de baterias, propiciando a conversão CA/CC através de um único estágio c com a possibilidade de isolamento.

II - RETIFICADOR ZETA ZCS-PWM

Na figura 1 apresenta-se a nova célula de comutação ZCS-PWM.

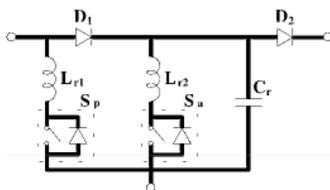


Fig. 1 – A nova célula de comutação ZCS-PWM.

De acordo com a figura 1, a nova célula, derivada de [8], é composta por dois interruptores bidirecionais em corrente S_p e S_a , dois diodos D_1 e D_2 , dois indutores ressonantes L_{r1} e L_{r2} de pequeno volume e um capacitor ressonante C_r , também de pequeno volume.

A transferência de potência para a carga é processada basicamente pelo interruptor principal (S_p). O interruptor auxiliar (S_a) é utilizado para propiciar a comutação não-dissipativa tanto para o interruptor principal quanto para ele mesmo.

A figura 2 apresenta o retificador Zeta com a nova célula ZCS-PWM proposta.

Na figura 3 apresenta-se o diagrama de blocos para o controle por valores médios instantâneos de corrente, aplicado ao retificador Zeta ZCS-PWM.

O controle por valores médios instantâneos de corrente se baseia na comparação da corrente de entrada retificada com uma corrente de referência, que é gerada a partir da composição de três sinais, designados de A, B e C, conforme figura 3. Sendo que, A é um sinal proporcional à tensão de saída, B é uma amostra da tensão de entrada, que define o

formato e a frequência da corrente de referência (I_{REF}) e C é uma amostra da tensão de entrada, que define um nível CC proporcional à tensão eficaz de entrada.

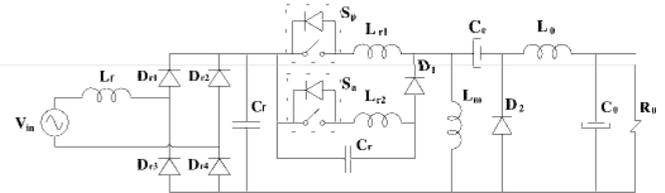


Fig. 2 – Retificador Zeta ZCS-PWM.

A corrente de entrada retificada é amostrada através de um resistor de derivação (“shunt”) e então forçada a seguir a corrente de referência.

Como principais características desta técnica de controle, pode-se citar: frequência de operação constante (modulação PWM), operação no modo contínuo de corrente, reduzida taxa de distorção harmônica e elevado fator de potência, redução dos esforços nos semicondutores em relação à condução descontínua, excelente regulação de linha e de carga.

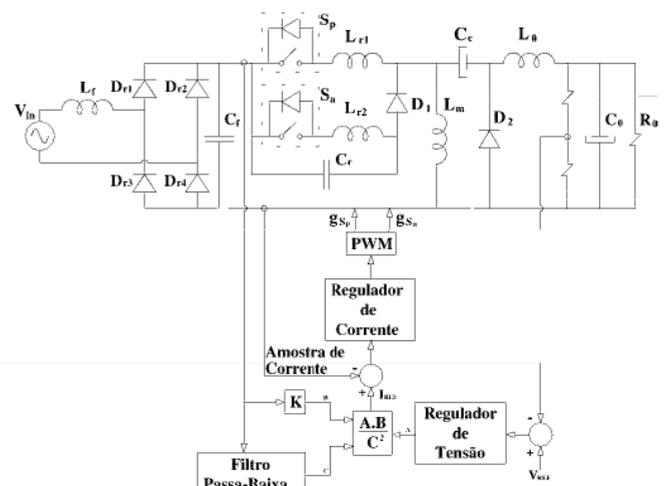


Fig. 3 – Diagrama de blocos do controle por valores médios instantâneos de corrente aplicado ao retificador Zeta ZCS-PWM.

III – ANÁLISE DO RETIFICADOR ZETA ZCS-PWM

A – Etapas de Funcionamento

Adotam-se algumas considerações simplificadoras, para facilitar a análise do retificador Zeta ZCS-PWM, quais sejam: todos os componentes são ideais; o conversor encontra-se operando em regime permanente; a frequência de chaveamento (f_s) é muito maior que a frequência da rede de corrente alternada (f_{rede}), então para um período genérico de chaveamento (T_i), a tensão de entrada é considerada constante; a tensão instantânea de entrada é considerada puramente senoidal; admitindo-se que a ondulação (“ripple”) de corrente na carga seja desprezível, o indutor L_o , o capacitor C_o e o resistor R_o , podem ser substituídos por uma fonte de corrente constante I_0 ; o indutor de acumulação L_m possui uma indutância tal que possa ser considerado como uma fonte de corrente constante I_M em cada período de

chaveamento; o capacitor C_e possui uma capacitância tal que possa ser substituído por uma fonte de tensão contínua V_{Ce} .

A figura 4 apresenta o retificador Zeta ZCS-PWM simplificado.

Verifica-se, a partir da análise, a existência de nove etapas distintas de funcionamento, durante um período genérico de funcionamento (T_i), apresentadas nas figuras 5.a até 5.i.

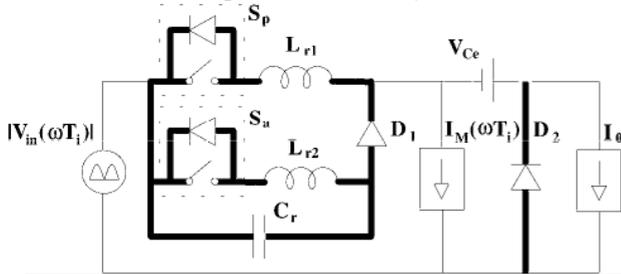


Fig. 4 – Retificador Zeta ZCS-PWM simplificado.

As etapas são descritas a seguir, conforme as principais formas de onda apresentadas na figura 5.j.

1ª etapa (figura 5.a) – As condições iniciais desta etapa são: correntes nulas através de L_{r1} e L_{r2} e tensão sobre o capacitor C_r igual a $|V_{in}(\omega T_i)| + V_{Ce}$, onde $V_{Ce} = V_0$. Inicialmente o diodo D_2 conduz a corrente $I_M(\omega T_i) + I_0$, onde $I_M(\omega T_i) = |i_{in}(\omega T_i)|$. Em $\omega t = \omega t_0$ o interruptor principal (S_p) entra em condução com corrente nula (ZC) devido à presença de L_{r1} . A corrente

através de L_{r1} cresce linearmente até que, em $\omega t = \omega t_1$, assume a corrente através de D_2 , que se bloqueia neste instante.

2ª etapa (figura 5.b) – As condições iniciais de corrente são: $i_{Lr2} = 0$ e $i_{Lr1} = I_M(\omega T_i) + I_0$. O capacitor C_r está carregado com $|V_{in}(\omega T_i)| + V_{Ce}$. Não ocorrem mudanças nas variáveis de estado nesta etapa, sendo esta a principal etapa de transferência de potência para a carga. Esta etapa termina com a entrada em condução do interruptor auxiliar (S_a) com corrente nula (ZC), devido à presença de L_{r2} , em $\omega t = \omega t_2$.

3ª etapa (figura 5.c) – As condições iniciais são as mesmas da etapa anterior. Com a entrada em condução do interruptor auxiliar ocorre a ressonância entre L_{r2} e C_r . A corrente através de L_{r1} permanece constante. Em $\omega t = \omega t_3$ a tensão em C_r torna-se nula e o diodo D_1 entra em condução com tensão nula (ZV).

4ª etapa (figura 5.d) – Com a entrada em condução do diodo D_1 , ocorre a ressonância entre os indutores L_{r1} , L_{r2} e o capacitor C_r . Em $\omega t = \omega t_4$ a corrente através de L_{r1} se anula e o diodo em antiparalelo com o interruptor principal entra em condução com tensão nula (ZV).

5ª etapa (figura 5.e) – Com o diodo em antiparalelo com o interruptor S_p conduzindo, continua a ressonância iniciada na etapa anterior, até que em $\omega t = \omega t_5$, a corrente através de L_{r2} se anula e o diodo em antiparalelo com o interruptor auxiliar entra em condução com tensão nula (ZV).

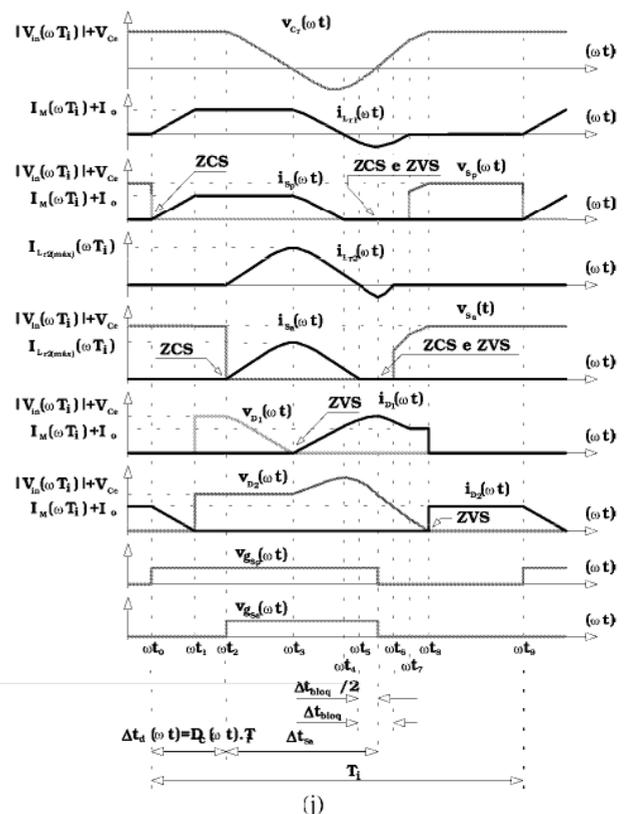
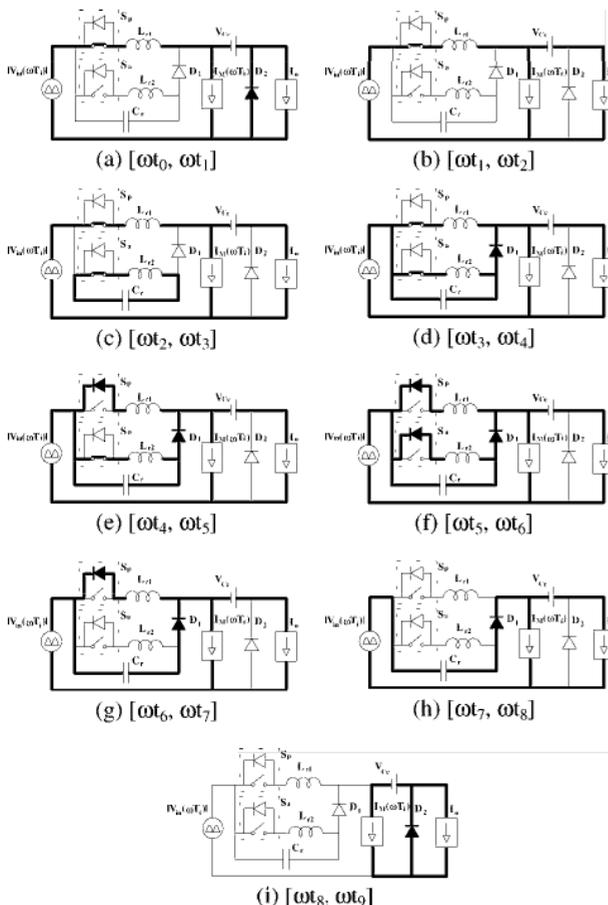


Fig. 5 – (a) até (i) Etapas de funcionamento, (j) Formas de onda teóricas; para o retificador Zeta ZCS-PWM simplificado durante um período genérico de chaveamento (T_i).

6ª etapa (figura 5.f) – Com os diodos em antiparalelo com os interruptores auxiliar e principal conduzindo, pode-se bloquear os interruptores, conjuntamente, com tensão e corrente nula (ZVZC). Em $\omega t = \alpha_6$, a corrente através de L_{r2} se anula e o diodo em antiparalelo com o interruptor auxiliar se bloqueia.

7ª etapa (figura 5.g) – Nesta etapa ocorre a ressonância entre o indutor L_{r1} e o capacitor C_r . Em $\omega t = \alpha_7$ a corrente através de L_{r1} se anula e o diodo em antiparalelo com o interruptor principal se bloqueia.

8ª etapa (figura 5.h) – Nesta etapa o diodo D_1 conduz a corrente $I_M(\omega T_1) + I_0$, carregando o capacitor C_r . Em $\omega t = \alpha_8$ a tensão no capacitor se iguala a $|V_{in}(\omega T_1)| + V_{Ce}$ e o diodo D_1 se bloqueia. Com o bloqueio do diodo D_1 , o diodo D_2 entra e condução com tensão nula (ZV), assumindo a corrente $I_M(\omega T_1) + I_0$.

9ª etapa (figura 5.i) – Com a entrada em condução do diodo D_2 , ocorre a roda livre da corrente de carga. E $\omega t = \alpha_9$ o interruptor principal novamente entra em condução com corrente nula (ZC), iniciando um novo ciclo de operação.

Podemos observar, na figura 5.j, as comutações não-dissipativas nos interruptores (S_p e S_a), que entram em condução de forma ZCS e bloqueiam-se de forma ZCS e ZVS. Verifica-se ainda que os diodos D_1 e D_2 entram em condução de forma ZVS e que os efeitos de recuperação reversa, durante o bloqueio dos mesmos, sobre os interruptores são reduzidos.

Uma importante observação final é que o diodo auxiliar D_1 somente atua durante uma parcela do período de ressonância, resultando em reduzidas perdas em condução neste elemento, em relação àquele da família predecessora, proposta em [8], onde o mesmo fica associado em série com D_2 e a corrente de carga.

B – Condições para Comutação ZCS

Inicialmente, são definidos:

$$\alpha_{ef} = \frac{I_{in(ef)} + I_0}{V_{in(ef)} + V_{Ce}} \sqrt{\frac{L_{r2}}{C_r}} \quad (1)$$

$$\alpha_{m\acute{a}x} = \frac{I_p + I_0}{V_{in(ef)min} + V_{Ce}} \sqrt{\frac{L_{r2}}{C_r}} \quad (2)$$

$$\beta = \frac{L_{r2}}{L_{r1}} \quad (3)$$

$$f = \frac{f_s}{f_0} \quad (4)$$

$$f_0 = \frac{1}{2\pi\sqrt{L_{r2}\cdot C_r}} \quad (5)$$

onde: $I_{in(ef)}$ = valor eficaz da corrente de entrada;

$V_{in(ef)}$ = valor eficaz da corrente de entrada;

I_p = valor de pico da corrente de entrada;

$V_{in(ef)min}$ = valor eficaz mínimo da corrente de entrada.

Com o intuito de se garantir a comutação ZCS nos interruptores principal e auxiliar, deve-se obedecer a seguinte restrição:

$$\alpha_{m\acute{a}x} < \beta < 1 \quad (6)$$

O intervalo de tempo disponível para o bloqueio de ambos os interruptores é dado por:

$$\Delta t_{bloq} = (\omega t_6 - \omega t_5) = \frac{2}{\omega_{01}} \cdot [\pi - \arccos(-\beta)] \quad (7)$$

Onde:

$$\omega_{01} = \frac{1}{\sqrt{L_{req}\cdot C_r}} \quad (8)$$

$$L_{req} = \frac{L_{r1}\cdot L_{r2}}{L_{r1} + L_{r2}} \quad (9)$$

Para que todas as etapas descritas anteriormente existam, deve-se atender à inequação (10):

$$f < \frac{2\cdot\pi\cdot(1 - D_{c(ef)})}{\frac{\pi}{2} + \frac{1}{\alpha_{ef}} \cdot [1 - B(\beta)] + A(\beta) + \frac{\omega_{02}\cdot\Delta t_7}{\sqrt{\beta}}} \quad (10)$$

Onde:

$$A(\beta) = \frac{2\cdot\pi - \arccos(-\beta)}{\sqrt{1+\beta}} \quad (11)$$

$$B(\beta) = \sqrt{1-\beta}\cdot\cos(\omega_{02}\cdot\Delta t_7) + \sqrt{\beta}\cdot\sin(\omega_{02}\cdot\Delta t_7) \quad (12)$$

$D_{c(ef)}$ = Razão cíclica eficaz de comando.

C - Ganho Estático

Apresentam-se na figura 6 as curvas do ganho estático (q) para o retificador Zeta ZCS-PWM, onde:

$$q = \frac{V_0}{V_{in(ef)}} = \frac{I_{in(ef)}}{I_0} = \frac{F(\alpha_{ef}, \beta, D_{c(ef)}, f)}{1 - F(\alpha_{ef}, \beta, D_{c(ef)}, f)} \quad (13)$$

$$F(\alpha_{ef}, \beta, D_{c(ef)}, f) = D_{c(ef)} + \frac{f}{2\pi} \left\{ \frac{2\beta - \alpha_{ef}^2}{2\alpha_{ef}\beta} + \frac{\pi}{2} + A(\beta) + \frac{\omega_{02}\cdot\Delta t_7}{\sqrt{\beta}} - \frac{1}{\alpha_{ef}}\cdot B(\beta) \right\} \quad (14)$$

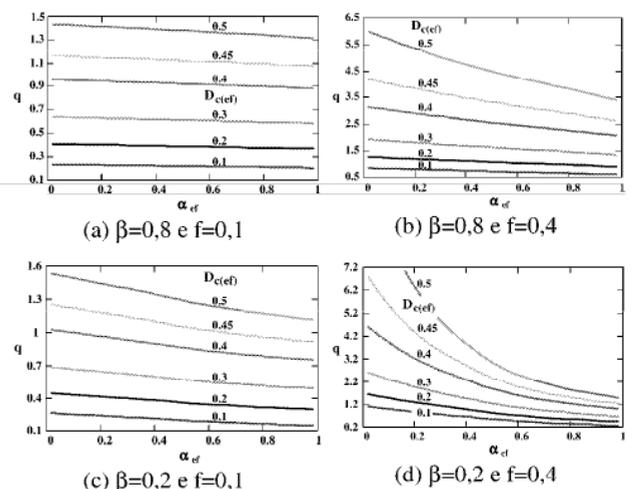


Fig. 6 – Curvas de ganho estático.

Observa-se nas curvas apresentadas na figura 6 que o retificador Zeta pode operar tanto como elevador ($q > 1$) quanto como abaixador de tensão ($q < 1$). Pode-se observar também a influência dos parâmetros ressonantes (β e f) no ganho estático, que aumenta ao se elevar f e ao se reduzir β . Desta forma deve-se procurar trabalhar com f reduzido e β próximo ao valor unitário, para que haja pouca influência da ressonância no ganho estático do retificador Zeta ZCS-PWM, aproximando-se assim de um retificador Zeta PWM convencional, como se observa na figura 6.a. Por outro lado, valores muito reduzidos de f , elevam a frequência de ressonância e as perdas nos elementos magnéticos.

D - Circuito de Comando

Apresenta-se na figura 7 a lógica do circuito de comando utilizada para o retificador Zeta ZCS-PWM, controlado por valores médios instantâneos de corrente. Observa-se que a largura de pulso para a chave auxiliar é constante e independente do ponto de operação, considerando-se que a tensão de saída se mantenha regulada. O sinal de controle da chave principal é uma função lógica (ou) entre o sinal do controlador PWM 3854 e o sinal de controle da chave auxiliar.

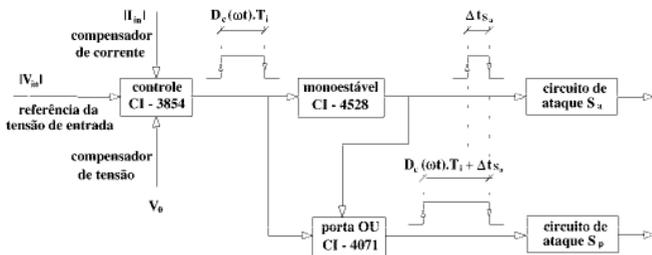


Fig. 7 - Lógica do circuito de comando, por valores médios de corrente.

IV – METODOLOGIA E EXEMPLO DE PROJETO

Adotam-se os seguintes dados de projeto:

$$V_{in(ef)} = 220V \pm 15\%, V_0 = 110V, P_0 = 500W,$$

$$f_{rede} = 60Hz, f_s = 50kHz \text{ e } \eta\% = 95\%.$$

Adotam-se também os parâmetros $\alpha_{m\acute{a}x}$, β e f , de tal forma a minimizar a influência da ressonância e obedecer as condições de operação para comutação ZCS:

$$\beta = 0,7, \alpha_{m\acute{a}x} = 0,65 \text{ e } f = 0,15.$$

Substituindo esses parâmetros nas equações (2), (3) e (4), obtêm-se os valores para os indutores ressonantes e para o capacitor ressonante:

$$L_{r1} = 14,80\mu H, L_{r2} = 10,36\mu H \text{ e } C_r = 22nF.$$

Os filtros de saída (L_0 e C_0) são calculados adotando-se uma ondulação na corrente de saída de 15% e na tensão de saída de 2%. Obtendo-se então:

$$L_0 = 1,5mH \text{ e } C_0 = 2mF.$$

O indutor de acumulação (L_m) é dimensionado adotando-se uma ondulação de corrente de 20%, e o capacitor de acumulação (C_e) é calculado de maneira a se obter uma pequena ondulação de tensão na frequência de chaveamento e também uma reduzida taxa de distorção harmônica (TDH) na corrente de entrada. Desta maneira, adotam-se:

$$L_m = 3mH \text{ e } C_e = 660nF.$$

O filtro de entrada (L_f e C_f) é projetado de maneira a obter-se elevado fator de potência com reduzida ondulação na corrente de entrada, de acordo com a referência [9]. Foram adotados os seguintes parâmetros:

$$L_f = 10mH \text{ e } C_f = 330nF.$$

Na figura 8 apresenta-se o circuito completo projetado.

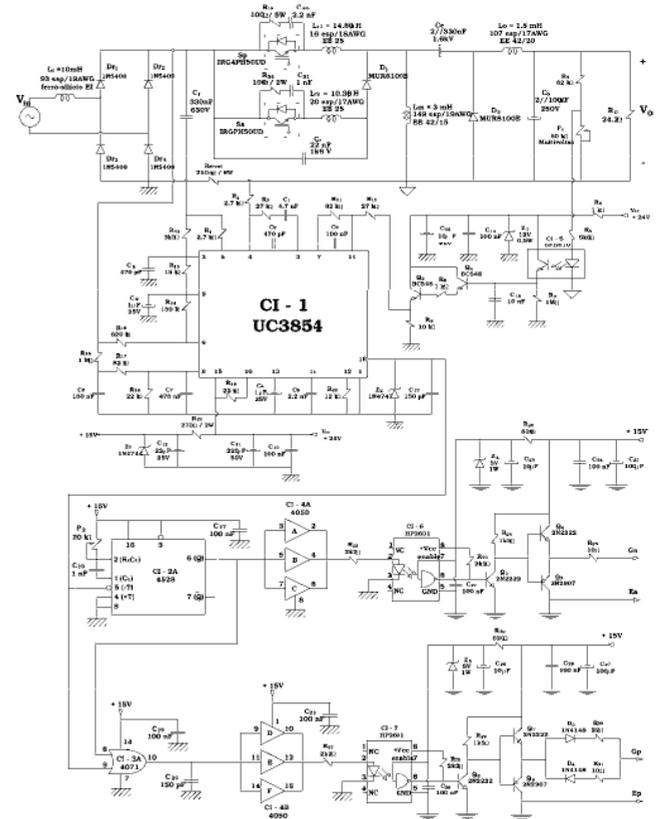


Fig. 8 - Circuito esquemático do retificador Zeta ZCS-PWM.

V – RESULTADOS EXPERIMENTAIS

A figura 9 apresenta o protótipo implementado para o retificador Zeta ZCS-PWM.

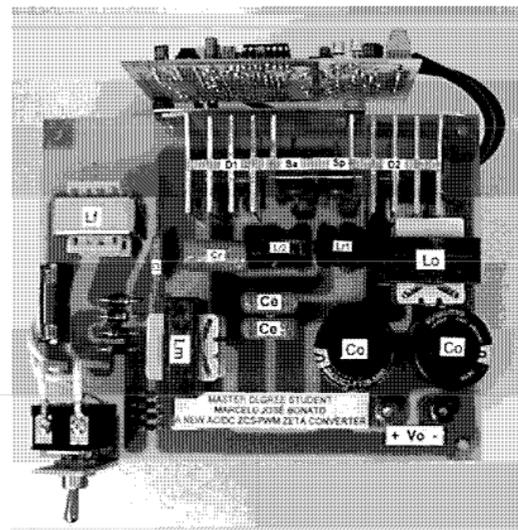


Fig. 9 – Protótipo de teste do retificador Zeta ZCS-PWM proposto.

A seguir apresentam-se os principais resultados experimentais. Na figura 10, apresentam-se a tensão sobre o interruptor principal (S_p), a corrente através de L_{r1} e os detalhes das comutações para o interruptor principal.

Na figura 11 apresentam-se a tensão sobre o interruptor auxiliar (S_a), a corrente através de L_{r2} e os detalhes das comutações para o interruptor auxiliar.

Verifica-se através da figura 10.a que a máxima tensão sobre o interruptor principal (S_p) está em torno de 550V. Através das figuras 10.c e 10.d verifica-se que as comutações

não-dissipativas para o interruptor principal são mantidas durante todo o ciclo da rede de corrente alternada. Da mesma forma, para o interruptor auxiliar (S_a), através da figura 11.a verifica-se que a máxima tensão sobre o mesmo está em torno de 550V, e, através das figuras 11.c e 11.d, observa-se que as comutações não-dissipativas para o interruptor auxiliar são também mantidas durante todo o ciclo da rede de corrente alternada. Observam-se ainda a existência de pequenas sobretensões nos interruptores, durante o bloqueio dos diodos em antiparalelo com os mesmos, devido ao fato

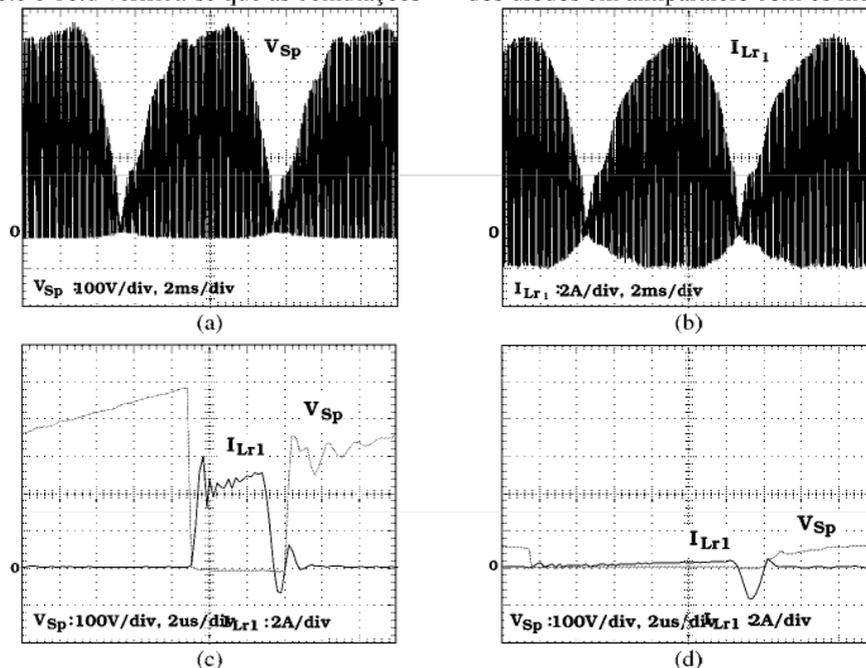


Fig. 10 – (a) Tensão sobre o interruptor principal, (b) Corrente através do indutor L_{r1} ; Detalhe das comutações para o interruptor principal, (c) Para $V_{in}(\omega t)$ em torno do valor de pico e (d) Para $V_{in}(\omega t)$ próximo de zero.

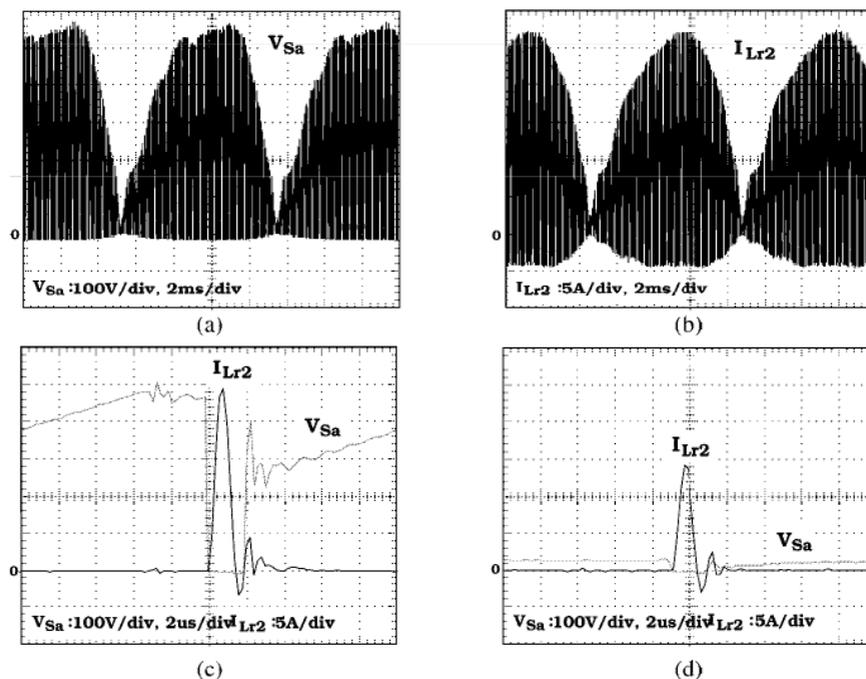


Fig. 11 – (a) Tensão sobre o interruptor auxiliar, (b) Corrente através do indutor L_{r2} ; Detalhe das comutações para o interruptor auxiliar, (c) Para $V_{in}(\omega t)$ em torno do valor de pico e (d) Para $V_{in}(\omega t)$ próximo de zero.

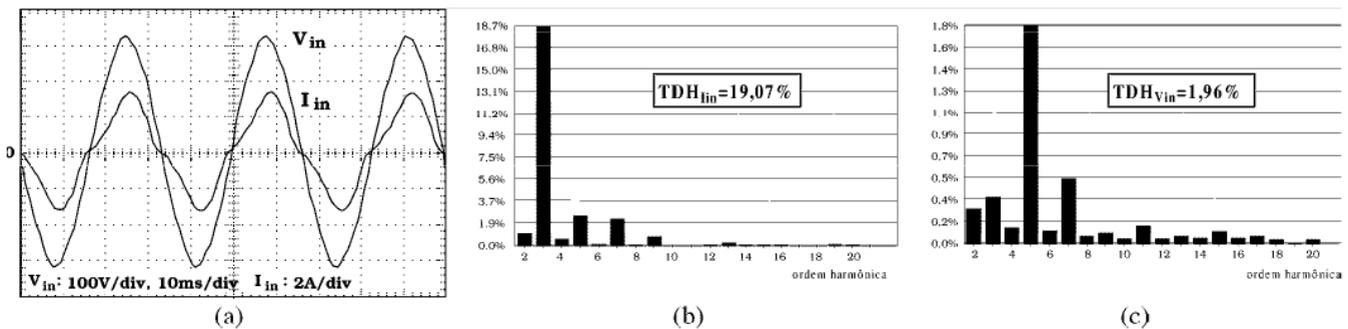


Fig. 12 – (a) Corrente e tensão de entrada, (b) Espectro harmônico da corrente de entrada, (c) Espectro harmônico da tensão de alimentação; para tensão de entrada e carga nominais.

destes diodos intrínsecos não serem tão rápidos (tempo máximo de recuperação reversa = 245ns). Este fato justifica a presença de um pequeno circuito para amortecer (“snubber”) as tensões sobre os interruptores, conforme figura 8.

As formas de onda de tensão e corrente de entrada para o retificador Zeta ZCS-PWM, na situação de carga nominal, são apresentadas na figura 12.a. Nas figuras 12.b e 12.c apresentam-se os espectros harmônicos para a corrente e tensão de entrada, respectivamente, ambos na situação de carga nominal.

De acordo com os resultados apresentados na figura 12, pode-se verificar a boa “qualidade” da corrente de entrada, onde: a taxa de distorção harmônica total da corrente é de 19,07%, para uma taxa de distorção harmônica total da tensão de 1,96%, com um ângulo de deslocamento entre as componentes fundamentais de tensão e corrente de 4,07°. Desta forma, o fator de potência calculado é de 0,98, para carga nominal.

Na tabela T.I apresentam-se os valores eficazes do conteúdo harmônico estabelecido pelas normas IEC (International Electrotechnical Commission) e os resultados obtidos experimentalmente para a corrente de entrada, para carga nominal, enquadrando-se o conversor na classe D destas normas.

Verifica-se na tabela T.I que o conversor atende, com folga, a todos os requisitos de ambas as normas analisadas.

Na figura 13, apresentam-se o rendimento experimental para o protótipo analisado, em função da potência de saída,

assim como, o rendimento para o retificador Zeta-PWM convencional (comutação dissipativa). Observa-se o elevado rendimento da estrutura proposta, obtido experimentalmente, em uma larga faixa de variação de carga. Para carga nominal o rendimento é de aproximadamente 96,95% para o retificador Zeta ZCS-PWM proposto, fato este, devido principalmente à eliminação quase total das perdas durante as comutações. Observa-se ainda que o rendimento obtido na referência [5], ($P_o=250W$ e $f_s=40kHz$), foi inferior à 90%, e, na referência [6], ($P_o=200W$ e $f_s=25kHz$), foi de aproximadamente 92%, ambos para carga nominal.

VI – CONCLUSÕES

Neste trabalho apresentou-se um retificador Zeta ZCS-PWM abaixador de tensão com elevado fator de potência. Fazendo o uso de uma nova célula de comutação, ZCS-PWM, consegue-se comutação não-dissipativa com corrente nula (ZC) na entrada em condução e com corrente e tensão nulas (ZCZV) no bloqueio, para ambos os interruptores (S_p e S_a), mantidas durante todo ciclo da rede de corrente alternada. Obtêm-se ainda comutações não-dissipativas com tensão nula (ZV) na entrada em condução dos diodos (D_1 e D_2) e também a redução dos efeitos de recuperação reversa destes diodos sobre os interruptores.

Obtêm-se rendimento elevado devido à eliminação quase total das perdas durante as comutações e também devido ao emprego de IGBTs, o que possibilita elevada densidade de potência. Observa-se ainda que o diodo auxiliar D_1 pouco

Tabela T.I

Comparação dos resultados obtidos com as normas IEC.

IEC – Classe D			
$V_{in(ef)}=220V$ e $P_o=500W$			
Ordem Harmônica	IEC 1000-3-2	IEC 555-2	Zeta ZCS-PWM Experimental
	Corrente eficaz por componente harmônica (A)		
02	-	0,30	0,02100
03	1,0200	1,08	0,37800
04	-	0,15	0,01164
05	0,5700	0,60	0,05200
07	0,3000	0,45	0,04520
09	0,1500	0,30	0,01602
11	0,1050	0,18	0,00045
13	0,0888	0,15	0,00548
15	0,0468	0,13	0,00242

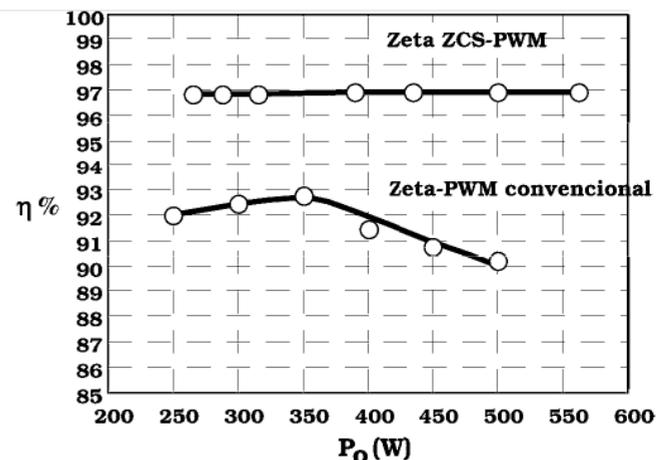


Fig. 13 – Rendimento experimental para o retificador Zeta ZCS-PWM e Zeta-PWM convencional, em função da potência de saída.

influencia nas perdas em condução, participando apenas durante parcela do tempo de ressonância, sendo uma importante vantagem em relação à célula original analisada em [8].

A estrutura apresenta um elevado fator de potência devido à técnica de controle por valores médios de corrente, que emulando uma carga praticamente resistiva, resulta em uma corrente de entrada praticamente senoidal, com reduzida defasagem angular e reduzida taxa de distorção harmônica.

O retificador proposto opera tanto como elevador quanto como abaixador de tensão, apresentando ainda a importante possibilidade de isolamento entre a carga e a fonte de CA, através de L_m , com a possibilidade de utilização com múltiplas saídas isoladas, fato este não possível com a célula analisada em [8].

Adicionalmente observa-se que a estrutura Zeta apresenta proteção intrínseca de sobrecorrente e curto-circuito.

Finalmente, observa-se que, devido o retificador Zeta ZCS-PWM apresentar saída com características de fonte de corrente, torna-se apto à aplicação como carregador de baterias, propiciando a conversão CA/CC com “elevada qualidade”, através de um único estágio de processamento.

REFERÊNCIAS

- [1]D. Maksimovic, “Design of the Clamped-Current High-Power-Factor Boost Rectifier”, in Proc. IEEE APEC Rec., 1994, pp. 584 – 590;
- [2]C. Silva, “Power Factor Correction with the UC3854”, Application Note U-125, Unitrode Corporation, April-1990, pp. 287-296;
- [3]F. T. Wakabayashi and C. A. Canesin, “A New Family of Zero-Current-Switching PWM Converters and a Novel HPF-ZCS-PWM Boost Rectifier”, in Proc. IEEE APEC Rec., 1999, pp. 605-611;
- [4]A. Péres, D. C. Martins and Ivo Barbi, “Zeta Converter Applied in Power Factor Correction”, in Proc. IEEE PESC Rec., 1994, pp. 1152-1157;
- [5]D. C. Martins, F. de S. Campos and I. Barbi, “Analysis and Design of the Zeta Converter Operating in Continuous Conduction Mode for Power Factor Correction”, in Anais do COBEP, 1997, pp. 170-175;
- [6]A. F. de Souza and I. Barbi, “Comparative Analysis of Three High Power Factor Single Phase 200W Rectifiers”, in Anais do COBEP, 1999, pp. 557-562;
- [7]M. J. Bonato, F. T. Wakabayashi and C. A. Canesin, “A New Family of Zero-Current-Switching PWM Converter”, in Proc. IEEE PESC Rec., 1999, pp. 451-456;
- [8]C. A. Canesin and I. Barbi, “Novel Zero-Current-Switching PWM Converters”, in IEEE Transactions on Industrial Electronics, Vol. 44, nº 3, 1997, pp. 372-381.
- [9]I. Barbi e A. F. de Souza, “Correção de Fator de Potência de Fontes de Alimentação”, Apostila de professores da UFSC, Florianópolis (SC), 1993, 145 pp.

DADOS BIOGRÁFICOS

Marcelo José Bonato, nasceu em Jaú – SP, em 1970. Obteve o título de Engenheiro eletricitista e de Mestre em Engenharia Elétrica pela Universidade Estadual Paulista – UNESP – FEIS, Ilha Solteira (SP), em 1996 e 1999 respectivamente. Atualmente desenvolve o doutorado e Eletrônica de Potência na UNESP – FEIS. Suas áreas de interesse estão relacionadas ao desenvolvimento, simulação e projeto de conversores estáticos, comutação não-dissipativa, técnicas de correção do fator de potência e reatores eletrônicos para iluminação.

Carlos Alberto Canesin, nasceu em Lavínia – SP, em 1961. Formou-se em Engenharia Elétrica pela Universidade Estadual Paulista – UNESP – FEIS, Ilha Solteira – SP, em 1985. Obteve os títulos de Mestre e de Doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina – UFSC, Florianópolis – SC, em 1990 e 1996 respectivamente. É professor do Departamento de Engenharia Elétrica da UNESP – FEIS – Ilha Solteira (SP), desde junho de 1985. É fundador e atual responsável técnico do Laboratório de Eletrônica de Potência (LEP) do Departamento de Engenharia Elétrica da UNESP – FEIS, onde atualmente é Professor Adjunto Efetivo. Suas áreas de interesse incluem técnicas de comutação não-dissipativa, conversores CC/CC, fontes de alimentação chaveadas, reatores eletrônicos para iluminação e técnicas de correção ativa do fator de potência.