

# RETIFICADORES DE ALTO FATOR DE POTÊNCIA COM COMUTAÇÃO SUAVE E BAIXAS PERDAS DE CONDUÇÃO

Alexandre Ferrari de Souza e Ivo Barbi

Universidade Federal de Santa Catarina  
Depto. de Engenharia Elétrica - Centro Tecnológico  
Instituto de Eletrônica de Potência - INEP  
Cx. Postal 5119 - 88040-970 - Florianópolis - SC  
Fone: (048) 231.9204 - FAX: (048) 231.9770  
e-mail : ivo@inep.ufsc.br

**Abstract** - This paper presents a survey on single-phase soft-switching unity power factor rectifiers with reduced conduction losses. The reduced conduction losses are achieved by the employment of a single converter, instead of the typical configuration composed by a front end rectifier followed by a boost converter. Among several possible soft-switching topologies, two are selected for analysis and further experimentation. The first converter is a ZVS step-up converter, which features regulation by conventional PWM and instantaneous average line current control. The second one is a Quasi-Resonant ZCS step-up converter which features Current-Sense Frequency control and soft commutation with no auxiliary switches. Experimental results for a 1.6 kW ZVS-PWM prototype operating at 70 kHz and a 830 W ZCS-FM converter are presented.

**Resumo** - Este artigo apresenta um estudo sobre retificadores monofásicos de alto fator de potência com comutação suave e baixas perdas de condução. As baixas perdas de condução são obtidas através da utilização de um conversor único, ao invés da configuração usual, composta por uma ponte retificadora monofásica seguida de um conversor elevador (*boost*). Dentre diversas técnicas de comutação suave, duas delas são selecionadas para análise e experimentação. O primeiro conversor é um conversor elevador com comutação sob tensão nula (*ZVS-Zero Voltage Switching*) e regulação PWM com controle da corrente média instantânea de entrada. A segunda topologia é um conversor elevador quase-ressonante com comutação suave sob zero de corrente (*ZCS - Zero Current Switching*) sem circuito auxiliar de comutação e modulação em frequência (FM) por corrente imposta. São apresentados resultados experimentais para um protótipo ZVS-PWM de 1,6 kW operando a 70 kHz e para um protótipo ZCS-FM de 830 W.

## I. INTRODUÇÃO

O estágio de entrada convencional das fontes de alimentação monofásicas é composto por uma ponte retificadora de diodos e por um grande capacitor eletrolítico de filtro. Este estágio de entrada gera uma corrente de entrada distorcida com elevado conteúdo harmônico, provocando distorção na tensão de rede devido à impedância de linha. O elevado conteúdo harmônico aumenta a circulação de energia reativa e o fator de potência é degradado, (valor típico de 0,6). A redução do conteúdo harmônico da corrente e a operação com elevado fator de potência têm se tornado um requisito importante para as fontes de alimentação, especialmente quando os limites de injeção de harmônicos das normas emergentes, como a

IEC 555-2, em vigor na Europa, devem ser obedecidos. Em aplicações onde estes padrões devem ser atendidos, torna-se necessário empregar conversores CA-CC com fator de potência quase unitário e com baixa distorção harmônica na corrente de entrada.

O conversor geralmente utilizado na correção do fator de potência de fontes de alimentação monofásicas é composto por uma ponte retificadora seguido por um conversor elevador (*boost*), apresentado na figura 1.(a). Este conversor, entretanto, apresenta perdas de comutação e expressivas perdas de condução, as quais contribuem para a redução do rendimento da fonte de alimentação. As perdas de comutação ocorrem devido às características não ideais dos semicondutores durante a sua entrada em condução e no seu bloqueio.

As perdas em condução são expressivas devido ao fato de a corrente de entrada sempre fluir por três semicondutores de potência simultaneamente, dois dos quais são diodos, e o outro, dependendo da etapa de operação do conversor elevador, é um diodo ou um dispositivo controlado, como por exemplo um MOSFET ou um IGBT.

A redução das perdas de comutação pode ser atingida por diversas técnicas. Os conversores apresentados nas referências [1] e [2] propõem técnicas similares através da utilização de circuitos auxiliares de comutação, como mostra a figura 1.(b). O rendimento destes conversores é melhorado significativamente. No entanto, as perdas em condução não são reduzidas.

O conversor proposto na referência [3] obtém uma comutação suave através de uma técnica quase-ressonante de comutação sob zero de corrente sem a utilização de chaves auxiliares, como mostra a figura 1.(c). O rendimento neste conversor é também melhorado, no entanto, as perdas de condução são ainda consideráveis.

O conversor apresentado na referência [4] e mostrado na figura 1.(d) opera com perdas de condução menores do que a dos conversores anteriores. Isto se deve ao fato de que a corrente de entrada circula simultaneamente por dois semicondutores de potência ao invés de três. No entanto, as perdas de comutação são consideráveis.

Este artigo apresenta retificadores com comutação suave e com reduzidas perdas de condução aplicados à correção do fator de potência.

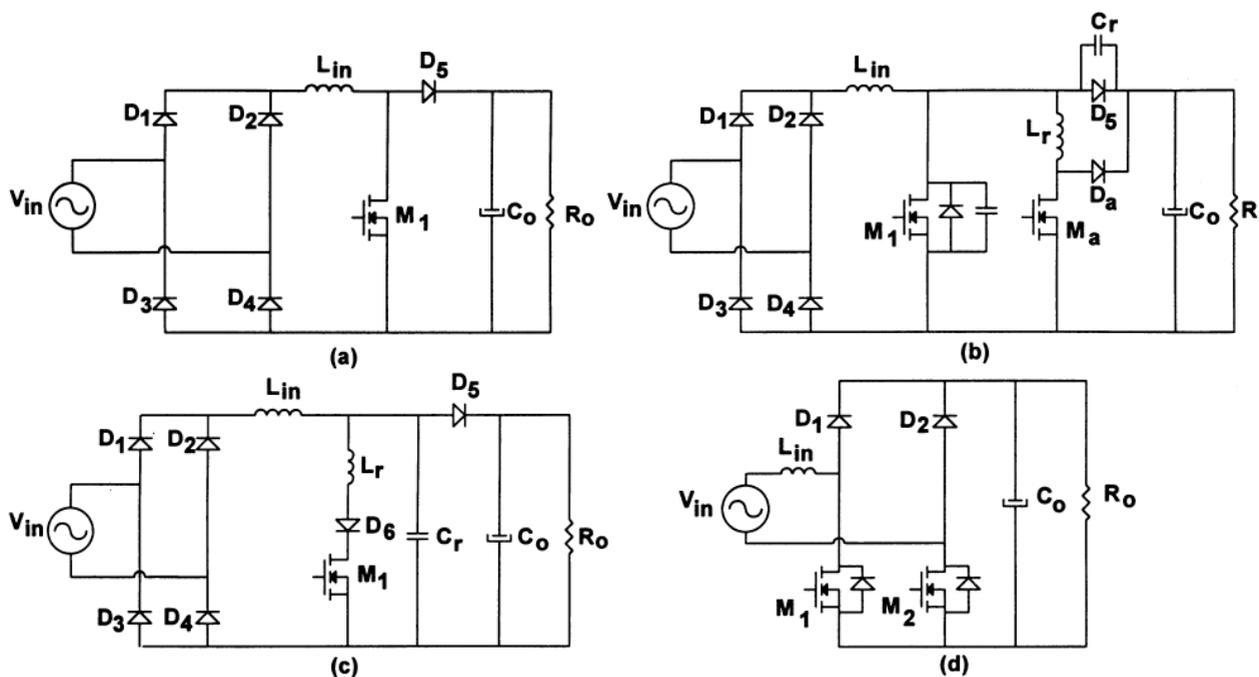


Figura 1 - Conversores para correção ativa de fator de potência apresentados nas referências [1], [2], [3] e [4].

## II. CONVERSOR ELEVADOR CA-CC COM REDUZIDAS PERDAS DE CONDUÇÃO

O conversor apresentado na figura 1.(d) é um conversor elevador composto por  $L_{in}$ ,  $M_1$ ,  $M_2$ ,  $D_1$ ,  $D_2$  e  $C_o$ , que opera como dois conversores elevadores, um para cada meio ciclo da tensão de rede.

As perdas de condução reduzidas são alcançadas devido ao fato de que há apenas dois semicondutores no fluxo de circulação da corrente de entrada, ao invés de três semicondutores. Este conversor apresenta dois modos diferentes de operação.

### A. Primeiro Modo.

No primeiro modo de operação, mostrado na figura 2, em cada meio ciclo de rede, um dos dois MOSFETs está habilitado à condução o tempo inteiro. O outro MOSFET realiza a função elevadora. O MOSFET que está habilitado durante meio ciclo de rede irá conduzir a corrente no sentido reverso, de *source* para *drain*. A corrente poderá circular através do diodo parasita deste MOSFET (em anti-paralelo), ou através do canal do próprio MOSFET, dependendo se a queda de tensão na resistência de canal for menor do que seria a queda de tensão no diodo parasita do MOSFET, ou vice-versa [5]. Esta propriedade irá reduzir as perdas em condução neste componente e irá aumentar o rendimento do conversor. Cabe ressaltar que haverá sempre duas quedas de tensão por condução nos semicondutores, que levará a menores perdas de condução quando um MOSFET com baixa resistência de condução  $R_{DSon}$  for escolhido.

Os sinais de comando dos MOSFETs e a polaridade da tensão de entrada são também mostrados na figura 2. Este modo de operação introduz mais complexidade ao circuito de comando quando comparado com o conversor *boost* convencional, mostrado na figura 1.(a).

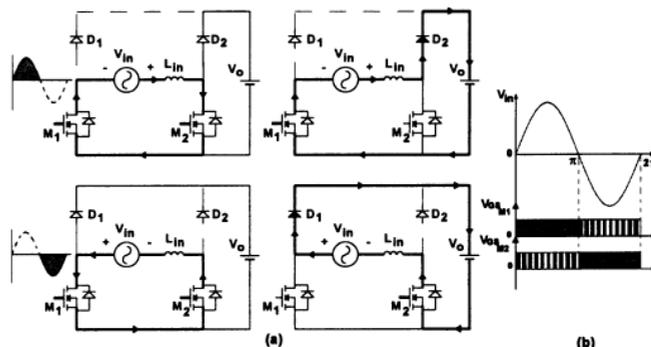


Figura 2.(a) - Estágios de operação para o primeiro modo.

2.(b) - Sinais de comando dos MOSFETs para o primeiro modo de operação.

### B. Segundo Modo.

Neste modo de operação, mostrado na figura 3, o sinal de comando de ambos os MOSFETs é o mesmo. Portanto, os dois MOSFETs entrarão em condução simultaneamente. No meio ciclo positivo da tensão de linha e quando ambos os MOSFETs são colocados em condução, a corrente irá fluir no sentido direto através do MOSFET  $M_2$  e no sentido inverso pelo MOSFET  $M_1$ , pelo seu diodo em anti-paralelo ou pelo canal. Quando ambos os MOSFETs estão bloqueados, a corrente fluirá por  $D_2$  e pelo diodo parasita de  $M_1$ .

Este modo de operação levará a perdas de condução um pouco mais elevadas do que no primeiro modo. No entanto, ainda haverá apenas dois semicondutores no fluxo da corrente de entrada. Os sinais de comando de ambos os MOSFETs juntamente com a tensão de linha são mostrados na figura 3. Neste modo de operação não será necessário incluir uma lógica extra no circuito de comando, pois os dois MOSFETs apresentam o mesmo sinal de comando. Este modo permite a utilização direta dos integrados de correção do fator de potência existentes no mercado. Assim, devido a

sua simplicidade, o segundo modo de operação será escolhido para implementação.

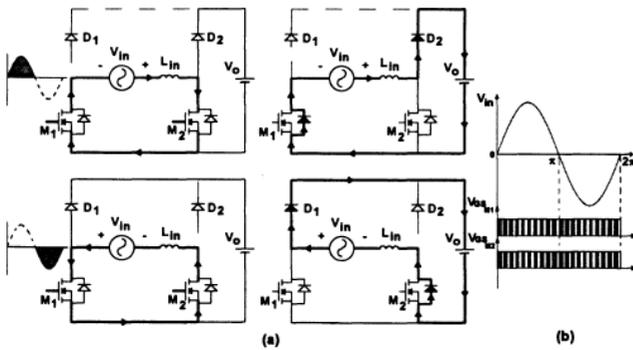


Figura 3.(a) - Estágios de operação para o segundo modo.

3.(b) - Sinais de comando dos MOSFETs para o segundo modo de operação.

### III. CONVERSORES COM COMUTAÇÃO SUAVE E COM REDUZIDAS PERDAS DE CONDUÇÃO

Em aplicações especiais, tais como conversores para telecomunicações, o aumento do rendimento representará a redução do tamanho do dissipador e do volume total. Assim, técnicas especiais para obter comutação suave e baixas perdas de condução são muito importantes em tais aplicações.

#### A. Conversor ZVS-PWM com Alto Fator de Potência e Reduzidas Perdas de Condução.

##### 1) Topologia

O estágio de potência do conversor boost ZVS-PWM juntamente com o diagrama de blocos do circuito de controle é mostrado na figura 4. O circuito pode ser dividido em duas seções. A primeira é o conversor elevador PWM operando no modo contínuo de condução, composto por  $L_{in}$ ,  $M_1$ ,  $M_2$ ,  $D_1$ ,  $D_2$  e  $C_0$ . Esta seção opera como dois conversores *boost*, cada um operando em um semi-ciclo de rede. A segunda seção é uma célula de comutação sob zero de tensão (ZVS) [6,7] que garantirá a comutação suave de  $D_1$  para  $M_1$  e de  $D_2$  para  $M_2$ . Ela é composta pelos diodos auxiliares  $D_{a1}$ ,  $D_{a2}$ ,  $D_{a3}$ ,  $D_{a4}$ , pelo indutor ressonante  $L_r$ , pelos capacitores ressonantes  $C_1$ ,  $C_2$ ,  $C_3$  e  $C_4$ , o auto-transformador e pela chave auxiliar  $M_a$ , a qual pode ser dimensionada para uma potência bastante pequena, quando comparada com a potência de saída.

A operação do circuito é descrita como segue. Quando a corrente de entrada  $I_{Lin}$  é positiva, o diodo parasita de  $M_2$  irá conduzir, enquanto que  $M_1$  e  $D_1$  realizarão a função elevadora com correção de fator de potência no modo contínuo de condução PWM. Quando a tensão de entrada se encontrar em sentido reverso,  $M_2$  e  $D_2$  realizarão a função elevadora, enquanto que o diodo parasita de  $M_1$  conduzirá.

##### 2) Análise da Comutação

A comutação sob zero de tensão (ZVS) irá ocorrer durante um curto espaço de tempo, quando comparado com o período de modulação. Assim, ela não irá afetar significativamente a característica de saída do conversor elevador operando no modo de condução contínua com

controle da corrente média instantânea de entrada. Durante a comutação, a tensão de entrada pode ser considerada como uma fonte de tensão constante.

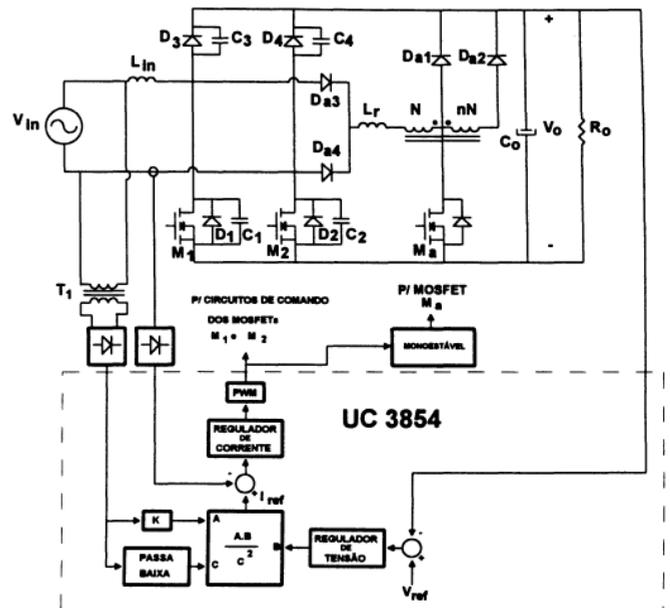


Figura 4 - Diagrama simplificado do conversor ZVS-PWM de alto fator de potência.

A fim de se analisar a comutação ZVS das chaves principais, assume-se que uma corrente positiva está fluindo através de  $L_{in}$ . Assim, o MOSFET  $M_1$  e o diodo  $D_3$  irão operar em conjunto com a célula de comutação. O MOSFET  $M_2$  ou seu diodo parasita se encontrarão sempre em condução e a tensão de saída  $V_o$  será considerada constante. O auto-transformador proporcionará uma tensão proporcional à tensão de saída, permitindo a comutação sob corrente nula (ZCS) do MOSFET auxiliar  $M_a$ . Portanto, a topologia poderá ser simplificada a fim de se analisar as etapas de operação mostradas na figura 5.

- *Primeira Etapa* ( $t_0, t_1$ ) (Figura 5.a) - Etapa de transferência de energia. Durante esta etapa, a energia é transferida da fonte de tensão  $V_{in}$  para a carga, através do diodo  $D_3$ .
- *Segunda Etapa* ( $t_1, t_2$ ) (Figura 5.b) - Etapa linear. No instante de tempo  $t_1$  um sinal de comando é aplicado no circuito de acionamento dos MOSFETs  $M_1$  e  $M_a$ . Entretanto, apenas o MOSFET  $M_a$  começará a conduzir imediatamente, pois o circuito de tiristor-dual impede que o MOSFET  $M_1$  conduza enquanto a sua tensão *drain-source* ( $V_{DS}$ ) não atingir zero. A corrente em  $L_r$  começa a crescer linearmente, enquanto que a corrente em  $D_3$  decresce na mesma proporção.
- *Terceira Etapa* ( $t_2, t_3$ ) (Figura 5.c) - Etapa ressonante. No instante de tempo  $t_2$  a corrente através  $L_r$  é igual à corrente de entrada. A corrente em  $D_3$  se anula e uma etapa ressonante englobando  $L_r$ ,  $C_3$  e  $C_1$  se inicia. O capacitor  $C_1$  começa a se descarregar de maneira ressonante, enquanto que  $C_3$  se carrega de maneira complementar.

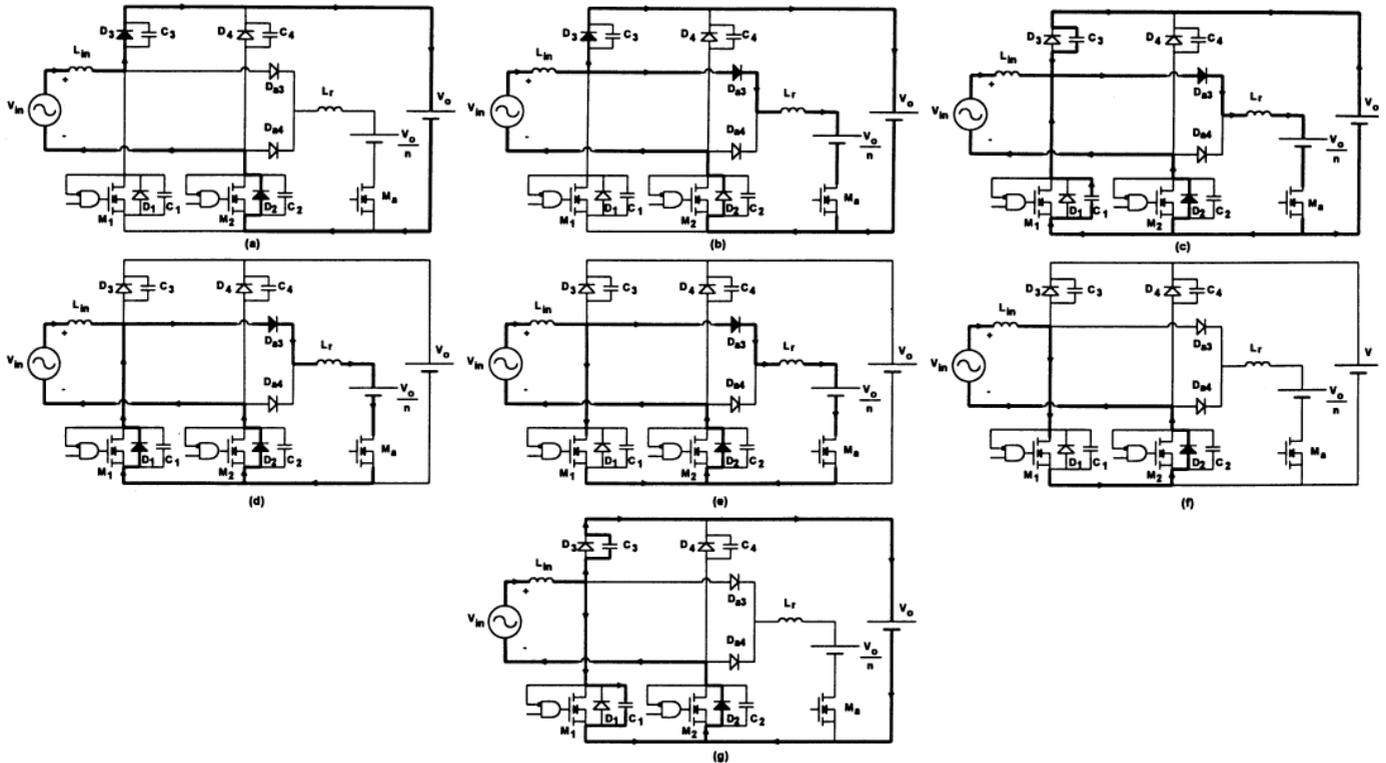


Figura 5 - Etapas de operação do conversor Boost-ZVS-PWM.

- **Quarta Etapa** ( $t_3, t_4$ ) (Figura 5.d) - Etapa Linear. A tensão em  $C_1$  se torna nula, e o diodo intrínseco do MOSFET  $M_1$  começa a conduzir. A corrente em  $L_r$  começa a decrescer linearmente com uma tensão  $V_o/n$  aplicada em seus terminais.
- **Quinta Etapa** ( $t_4, t_5$ ) (Figura 5.e) - Etapa Linear. Quando a corrente em  $L_r$  se torna igual à corrente de entrada  $I_{lin}$ , o MOSFET principal  $M_1$  começa a conduzir com tensão e corrente nulas. A corrente em  $M_1$  aumenta linearmente, na mesma proporção em que a corrente através de  $L_r$  decresce.
- **Sexta Etapa** ( $t_5, t_6$ ) (Figura 5.f) - Etapa Linear. No instante  $t_5$  a corrente em  $M_a$  se extingue, e este MOSFET pode ser bloqueado sob corrente nula. A corrente de entrada circula através de  $M_1$ , acumulando energia no indutor de entrada  $L_{in}$ .
- **Sétima Etapa** ( $t_6, t_0$ ) (Figura 5.g) - Etapa Linear. No instante de tempo  $t_6$  o MOSFET  $M_1$  é bloqueado. A capacitância de saída de  $M_1$  começa a se carregar e  $C_3$  começa a se descarregar de uma maneira linear com corrente constante  $I_{Lin}$ . Esta etapa termina quando  $V_{C3}(t)=0$  e  $V_{C1}(t)=V_o$ . Neste instante, o diodo  $D_3$  começa a conduzir a corrente de entrada.

A razão cíclica do MOSFET  $M_1$ , assim como a do MOSFET  $M_2$  são determinadas pelo circuito de controle de correção de fator de potência.

As formas de ondas básicas para as etapas de comutação são mostradas na figura 6. É importante notar que as tensões sobre os MOSFETs e sobre os diodos são limitadas na tensão de saída, sem esforço adicional de tensão sobre a chave. O pico de corrente durante o processo de comutação é muito menor do que o dobro da corrente de entrada.

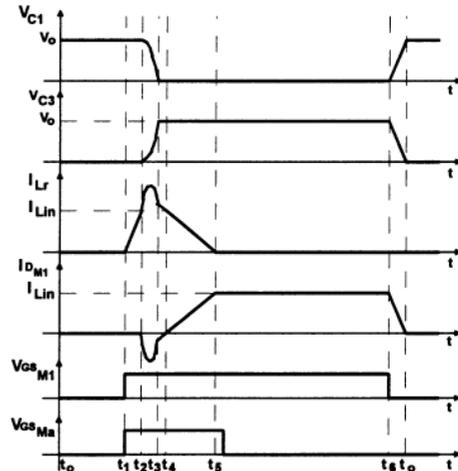


Figura 6 - Formas de onda básicas para a comutação.

### 3) Análise Teórica

#### 3.1) Relação de transformação do auto-transformador

O auto-transformador irá garantir a comutação sob corrente nula (ZCS) da chave auxiliar; entretanto, com uma relação de transformação inadequada, não será assegurada a comutação sob zero de tensão (ZVS) na chave principal. A fim de se obter comutação ZVS na chave principal, é necessário que a tensão sobre  $C_1$  se anule ao final da terceira etapa. A tensão em  $C_1$  para a terceira etapa é definida por:

$$V_{C1}(t) = \frac{V_o}{n} + V_o \cdot \left( \frac{n-1}{n} \right) \cdot \cos(\omega_o t) \quad (1)$$

Sendo:

$$\omega_o = \sqrt{\frac{1}{L_r \cdot (C_1 + C_3)}} = \sqrt{\frac{1}{L_r \cdot C_r}} \quad (2)$$

Onde:  $n$  - relação de transformação do auto-transformador  
 $V_o$  - tensão de saída  
 $C_r$  - capacitância ressonante equivalente  
 Assim, através da expressão (1) é possível determinar o mínimo valor de  $n$ .

$$\Delta t_3 = \frac{1}{\omega_o} \cdot \cos^{-1} \left( \frac{1}{1-n} \right) \quad (3)$$

$$n \geq 2 \quad (4)$$

### 3.2) Tempo de condução da chave auxiliar

O tempo de condução da chave auxiliar é definido por:

$$\Delta t_{on} = \Delta t_2 + \Delta t_3 + \Delta t_4 + \Delta t_5$$

$$\Delta t_{on} = \frac{1}{\omega_o} \cdot \left\{ \frac{\alpha \cdot n}{n-1} + \cos^{-1} \frac{1}{1-n} + \sqrt{n \cdot (n-2)} + \alpha \cdot n \right\} \quad (5)$$

Onde: 
$$\alpha = \frac{\sqrt{\frac{L_r}{C_r}}}{V_o} \cdot I_{ipk} \quad (6)$$

O parâmetro  $\alpha$  pode ser definido como uma função da corrente de pico no indutor ressonante.

$$I_{Lrpk} = I_{ipk} + \frac{I_{ipk}}{\alpha} \cdot \frac{n-1}{n} \quad (7)$$

$$\alpha = \frac{I_{ipk}}{I_{pk} - I_{ipk}} \cdot \frac{n-1}{n} \quad (8)$$

$$\alpha = \frac{n-1}{n} \cdot \frac{1}{(K_1 - 1)} \quad (9)$$

Onde: 
$$K_1 = \frac{I_{Lrpk}}{I_{ipk}} \quad (10)$$

$I_{Lrpk}$  - Corrente de pico no indutor ressonante  
 $I_{ipk}$  - Corrente de pico de entrada

Entretanto, o tempo máximo de condução da chave auxiliar deve ser respeitado. Este tempo deve ser menor que o tempo de condução da chave principal.

$$\Delta t_{on} \leq \Delta t = \frac{D_{min}}{f_s} = \frac{1}{f_s} \cdot \left( 1 - \frac{V_{Ip}}{V_o} \right) \quad (11)$$

Onde:  $D_{min}$  - Razão cíclica mínima da chave principal, imposta pelo circuito de controle.

$V_{Ip}$  - Tensão de pico de entrada  
 $f_s$  - frequência de modulação

### 3.3) Parâmetros Ressonantes

Os parâmetros ressonantes são definidos pelas expressões (12) e (13):

$$L_r = \alpha \cdot \frac{V_o}{2 \cdot \pi \cdot f_r \cdot I_i} \quad (12)$$

$$C_r = \frac{I_i}{2 \cdot \pi \cdot f_r \cdot \alpha \cdot V_o} \quad (13)$$

### 4) Estratégia de Controle

O conversor opera no modo contínuo de condução de corrente com frequência de modulação constante, tornando-o apropriado para o uso do controlador da Unitrode UC3854 [9]. O UC3854 apresenta uma entrada de sincronismo, que define a forma e a frequência da corrente de entrada. A fim de se obter fator de potência quase unitário, o sinal de

sincronismo deve ser uma senóide retificada referenciada ao terminal negativo do capacitor de saída. Este sinal é disponível na saída da ponte retificadora dos conversores elevadores usuais para correção de fator de potência [9]. Entretanto, neste caso é necessário o emprego de um pequeno transformador de isolamento  $T_1$  e de uma ponte retificadora de sinal, a fim de se obter o sinal de sincronismo desejado e o valor eficaz da tensão de entrada para o CI de controle. Uma amostra da corrente de entrada é obtida por um sensor de Efeito Hall e então retificada, a fim de obedecer os requisitos de sinal do UC3854.

A corrente de referência é gerada por uma combinação multiplicação/divisão do sinal de sincronismo, malha de regulação de tensão de saída, e malha de feed-forward da tensão de entrada.

Como apenas um MOSFET principal será efetivo a cada meio ciclo de rede, a saída de comando do UC3854 (pino 16) pode ser o sinal de controle para os circuitos de comando de  $M_1$  e  $M_2$ . Entretanto, este sinal de controle estará nos terminais de gate de cada MOSFET apenas quando a tensão *drain-source* de cada MOSFET for aproximadamente nula. O sinal de comando do MOSFET auxiliar  $M_a$  é gerado por um circuito monoestável sensível à transição positiva do sinal de controle.

### B. Conversor ZCS-FM Com Alto Fator de Potência e Reduzidas Perdas de Condução

#### 1) Topologia

O diagrama de potência do conversor ZCS proposto, juntamente com o diagrama de blocos do circuito de controle é mostrado na figura 7. A operação do circuito é descrita como segue. Quando a corrente de entrada é positiva, o diodo  $D_2$  irá conduzir, enquanto que  $S_1$  e  $D_3$  realizarão a função elevadora com correção de fator de potência. Quando a corrente de entrada estiver na direção reversa,  $S_2$  e  $D_4$  realizarão a função elevadora com correção de fator de potência, enquanto  $D_1$  irá conduzir. Os componentes ressonantes  $L_{r1}$ ,  $L_{r2}$ ,  $C_{r1}$  e  $C_{r2}$  serão responsáveis pela comutação suave de  $S_1$  e  $S_2$ .

Pode ser notado que nesta topologia não existe célula auxiliar de comutação para realizar a comutação suave. Este conversor apresenta as seguintes características.

- Ausência de célula auxiliar de comutação;
- Perdas reduzidas de condução, uma vez que apenas dois semicondutores estão no caminho da corrente de entrada em qualquer instante;
- Capacidade de drenar uma corrente senoidal da entrada, com o controle apropriado;

#### 2) Análise da Comutação

A comutação ZCS irá ocorrer durante um pequeno intervalo de tempo, quando comparado com o período de rede. Assim, a tensão de entrada pode ser considerada como uma fonte de tensão constante. A fim de se analisar a comutação sob zero de tensão (ZCS) das chaves  $S_1$  e  $S_2$ , assume-se que uma corrente positiva circula através de  $L_{in}$ , a tensão de saída  $V_o$  é constante e todos os componentes são

ideais. Portanto, a topologia pode ser simplificada para a análise das etapas de operação mostradas na figura 8.

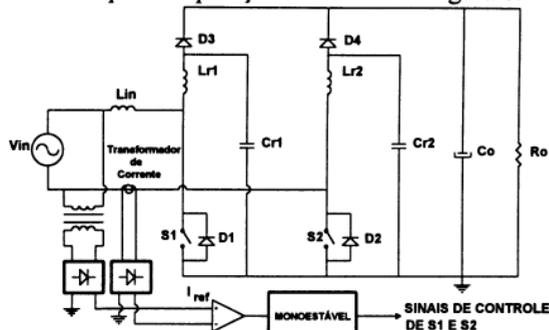


Figura 7 - Diagrama de potência e esquema de controle do conversor ZCS-FM com alto fator de potência.

- **Primeira Etapa** ( $t_0, t_1$ ) (Figura 8.a) - Etapa linear. No início desta etapa a corrente de entrada estava circulando por  $L_{r1}$  e  $D_3$  para a saída. O capacitor  $C_{r1}$  está carregado e sua tensão é igual à tensão de saída. No instante  $t_1$  a chave  $S_1$  é colocada em condução sob corrente nula. A corrente em  $S_1$  irá crescer linearmente, enquanto que a corrente circulante em  $L_{r1}$  irá decrescer na mesma proporção. Esta etapa termina quando  $I_{Lr1}=0$ . Neste momento, o diodo  $D_3$  irá bloquear.
- **Segunda Etapa** ( $t_1, t_2$ ) (Figura 8.b) - Etapa ressonante. Em  $t=t_1$  a corrente em  $L_{r1}$  se anula e a corrente em  $S_1$  se torna igual à corrente de entrada. Uma etapa ressonante envolvendo  $L_{r1}$  e  $C_{r1}$  se inicia. A corrente em  $L_{r1}$  começa a decrescer de maneira ressonante, se torna negativa, e volta a crescer novamente. O capacitor  $C_{r1}$  começa a se descarregar da mesma maneira e sua tensão se torna negativa. No final desta etapa a corrente em  $L_{r1}$  se torna igual à corrente de entrada e a corrente em  $S_1$  se torna nula. A tensão no capacitor  $C_{r1}$  é negativa.
- **Terceira Etapa** ( $t_2, t_3$ ) (Figura 8.c) - Etapa ressonante. Em  $t=t_2$  o diodo  $D_1$  entra em condução. A corrente ressonante  $I_{Lr1}$  aumenta de maneira ressonante, alcança seu valor máximo e decresce até se tornar novamente igual à corrente de entrada. O capacitor  $C_{r1}$  se carregará e sua tensão se tornará positiva. Esta etapa termina quando a corrente em  $L_{r1}$  se igualar à corrente de entrada. Neste momento, o diodo  $D_1$  bloqueia-se. Nesta

etapa a chave  $S_1$  pode ser bloqueada sob zero de corrente.

- **Quarta Etapa** ( $t_3, t_4$ ) (Figura 8.d) - Etapa Linear. Quando  $I_{Lr1}$  se torna igual a  $I_{in}$ , o capacitor  $C_{r1}$  é carregado com corrente constante por  $I_{in}$ . Esta etapa termina quando  $V_{Cr1}=V_o$ . Neste momento o diodo  $D_3$  começa a conduzir.
- **Quinta Etapa** ( $t_4, t_5$ ) (Figura 8.e) - Transferência de energia. Durante esta etapa, a energia é transferida da entrada para a carga através do diodo  $D_3$ .

As formas de onda básicas para estas cinco etapas são mostradas na figura 9. Pode ser observada a característica de comutação suave deste circuito. É importante notar que a tensão em  $S_1$  é grampeada na tensão de saída. Entretanto, devido às características ressonantes,  $S_1$  apresenta esforços de corrente mais elevados.

### 3) Análise Teórica

A fim de se conseguir comutação suave, a seguinte restrição deve ser obedecida.

$$\alpha \leq 1 \quad (14)$$

Onde:  $\alpha = \frac{Z_n \cdot I_{in}}{V_o} \quad (15) \quad Z_n = \sqrt{\frac{L_{r1}}{C_{r1}}} \quad (16)$

O tempo de condução da chave  $S_1$  combinada com seu diodo em anti-paralelo, é definido pela expressão (17).

$$t_{on} = \Delta t_1 + \Delta t_2 + \Delta t_3 \quad (17)$$

### 4) Estratégia de Controle

A fim de se obter alto fator de potência, uma técnica de controle apropriada deve ser empregada. O diagrama da estratégia de controle é mostrado na figura 7.

Esta técnica consiste em se comparar a corrente de entrada com uma referência senoidal de corrente, proporcional à tensão de rede, durante o tempo em que  $S_1$  (durante o semi-ciclo positivo da rede) ou  $S_2$  (durante o semi-ciclo negativo) se encontra bloqueada.

Quando  $I_{in}=I_{ref}$ , a chave correspondente  $S_1$  ou  $S_2$  é colocada em condução. A chave irá permanecer neste estágio por um tempo fixo, controlado por um circuito monoestável. A fim de se obter uma corrente de referência senoidal retificada ( $I_{ref}$ ) na mesma referência da tensão de saída, um transformador de sinal deve ser utilizado.

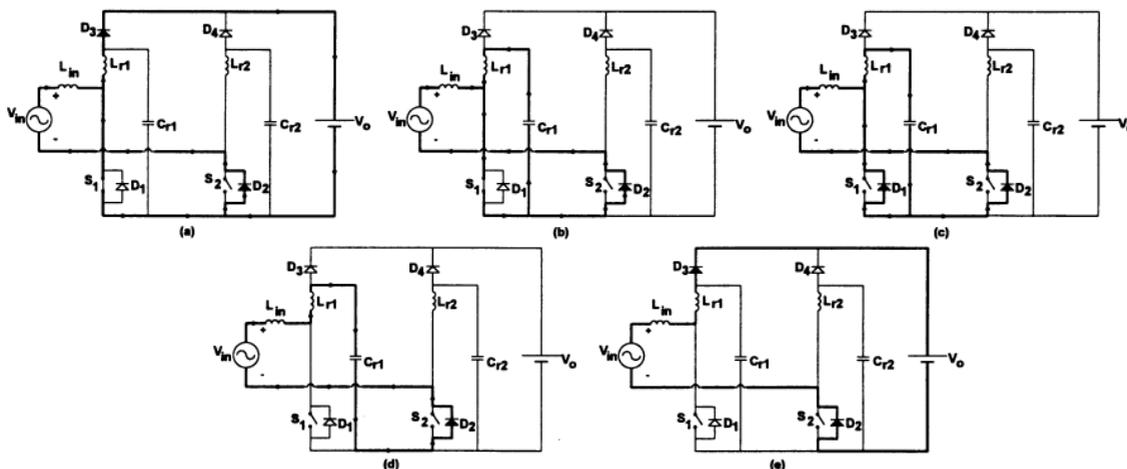


Figura 8 - Etapas de operação do conversor boost ZCS-FM.

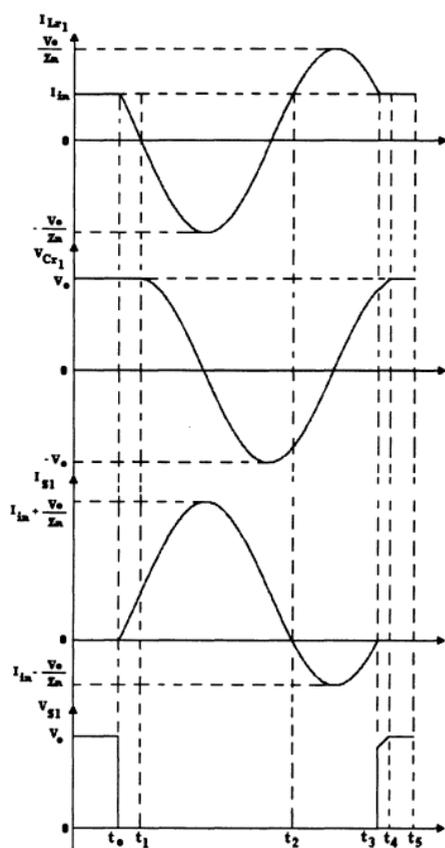


Figura 9 - Formas de onda básicas do conversor boost ZCS-FM.

As formas de onda da estratégia de controle são mostradas na figura 10.

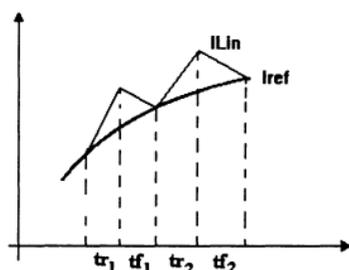


Figura 10 - Formas de onda do controle por corrente imposta.

O tempo de condução deve garantir a comutação suave da chave correspondente. Assim, o tempo mínimo de condução é definido pela expressão (18)

$$t_{on\min} = \Delta t_1 + \Delta t_2 = \frac{1}{\omega_o} \cdot \{ \alpha(t) + \pi + \sin^{-1}(\alpha(t)) \} \quad (18)$$

Onde:

$$\omega_o = \frac{1}{\sqrt{L_{r1} \cdot C_{r1}}} \quad (\text{frequência de ressonância}) \quad (19)$$

Este tempo irá variar de acordo com a corrente instantânea de entrada. Assim, o parâmetro  $\alpha(t)$  irá variar de acordo com a seguinte expressão:

$$\alpha(t) = \alpha \cdot \sin(\omega t) = \frac{Z_n \cdot I_{in}}{V_o} \cdot \sin(\omega t) \quad (20)$$

Onde:  $\omega$  = frequência angular da tensão de rede (rad/seg)

Portanto, o tempo de condução mínimo irá ocorrer quando a tensão instantânea de entrada for zero.

$$t_{on\min} = \frac{\pi}{\omega_o} \quad (21)$$

O tempo máximo de condução da chave é definido pela expressão (22)

$$t_{on\max} = \Delta t_1 + \Delta t_2 + \Delta t_3 = \frac{1}{\omega_o} \{ \alpha(t) + 2\pi - \sin(\alpha(t)) \} \quad (22)$$

Portanto, o tempo de condução máximo admissível para garantir comutação sob zero de corrente será definido quando a tensão instantânea de entrada for máxima. Assim:

$$t_{on\max} = \frac{1}{\omega_o} \{ \alpha + 2\pi - \sin \alpha \} \quad (23)$$

Através das expressões (21) e (22) é possível se determinar o tempo de condução a ser fornecido pelo circuito monoestável. Os tempos da subida e da descida da corrente de entrada, mostradas na figura 10, são definidos pelas expressões (24) e (25), respectivamente. A frequência de modulação é definida pela expressão (26).

$$t_{fn} = \frac{1}{\omega_o} \left\{ \alpha(t) + 2\pi - \sin^{-1}(\alpha(t)) + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\} \quad (24)$$

$$t_{fn} = \frac{t_{rn} \cdot \sin(\alpha t)}{V_o/V_p - \sin(\alpha t)} \quad (25)$$

$$f_{sn} = \frac{1}{t_{rn} + t_{fn}} \quad (26)$$

O conversor irá operar no modo de condução contínua com frequência de modulação variável.

#### IV - EXEMPLOS DE PROJETO

##### A. Conversor ZVS-PWM com Elevado Fator de Potência e Reduzidas Perdas de Condução

###### 1) Especificações

$$\begin{aligned} V_{in} &= 220 \text{ V rms } (\pm 15\%) & P_o &= 1600 \text{ W} \\ V_o &= 400 \text{ V} & f_s &= 70 \text{ kHz} \\ V_{ip} &= 220 \times \sqrt{2} \times 1,15 = 357,65 \text{ V} & I_i &= 10,5 \text{ A} \end{aligned}$$

###### 2) Procedimento de Projeto

O tempo de condução mínimo da chave principal é definido pela expressão (24). Assim:

$$\Delta t \leq \frac{1}{70 \cdot 10^3} \cdot \left( 1 - \frac{357,65}{400} \right) = 1,5 \mu\text{s}$$

Escolhendo  $\Delta t_{on} = 0,5 \mu\text{s}$ ,  $n=3$  e assumindo que a sobrecorrente na chave auxiliar é muito pequena ( $K_I \approx 1$ ), os seguintes parâmetros são obtidos:

$$f_r = 2,6 \text{ MHz}$$

$$L_r = 2,5 \mu\text{H}$$

$$C_r = 1\text{nF}$$

O MOSFET usado tem uma capacitância intrínseca de 522pF. Portanto, o valor de  $C_3$  pode ser determinado.

$$C_3 = 1\text{nF}$$

A largura de pulso do sinal de comando da chave auxiliar deve atender à seguinte relação:

$$\Delta t_{on} < t_{on} < \frac{D_{\min}}{f_s}$$

$$0,5 \mu\text{s} < t_{on} < 1,5 \mu\text{s}$$

A largura de pulso da chave auxiliar é fixada em 1  $\mu\text{s}$ .

**B. Conversor ZCS-FM Com Alto Fator de Potência e Reduzidas Perdas de Condução**

**1) Especificações**

$$\begin{aligned} V_o &= 360\text{V} & V_{in} &= 220\text{ V rms } (\pm 15\%) \\ V_p &= 311\text{ V} & P_o &= 830\text{ W} \\ f_o &= 140\text{ kHz} & \Delta I_{max} &= 0,8\text{ A} \end{aligned}$$

**2) Determinação do parâmetro  $\alpha_{max}$**

$$\begin{aligned} \alpha &= 0,48 \\ I_{min} &= \frac{2 \cdot P_o}{V_p} = 5,34\text{ A} \end{aligned}$$

**3) Determinação do circuito ressonante:**

$$\begin{aligned} \frac{L_{r1}}{C_{r1}} &= \left( \frac{\alpha \cdot V_o}{I_{min}} \right)^2 = \left( \frac{0,48 \times 200}{2,78} \right)^2 = 1047,14 \\ L_{r1} \cdot C_{r1} &= \left( \frac{1}{2 \cdot \pi \cdot f_o} \right)^2 = \frac{1}{(2 \cdot \pi \cdot 140 \cdot 10^3)^2} = 1,292362 \cdot 10^{-12} \end{aligned}$$

Assim :

$$L_{r1} = L_{r2} = 40\mu\text{H} \quad C_{r1} = C_{r2} = 33\text{nF}$$

Com os valores de  $L_{r1}$  e  $C_{r1}$  ,  $\alpha$  ,  $Z_n$  e  $f_o$  são recalculados:

$$Z_n = \sqrt{\frac{L_{r1}}{C_{r1}}} = \sqrt{\frac{40 \cdot 10^{-6}}{33 \cdot 10^{-9}}} = 34,815\Omega$$

$$f_o = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{r1} \cdot C_{r1}}} = \frac{1}{2 \cdot \pi \cdot \sqrt{40 \cdot 10^{-6} \cdot 33 \cdot 10^{-9}}} = 138,5\text{ kHz}$$

$$\alpha = \frac{Z_n \cdot I_{min}}{V_o} = \frac{34,815 \times 5,34}{360} = 0,518$$

**4) Determinação da frequência de modulação máxima e mínima.**

$$\begin{aligned} f_{smax} &= f_o = 138,5\text{ kHz} \\ f_{smin} &= 16,3\text{ kHz} \end{aligned}$$

**5) Indutância de entrada**

$$L_{in} = \frac{V_p}{\Delta I_{Linmax}} \cdot \frac{1}{\omega_o} \cdot \left\{ \alpha + 2\pi - \sin^{-1} \alpha + \frac{1 - \sqrt{1 - \alpha^2}}{\alpha} \right\}$$

$$L_{in} = 1,6\text{ mH}$$

**6) Tempo máximo e mínimo de condução das chaves**

$$t_{onmin} = \frac{1}{\omega_o} \left\{ \alpha + \pi + \sin^{-1} \alpha \right\} = 4,74\mu\text{s}$$

$$t_{onmax} = \frac{1}{\omega_o} \left\{ \alpha + 2 \cdot \pi - \sin^{-1} \alpha \right\} = 7,2\mu\text{s}$$

Assim, é fixado o tempo de  $5,5\mu\text{s}$  para as chaves.

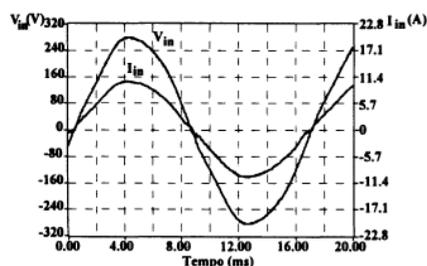


Figura 12 - Tensão de entrada ( $V_{in}$ ) e corrente de entrada ( $I_{in}$ ).

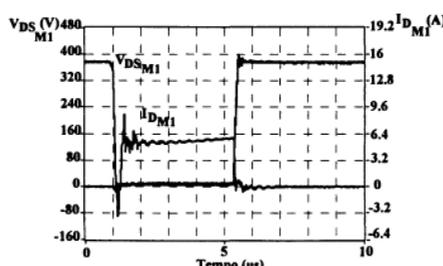


Figura 13 - Comutação no MOSFET  $M_1$

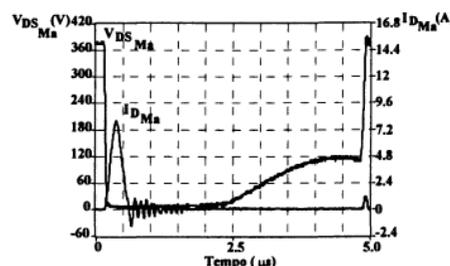


Figura 14 - Comutação do MOSFET auxiliar.

**V. RESULTADOS EXPERIMENTAIS**

**A. Conversor ZVS-PWM com Elevado Fator de Potência e Reduzidas Perdas de Condução**

A fim de se verificar o princípio de operação e a estratégia de controle utilizada, um protótipo de 1,6 kW, 70 kHz foi implementado.

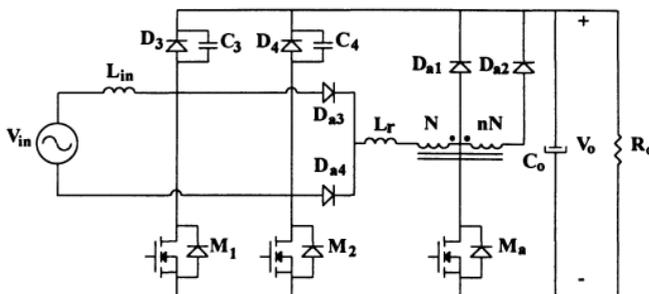


Figura 11 - Estágio de potência do conversor ZVS-PWM com elevado fator de potência e baixas perdas de condução.

O diagrama de potência do protótipo implementado é mostrado na figura 11. Seus parâmetros e a especificação dos componentes são mostrados a seguir:

- $V_{in} = 220\text{ V}_{CA}$        $V_o = 400\text{ V}$
- $M_1, M_2, M_a$  - APT 5025
- $D_1, D_2, D_{a1}-D_{a4}$  - MUR 850
- $C_3, C_4$  - 1nF/630 V
- $C_o$  - 680  $\mu\text{F}$
- $L_{in}$  - 65 espiras (2x15 AWG) núcleo EE-65/26 - Thornton
- $L_r$  - 7 espiras (5x24 AWG) núcleo de ar. Carretel do núcleo EE-25.
- Auto-transformador - núcleo EE-42/15 - Thornton. N=20 espiras, nN=60 espiras.

A tensão de entrada e a corrente de entrada para a potência de 1,6 kW são apresentados na figura 12. A tensão de entrada encontra-se distorcida, portanto, a corrente de entrada será um pouco distorcida também. A taxa de distorção harmônica da tensão de entrada é de aproximadamente 3,1%. O fator de potência obtido para 1,6 kW é de 0,999, com uma TDH de 3,9% na corrente de entrada. Assim, a distorção introduzida pelo controlador é igual a 2,36%. A comutação do MOSFET principal  $M_1$  é mostrada na figura 13. Pode-se observar que a comutação sob zero de tensão (ZVS) é alcançada. O detalhe da comutação do MOSFET auxiliar  $M_a$  é mostrado na figura 14, onde pode-se observar a comutação sob corrente nula.

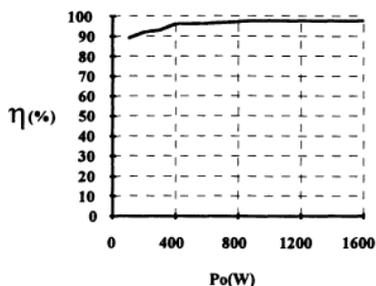


Figura 15 - Rendimento do conversor ZVS-PWM.

O rendimento como uma função da potência de saída é mostrado na figura 15. O rendimento obtido para 1,6 kW é bastante elevado (em torno de 97,8%). Este rendimento elevado é obtido por três fatores importantes: a comutação suave; a presença de apenas dois semicondutores no fluxo de corrente de entrada em qualquer instante; as perdas em condução nos MOSFETs principais são reduzidas quando o MOSFET se encontra habilitado e a corrente flui de *source* para *drain*. A última afirmação é evidenciada na figura 16. Quando a corrente flui de *source* para *drain* e a tensão *gate-source* é alta, a queda de tensão sobre o MOSFET ( $V_{DS}$ ) é reduzida de 0,7V para 0,1 V, comprovando que a corrente flui pelo MOSFET e não por seu diodo parasita.

**B. Conversor ZCS-FM Com Alto Fator de Potência e Reduzidas Perdas de Condução**

Um protótipo de 830 W foi implementado a fim de se verificar o princípio de operação e a estratégia de controle. Uma variação topológica do conversor apresentado na figura 17 foi utilizada, a fim de se eliminar o transformador de 60 Hz e de se obter a referência de corrente na mesma referência da tensão de saída  $V_o$ . A filosofia dos dois conversores elevadores, um para cada meio ciclo de rede é preservada. O diodo  $D_5$  irá conduzir durante meio ciclo de rede, enquanto que o IGBT<sub>2</sub> e  $D_4$  irão realizar a função elevadora. Da mesma maneira, o diodo  $D_6$  irá conduzir durante o outro meio ciclo de rede, enquanto que o IGBT<sub>1</sub> e  $D_3$  irão realizar a função elevadora. Dois diodos de sinal ( $D_{s1}$ ,  $D_{s2}$ ) e um resistor de alto valor são adicionados para gerar a referência senoidal retificada. Nesta topologia as reduzidas perdas de condução são também alcançadas.

Um pequeno circuito R-C é adicionado em paralelo com cada IGBT a fim de se reduzir as oscilações de tensão devido à recuperação reversa dos diodos  $D_1$  e  $D_2$ .

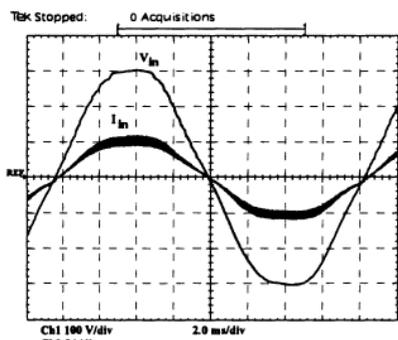


Figura 18 - Tensão de entrada e corrente de entrada.

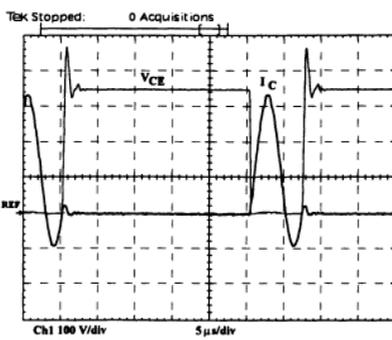


Figura 19 - Detalhe da comutação no IGBT<sub>1</sub>. Freqüência mínima de modulação.

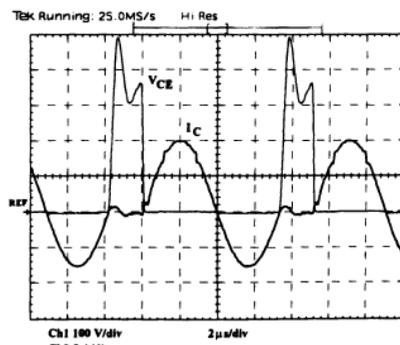


Figura 20 - Detalhe da comutação no IGBT<sub>1</sub>. Máxima Freqüência de Modulação.

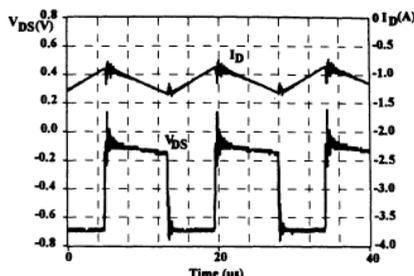


Figura 16 - Redução da tensão *drain-source* no MOSFET principal quando este está habilitado.

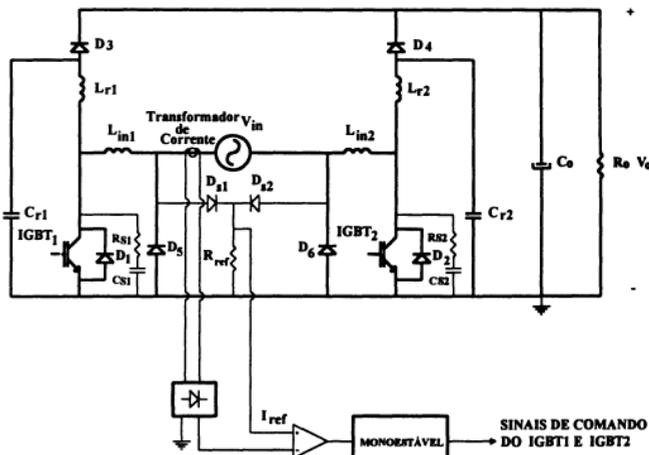


Figura 17 - Estágio de potência e diagrama de controle do conversor ZCS-FM.

Os parâmetros e especificação dos componentes do conversor são mostrados a seguir:

- $V_{in} = 220 \text{ V AC}$      $V_o = 360 \text{ V}$      $C_o = 680 \mu\text{F}$
- IGBT<sub>1</sub>, IGBT<sub>2</sub>, - APT 40GF100
- $D_1$ - $D_6$  - APT 15D100K
- $L_{in1}$ ,  $L_{in2} = 1,3 \text{ mH}$
- $L_{r1}$ ,  $L_{r2} = 40 \mu\text{H}$      $C_{r1}$ ,  $C_{r2} = 33\text{nF}/630 \text{ V}$
- $R_{s1}$ ,  $R_{s2} = 1\text{k}\Omega/0,5\text{W}$      $C_{s1}$ ,  $C_{s2} = 1\text{nF}/630\text{V}$

A tensão e a corrente de entrada são mostradas na figura 18. A TDH da tensão de entrada é de 3,2 %. O fator de potência obtido para 830 W foi de 0,999 com uma TDH na corrente de entrada de 4,07%. Assim, a distorção introduzida pelo controlador é igual a 2,48%. O rendimento obtido para 830 W foi em torno de 98,1%.

O detalhe da comutação do IGBT<sub>1</sub> é mostrado nas Figs. 19 e 20. Em ambas as figuras pode ser observada a comutação sob zero de corrente no IGBT. A oscilação de tensão foi reduzida através da adição de pequenos circuitos R-C em paralelo com cada IGBT. Entretanto, devido à característica quase-ressonante dos conversores, existe um esforço adicional de corrente nas chaves. Os IGBTs se tornam bastante apropriados para esta característica quase-ressonante, uma vez que as perdas em condução neste componente são proporcionais à corrente média que circula por eles, ao invés de serem proporcionais ao quadrado da corrente eficaz, como nos MOSFETs. Na figura 19, observa-se que a frequência mínima de modulação está em torno de 31 kHz. A máxima frequência de modulação medida ficou em torno de 108 kHz, como mostra a figura 20.

## VI. CONCLUSÃO

Neste artigo, uma técnica para melhorar o rendimento dos retificadores de alto fator de potência é apresentada. O alto rendimento nestes dois conversores é obtido devido aos seguintes fatores:

- a comutação suave (ZVS para o primeiro conversor e ZCS para o segundo);
- existem apenas dois semicondutores no caminho da corrente de entrada em qualquer instante.

Além destas características comuns aos dois conversores, existem outras que são particulares para cada conversor:

1. Para o conversor ZVS-PWM:
  - Modulação PWM;
  - Os esforços de tensão para todos os semicondutores são fixados na tensão de saída;
  - Comutação ZVS para os MOSFETs principais e comutação ZCS para o auxiliar.
2. Para o conversor ZCS-FM:
  - Modulação por Corrente Imposta para se obter alto fator de potência;
  - Os esforços de tensão nos semicondutores são constantes para qualquer situação de carga. O esforço de tensão nos IGBTs é igual à tensão de saída. Entretanto, os diodos D<sub>3</sub> e D<sub>4</sub> devem ser dimensionados para o dobro da tensão de saída.
  - O conversor é apropriado para aplicações de alta potência devido aos seguintes fatores:
    - a) Os IGBTs são mais apropriados para a comutação ZCS;
    - b) A característica quase-ressonante da corrente nas chaves introduz um elevado valor de corrente eficaz. Entretanto, as perdas em condução nos IGBTs são proporcionais à corrente média que circula por eles, que é, portanto, menor.

## REFERÊNCIAS BIBLIOGRÁFICAS

- [1] R. Streit, D. Tollik, "High Efficiency Telecom Rectifier Using a Novel Soft-Switched Boost-Based Input Current Shaper", IEEE INTELEC Records, 1991, pp. 720-726.
- [2] G. Hua, C.S. Leu, F.C. Lee, "Novel Zero-Voltage-Transition PWM Converters", IEEE PESC Records, 1992, pp. 55-61.
- [3] I. Barbi, S.A.O. da Silva, "Sinusoidal Line Current Rectification at Unity Power Factor with Boost Quasi-Resonant Converters", IEEE APEC Records, 1990, pp. 553-562.
- [4] P.N. Enjeti, R. Martinez, "A High Performance Single-Phase AC to DC Rectifier with Input Power Factor Correction", IEEE APEC Records, 1993, pp. 190-196.
- [5] International Rectifier, "The HEXFET's Integral Reverse Rectifier - A 'Hidden' Bonus for the Circuit Designer", Application Note 934, I.R. Power MOSFET Application and Product Data.
- [6] D. C. Martins, F.J.M. Seixas, J.A. Brillhante, I. Barbi, "A Family of DC-to-DC PWM Converters Using a New ZVS Commutation Cell", IEEE PESC'93 Records, Seattle-WA, pp.524-530.
- [7] P.R. Gaidzinski, A.F. Souza, I. Barbi, "Analysis and Design of a New ZVS-Boost PWM Converter for High Power Factor Applications", COBEP'93 Records, Uberlândia, MG, Brazil, pp.162-166.
- [8] A.F. Souza, I. Barbi, "A New ZVS-PWM Unity Power Factor Rectifier with reduced Conduction Losses", IEEE PESC Records, 1994, pp. 342-348.
- [9] C.S. Silva, "Power Factor Correction with the UC3854," Unitrode Application Note.

## DADOS BIOGRÁFICOS

**Alexandre Ferrari de Souza** nasceu em Florianópolis, Santa Catarina em 1967. Formou-se em Engenharia Elétrica pela Universidade Federal de Santa Catarina em 1990. Obteve o título de Mestre em Engenharia Elétrica pela Universidade Federal de Santa Catarina em 1992. Atualmente é estudante de doutorado em Engenharia Elétrica no Instituto de Eletrônica de Potência da Universidade Federal de Santa Catarina.

**Ivo Barbi** nasceu em Gaspar, Santa Catarina em 1949. Formou-se em Engenharia Elétrica pela Universidade Federal de Santa Catarina em 1973. Obteve o título de Mestre em Engenharia Elétrica pela Universidade Federal de Santa Catarina em 1976 e o título de Doutor em Engenharia Elétrica pelo Institut National Polytechnique de Toulouse, França em 1979. Fundou a Sociedade Brasileira de Eletrônica de Potência e o Instituto de Eletrônica de Potência da Universidade Federal de Santa Catarina. Atualmente é professor titular da Universidade Federal de Santa Catarina. Desde 1992, é Editor Associado na área de Conversores de Potência da IEEE Transactions on Industrial Electronics.