

# ESTUDO EXPERIMENTAL COMPARATIVO DAS PERDAS ENTRE SEIS DIFERENTES CONVERSORES DO TIPO BOOST COM 1.6kW, USANDO IGBT's

Carlos A. Canesin (✳) e Ivo Barbi (✧)

(✧) Universidade Federal de Santa Catarina  
UFSC-INEP - Cx. P. 5119 -FAX: 048-2319770

E-mail: ivo@inep.ufsc.br  
88040-970 - Florianópolis (SC)

**Resumo** - Este trabalho apresenta uma análise comparativa das perdas experimentais entre um novo conversor ZCS-PWM boost e cinco diferentes topologias para o conversor boost, operando com potência nominal de 1.6kW e frequência de chaveamento de 20kHz, usando IGBT's.

As vantagens da nova técnica de comutação não dissipativa do tipo corrente nula (ZCS-zero current switching) e modulação convencional do tipo PWM (Pulse width modulation), empregando IGBT's, são apresentadas. Esta nova técnica ZCS pode reduzir a potência média total dissipada nos elementos semicondutores, praticamente pela metade, quando comparada com o método convencional de comutação dissipativa.

Este novo conversor ZCS-PWM boost é recomendado para aplicações em elevadas potências, usando IGBT's, e para correção do fator de potência de fontes de alimentação.

O princípio de operação, resultados experimentais e a análise comparativa do novo conversor ZCS-PWM boost são apresentados.

**Abstract** - This paper presents a comparative analysis of experimental losses between a new ZCS-PWM boost converter and five different boost topologies, using IGBT's, rated at 1.6kW and operating at 20kHz.

The advantages of the new ZCS-PWM technique employing IGBT's are presented. This new ZCS operation can reduce the average total power dissipation in the devices, practically by half, when compared with the Hard-switching method.

This new ZCS-PWM boost converter is suitable for high power applications using IGBT's in power factor correction.

The principle of operation, experimental results, and comparative analysis of the new ZCS-PWM boost converter are also provided.

## 1. INTRODUÇÃO

Técnicas de comutação não dissipativa têm sido de grande interesse nos últimos anos em aplicações para fontes de alimentação chaveadas, com o intuito de minimizar as perdas durante as comutações, principalmente para aplicações em frequências mais elevadas. Entretanto, devido ao princípio de comutação utilizado, tem-se energia reativa em circulação e conseqüente aumento das perdas em condução [1].

(✳)UNIVERSIDADE ESTADUAL PAULISTA - UNESP - FEIS - DEE - Cx.P. 31 - 15378-000 ILHA SOLTEIRA(SP) - Fone/Fax: 0187-62 2125

Para aplicações em elevadas potências (acima de 1kW) os IGBT's são preferidos quando comparados com os MOSFET's de potência, os quais apresentam maiores perdas em condução em relação aos IGBT's. Entretanto, os IGBT's são relativamente lentos em relação aos MOSFET's, assim, aplicações em elevadas frequências e perdas durante as comutações são duas conhecidas desvantagens [2]. Portanto, para propiciar condições de operação em frequências elevadas, técnicas de comutação não dissipativa para IGBT's tem sido investigadas.

Técnicas de comutação não dissipativa com tensão nula (ZVS-zero voltage switching) são apresentadas em [3,4]. A performance desta técnica, usando IGBT's, em um retificador boost para correção do fator de potência é analisada em [4].

Uma topologia muito simples baseada na utilização de chave auxiliar do tipo MOSFET de alta velocidade, para minimizar as perdas durante as comutações de IGBT's é apresentada em [5]. O rendimento desta estrutura depende das características dinâmicas e da resistência em condução do MOSFET empregado, assim como, do intervalo de tempo em condução do mesmo.

Um estudo comparativo das perdas de chaveamento em IGBT's com técnicas de comutação não dissipativa (ZVS e ZCS) e convencional dissipativa, é apresentado em [6]. Na técnica ZCS apresentada em [6], as perdas durante o bloqueio são reduzidas significativamente, porém, as perdas na entrada em condução são praticamente as mesmas daquelas obtidas com a técnica convencional de comutação dissipativa.

Um novo princípio foi introduzido em [7] para se obter comutação não dissipativa do tipo ZCS com frequência constante, utilizando-se IGBT's, para aplicações em elevadas potências, apresentando-se a análise, exemplo de projeto e resultados experimentais para a nova técnica ZCS-PWM aplicada ao conversor boost, resultando em perdas durante as comutações (entrada em condução e bloqueio) praticamente nulas.

Este trabalho apresenta uma análise comparativa das perdas experimentais entre o novo conversor ZCS-PWM boost proposto em [7] e cinco diferentes topologias boost, usando IGBT's, com potência nominal de 1.6kW e operando com 20kHz.

## 2. O NOVO CONVERSOR ZCS-PWM BOOST

A Figura 1 mostra o novo conversor ZCS-PWM boost proposto em [7]. Ele é formado por duas chaves bidirecionais S1 e S2, dois diodos D1 e D2, dois indutores ressonantes Lr1 e Lr2 e um capacitor ressonante Cr. S1 é a

chave principal, responsável pela transferência de potência para a carga, assim como, S2 é uma chave auxiliar com pequeno valor de corrente média, empregada para prover condições de comutação não dissipativa para S1.

Pode-se notar que o conversor Quase Ressonante ZCS boost com modulação em frequência (FM-ZCS-QRC), pode ser derivado a partir deste novo conversor ZCS-PWM, assim como o conversor convencional boost com comutação dissipativa pode ser derivado da técnica FM-ZCS-QRC. Portanto, esta nova técnica ZCS-PWM resulta numa topologia mais geral, que incorpora as principais características desejadas das técnicas anteriores, ou seja, reduzidas perdas em condução e modulação PWM, proveniente da técnica convencional dissipativa, e, comutação não dissipativa ZCS, proveniente da técnica ZCS-QRC [7].

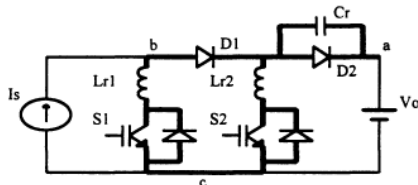


Fig. 1 - Novo conversor ZCS-PWM boost.

Dois parâmetros,  $\alpha$  e  $\beta$  são definidos a seguir [7]:

$$\alpha = \frac{I_s}{V_o} \sqrt{\frac{L_{r2}}{C_r}} \quad (01)$$

$$\beta = \frac{L_{r2}}{L_{r1}} \quad (02)$$

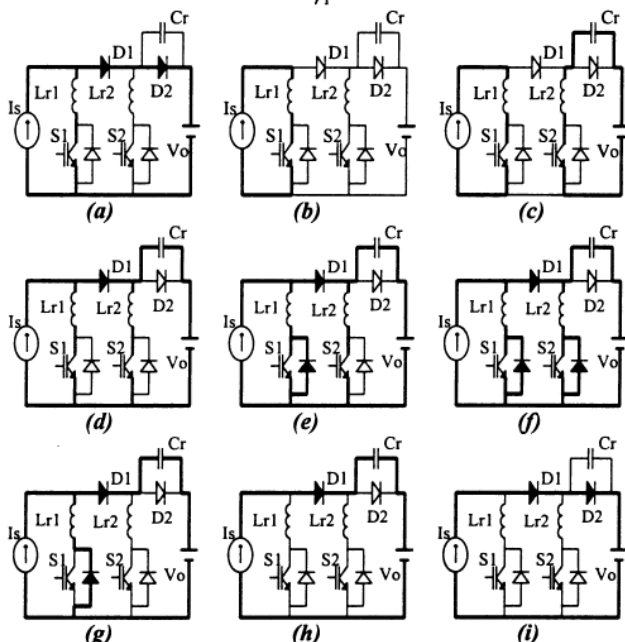


Fig. 2 - Estágios topológicos para o novo conversor ZCS-PWM boost, num período de funcionamento.

Os nove estágios topológicos de operação, durante um período de chaveamento, são mostrados na Figura 2. A chave principal S1 inicia conduzindo em  $t = t_0$  e a chave auxiliar S2 em  $t = t_2$ . Ambas as chaves, S1 e S2, são bloqueadas no mesmo instante, durante o intervalo de tempo  $\Delta t_6 = t_6 - t_5$ .

Uma completa descrição destas etapas de funcionamento é apresentada em [7].

Da análise desenvolvida em [7], as seguintes restrições devem ser satisfeitas para que se obtenha comutação não dissipativa do tipo sob corrente nula, para S1 e S2, para o modo de operação em análise:

$$\beta < 1 \quad (03)$$

$$e, \quad \alpha < \beta \quad (04)$$

As formas de ondas ideais relevantes para o novo conversor ZCS-PWM boost são mostradas na Figura 3.

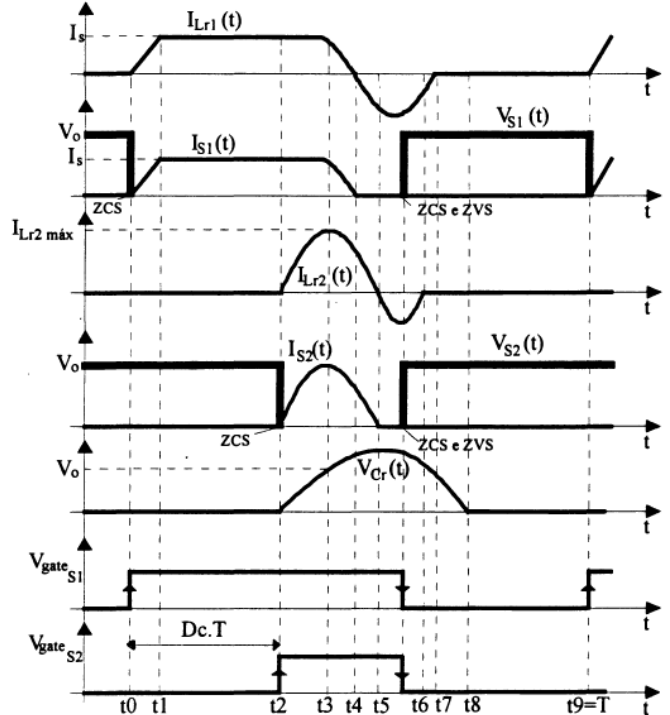


Fig. 3 - Formas de ondas ideais relevantes.

Da análise desenvolvida em [7], tem-se a relação de conversão estática (Ganho estático), dada pela equação (05).

$$q = \frac{V_o}{V_{in}} = \frac{1}{1 - Dc - \frac{f_s}{2\pi f_{01}} \left[ \frac{2\beta - \alpha^2}{2\alpha\beta} + A - B + \frac{\omega_{03}\Delta t_7}{\sqrt{\beta}} \right]} \quad (05)$$

Onde:  $A = \frac{\pi}{2} + \frac{[2\pi - \arccos(-\beta)]}{\sqrt{1 + \beta}}$

$$B = \frac{1}{\alpha} (\sqrt{\beta} \sin \omega_{03} \Delta t_7 + \sqrt{1 - \beta} \cos \omega_{03} \Delta t_7)$$

e,  $f_{01} = \frac{\omega_{01}}{2\pi} \quad (06)$

$$\omega_{01} = \frac{1}{\sqrt{L_{r2} C_r}} \quad (07)$$

$$\omega_{03} \Delta t_7 = \arcsen \left[ \sqrt{\beta - \alpha^2} - \alpha \sqrt{\frac{1 - \beta}{\beta}} \right] \quad (08)$$

$$Dc = \frac{\Delta t_1 + \Delta t_2}{T} \quad (09)$$

Onde:  $Dc$  = razão cíclica de comando;  $T$  = período de chaveamento,  $f_s$  = frequência de chaveamento.

### 3. OUTRAS TOPOLOGIAS COM COMUTAÇÃO NÃO DISSIPATIVA E CONVENCIONAL DISSIPATIVA PARA O CONVERSOR BOOST

Com o objetivo de providenciar uma análise comparativa entre o novo conversor ZCS-PWM boost, tem-se na Figura 4 cinco diferentes topologias para este mesmo conversor. Todas as estruturas foram implementadas com a mesma frequência de operação, mesmos dados de entrada e saída (tensões e potência nominal), assim como, manteve-se a mesma chave principal S1 e o seu correspondente circuito de gate, em todas as diferentes topologias implementadas.

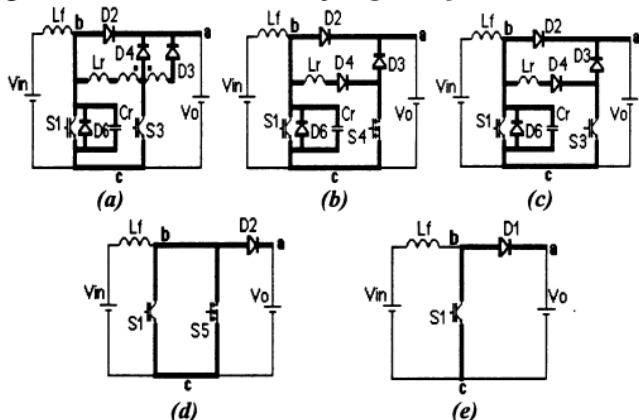


Fig.4 - (a)ZVS-PWM boost; (b)ZVT-PWM boost; (c)ZVT-PWM boost(usando dois IGBT's); (d)Boost PWM com chave auxiliar MOSFET e (e)Boost PWM convencional com comutação dissipativa.

No conversor ZVS-PWM boost, conforme Figura 4.a, a célula auxiliar proposta por [3] incorpora as vantagens de oferecer comutações não dissipativas do tipo ZVS para a chave principal S1 e diodo D2, assim como, do tipo ZCS para a chave auxiliar S3. A corrente através da chave auxiliar S3 torna-se nula naturalmente, facilitando a comutação da chave auxiliar. Além disso, comandando-se a chave principal como "tiristor dual" [8], permitida pela comutação ZVS, obtêm-se um circuito de comando simples e robusto. A célula auxiliar utiliza-se de um pequeno auto-transformador que garante a comutação não dissipativa desde à vazio até à plena carga.

Na Figura 4.b tem-se o conversor ZVT-PWM boost proposto em [4]. Esta técnica propicia comutação não dissipativa do tipo ZVS para a chave principal S1, porém, a chave auxiliar (MOSFET) não se beneficia da técnica de comutação não dissipativa (ZCS), na entrada em condução. Apesar da característica de bloqueio rápido da chave auxiliar, ocorrem reduzidas perdas nesta comutação. Além disso, a técnica de comando exige comandos independentes para as chaves principal e auxiliar.

A Figura 4.c apresenta uma modificação da célula ZVT-PWM, proposta em [4], onde se substituiu a chave auxiliar MOSFET por um IGBT. Como o bloqueio para a chave auxiliar é dissipativo, empregando-se IGBT's para a mesma, devido ser um componente mais lento e principalmente pela "corrente de cauda" (tail current), as perdas durante o bloqueio aumentam. Portanto, usando IGBT's também para a chave auxiliar, a eficiência desta estrutura torna-se inferior àquela obtida com a topologia original da Figura 4.b.

A técnica analisada em [5] e apresentada na Figura 4.d é muito simples. Empregando um MOSFET de alta velocidade de chaveamento como chave auxiliar S5, oferece condições de reduzir as perdas na entrada em condução da chave principal S1, assim como, elimina praticamente as perdas durante o bloqueio da mesma. Entretanto, as perdas durante as comutações da chave auxiliar S5 não são nulas. Portanto, a eficiência desta topologia depende das características intrínsecas do MOSFET utilizado, assim como, do tempo de condução do mesmo no circuito.

Na Figura 4.e tem-se o conversor boost PWM convencional empregando um IGBT como chave S1. As perdas durante as comutações nesta estrutura (entrada em condução e bloqueio) são elevadas, devido duas principais características dos IGBT's, quais sejam: baixa velocidade de chaveamento (problema que se destaca na entrada em condução) e presença de "corrente de cauda" (durante o bloqueio). Portanto, a eficiência desta topologia fica comprometida, principalmente em frequências e potências mais elevadas.

### 4. ESPECIFICAÇÕES E PARÂMETROS PARA OS CONVERSORES BOOST IMPLEMENTADOS

As especificações de entrada e saída, assim como a frequência de operação, são as mesmas para todas as topologias implementadas, quais sejam:

$V_{in} = 220V$  (tensão de entrada);  $V_o = 400V$  (tensão de saída);  
 $P_{out} = 1600W$  (potência nominal de saída);  $f_s = 20kHz$ .

Com estes dados, os conversores em análise foram implementados, utilizando-se a mesma chave principal (APT40GF100) e o seu correspondente circuito de gate.

Os componentes especificados e os valores dos parâmetros para todas as topologias projetadas e implementadas estão resumidos na Tabela I.

### 5. METODOLOGIA DE ANÁLISE E RESULTADOS EXPERIMENTAIS

O método usado para as medidas experimentais das energias envolvidas durante as comutações dos semicondutores baseou-se nos trabalhos apresentados em [6 e 9]. Utilizou-se para as medidas um osciloscópio digital Tektronix 2430A e um amplificador-transformador de corrente Tektronix AM503. Primeiramente, uma vez aquisitadas as formas de ondas de corrente e tensão, durante o intervalo de tempo envolvido pela comutação em análise, faz-se a multiplicação destas grandezas no osciloscópio e logo após a integração deste produto no intervalo de tempo considerado. O valor resultante desta integração corresponde à energia envolvida durante a comutação analisada, para um determinado semicondutor.

Na Figura 5 tem-se os principais resultados experimentais para os detalhes das comutações do novo conversor ZCS-PWM boost, mostrado na Figura 1. As Figuras 5.a e 5.b mostram as formas de ondas de corrente e tensão sobre a chave principal S1, durante os instantes de entrada em condução e bloqueio, respectivamente. As Figuras 5.c e 5.d mostram as formas de ondas de corrente e tensão sobre a

chave auxiliar S2, durante os instantes de entrada em condução e bloqueio, respectivamente.

Os resultados experimentais apresentados na Figura 5 demonstram que as comutações são não dissipativas do tipo corrente nula (ZCS), tanto para a chave principal S1 quanto para a chave auxiliar S2. Observa-se, além dos resultados da Figura 5, que as comutações das chaves passivas (diodos D1 e D2) são também não dissipativas do tipo tensão nula (ZVS).

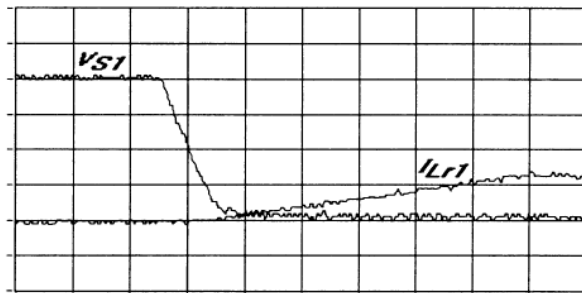
A Figura 6 apresenta as formas de ondas relevantes de tensão e corrente durante os instantes das comutações dos

semicondutores do conversor ZVS-PWM boost, mostrado na Figura 4.a.

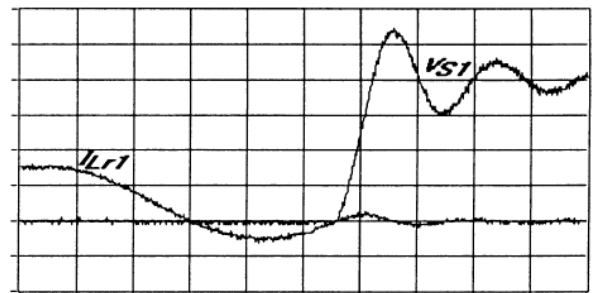
As Figuras 6.a e 6.b apresentam as formas de ondas de tensão e corrente sobre a chave principal S1, durante os instantes de entrada em condução e bloqueio, respectivamente. A Figura 6.c mostra os instantes de entrada em condução e bloqueio para a chave auxiliar S3. Na Figura 6.d apresenta-se a corrente e tensão sobre a chave passiva (diodo D2).

**TABELA I**  
**COMPONENTES E PARÂMETROS PARA OS CONVERSORES BOOST IMPLEMENTADOS**

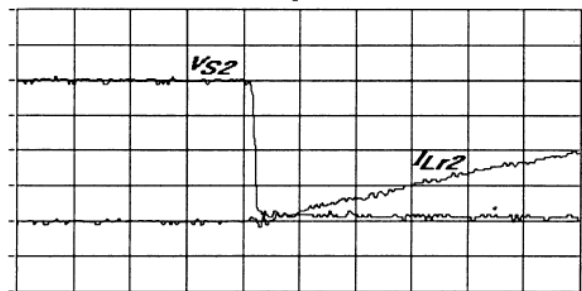
	NOVO ZCS-PWM Figura 1	ZVS-PWM Figura 4(a)	ZVT-PWM Figura 4(b)	ZVT-PWM (dois IGBT's) Figura 4(c)	IGBT+MOSFET Figura 4(d)	PWM convencional Figura 4(e)
S1 chave principal	APT40GF100	APT40GF100	APT40GF100	APT40GF100	APT40GF100	APT40GF100
S2 chave auxiliar	IGTP10N50A	—	—	—	—	—
S3 chave auxiliar	—	HGTG24N60	—	HGTG24N60	—	—
S4 chave auxiliar	—	—	IRF460	—	—	—
S5 chave auxiliar	—	—	—	—	BUZ355	—
D1 diodo	MUR850	—	—	—	—	MUR850
D2 diodo	APT15D100	APT15D100	APT15D100	APT15D100	APT15D100	—
D3 diodo	—	MUR8100	MUR8100	MUR8100	—	—
D4 diodo	—	MUR8100	MUR8100	MUR8100	—	—
D5 diodo	MUR150	—	—	—	—	—
D6 diodo	—	APT15D100	APT15D100	APT15D100	—	—
Lr indutor ressonante	—	60uH(E30/14)	60uH(E30/14)	60uH(E30/14)	—	—
Lr1 indutor ressonante	71,6uH(E30/14)	—	—	—	—	—
Lr2 indutor ressonante	43uH(E30/7)	—	—	—	—	—
Cr capacitor ressonante	59nF(1,6kV)	22nF(630V)	22nF(630V)	22nF(630V)	—	—
Tr auto transformador	—	E42/15 { Np=30esp Ns=91esp	—	—	—	—
Lf filtro entrada	1,75mH(E65/39)	1,75mH(E65/39)	1,75mH(E65/39)	1,75mH(E65/39)	1,75mH(E65/39)	1,75mH(E65/39)
Cf filtro saída	470uF(500V)	470uF(500V)	470uF(500V)	470uF(500V)	470uF(500V)	470uF(500V)



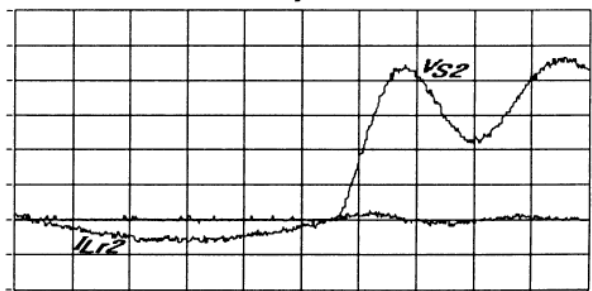
(a) Entrada em condução de S1  
escala de tempo: 200ns/div



(b) Bloqueio de S1  
escala de tempo: 1us/div



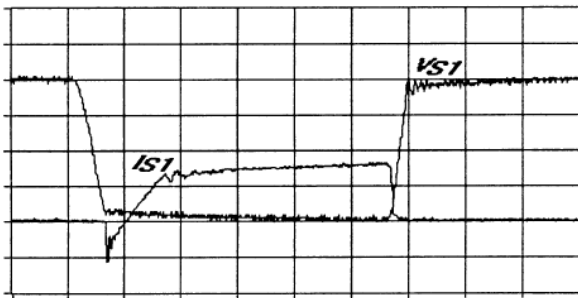
(c) Entrada em condução de S2  
escala de tempo: 200ns/div



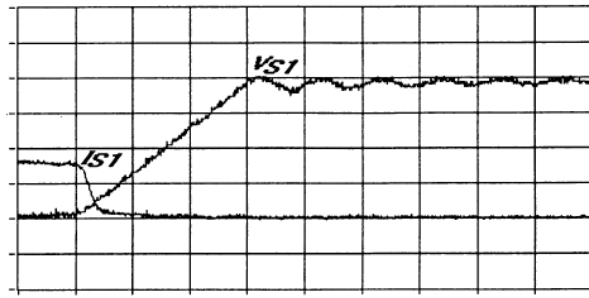
(d) Bloqueio de S2  
escala de tempo: 400ns/div

tensão: 100V/div; corrente: 5A/div.

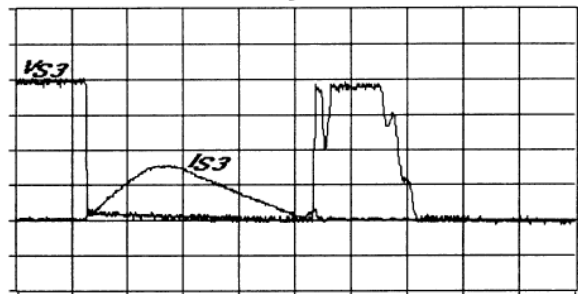
Fig.5 - Formas de ondas experimentais para o novo conversor ZCS-PWM boost (Fig.1).



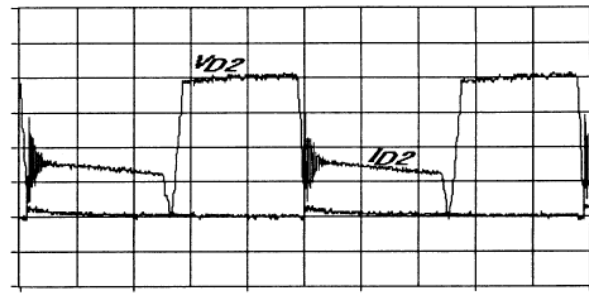
(a) Condução e bloqueio de S1  
escala de tempo: 5 $\mu$ s/div



(b) Detalhe do bloqueio de S1  
escala de tempo: 200ns/div



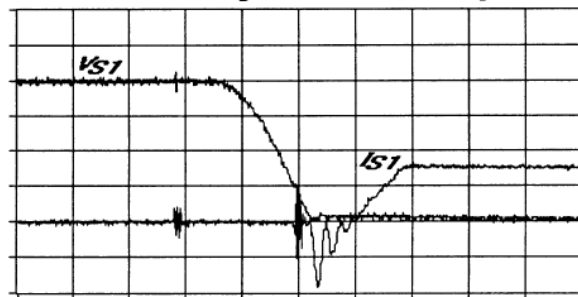
(c) Condução e bloqueio de S3  
escala de tempo: 2 $\mu$ s/div



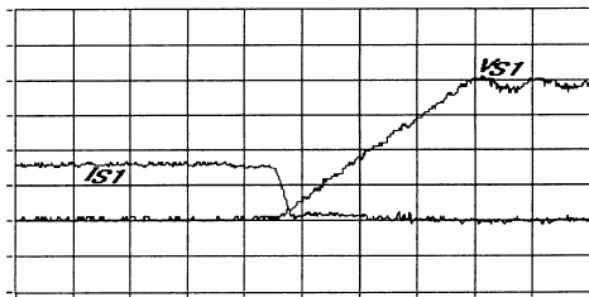
(d) Condução e bloqueio de D2  
escala de tempo: 10 $\mu$ s/div

tensão: 100V/div; corrente: 5A/div.

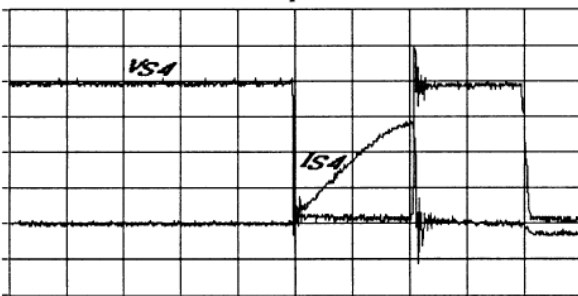
Fig.6 - Formas de ondas experimentais para o conversor ZVS-PWM boost (Fig.4.a).



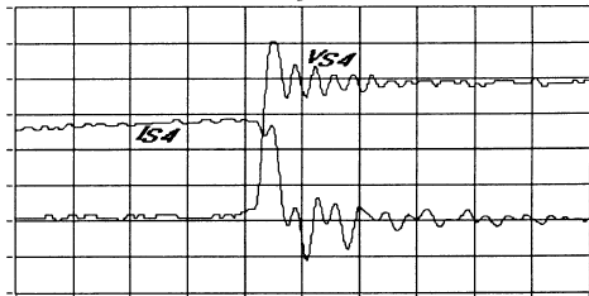
(a) Entrada em condução de S1  
escala de tempo: 500ns/div



(b) Bloqueio de S1  
escala de tempo: 200ns/div



(c) Condução e bloqueio de S4  
escala de tempo: 500ns/div



(d) Detalhe do bloqueio de S4  
escala de tempo: 50ns/div

tensão: 100V/div; corrente: 5A/div.

Fig.7 - Formas de ondas experimentais para o conversor ZVT-PWM boost (Fig.4.b).

Os resultados obtidos na Figura 6 demonstram que as comutações para a chave principal S1 e para a chave passiva D2 são do tipo ZVS, assim como, para a chave auxiliar S3 a comutação é não dissipativa e do tipo ZCS.

Na Figura 7 tem-se os detalhes dos instantes das comutações para as chaves principal S1 e auxiliar S4, para o conversor ZVT-PWM boost, mostrado na Figura 4.b. As Figuras 7.a e 7.b mostram os detalhes da entrada em condução e do bloqueio, respectivamente, para a chave

principal S1. Na Figura 7.c tem-se os instantes de entrada em condução e bloqueio, e, na Figura 7.d o detalhe do bloqueio, para a chave auxiliar S4.

Verifica-se, através dos resultados obtidos na Figura 7, que as comutações da chave principal S1 se realizam de forma ZVS. Entretanto, a chave auxiliar S4, apesar de entrar em condução com corrente nula (MOSFET não se beneficia totalmente desta comutação), durante o bloqueio comuta de forma dissipativa. Portanto, utilizando-se IGBT's para a

chave principal, devido principalmente à "corrente de cauda"(tail current) e à comutação do tipo ZVS, durante o bloqueio as perdas não são nulas. Além disso, devido a chave auxiliar não se beneficiar totalmente da célula de comutação proposta, durante o seu bloqueio, esta chave deverá ser do tipo de alta velocidade, para minimizar as perdas envolvidas nesta comutação.

A Figura 8 apresenta os resultados experimentais obtidos para o conversor ZVT-PWM boost, empregando IGBT's tanto para a chave principal S1 quanto para a auxiliar S3, conforme topologia da Figura 4.c. As Figuras 8.a e 8.b mostram os detalhes da entrada em condução e do bloqueio, respectivamente, para a chave principal S1. Assim como, as Figuras 8.c e 8.d mostram os detalhes da entrada em condução e do bloqueio, respectivamente, para a chave auxiliar S3.

Constata-se, nos resultados da Figura 8, que as comutações para a chave principal S1 são do tipo ZVS.

Entretanto, apesar da entrada em condução de forma ZCS da chave auxiliar S3, as perdas durante o bloqueio da mesma são bem maiores do que aquelas obtidas na Figura 7, devido principalmente à "corrente de cauda" da chave auxiliar.

Portanto, não se utilizando uma chave rápida do tipo MOSFET para S3, a eficiência desta topologia (Figura 4.c) sofre uma degradação considerável.

As Figuras 9.a e 9.b mostram os instantes durante a entrada em condução e bloqueio, respectivamente, para a chave principal S1, para o conversor boost utilizando um MOSFET de alta velocidade como chave auxiliar S5, mostrado na Figura 4.d.

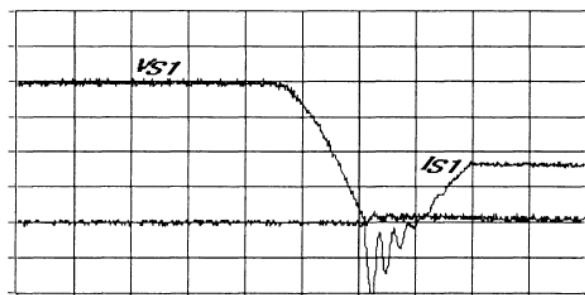
Nas Figuras 9.c e 9.d tem-se os detalhes durante a entrada em condução e bloqueio da chave auxiliar S5, respectivamente.

Os resultados experimentais da Figura 9 demonstram que as perdas durante a entrada em condução da chave principal S1 são reduzidas, assim como, durante o bloqueio as perdas são praticamente eliminadas. Entretanto, as perdas tanto na entrada em condução quanto durante o bloqueio da chave auxiliar S5 não são desprezíveis. As perdas na chave auxiliar S5 estão diretamente relacionadas com as características estáticas e dinâmicas do MOSFET utilizado, assim como, do tempo em que o mesmo fica inserido no circuito, participando da transferência de potência. Observa-se que o MOSFET especificado para este projeto (BUZ 355) não foi o ideal, desta forma, as perdas na chave auxiliar poderiam ser reduzidas, contudo, de forma alguma eliminadas nesta topologia.

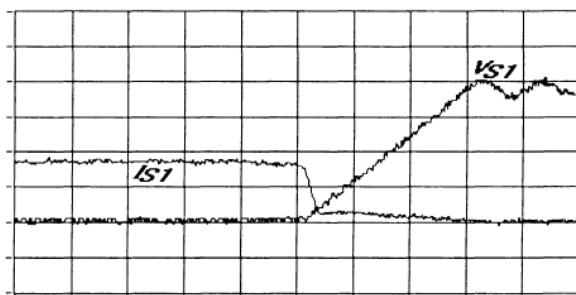
As Figuras 10.a e 10.b apresentam os detalhes da entrada em condução e do bloqueio da chave ativa S1, para o conversor boost PWM convencional, mostrado na Figura 4.e. Estes resultados demonstram que as perdas tanto na entrada em condução quanto no bloqueio não são desprezíveis. Portanto, para a potência e frequência em análise, a eficiência desta topologia se reduz acentuadamente.

De acordo com a metodologia de medição adotada, com os resultados experimentais obtidos, tem-se na Tabela II as energias de perdas durante os intervalos de tempo envolvidos nas comutações das chaves ativas e passivas, para todas as topologias implementadas.

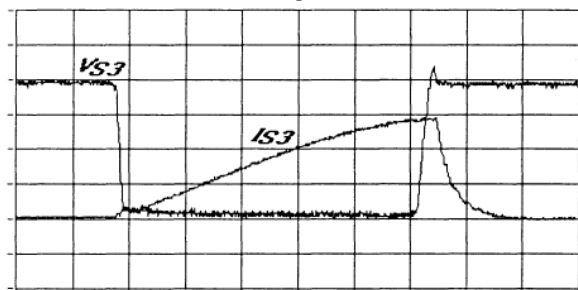
A potência média dissipada em um semiconductor do tipo IGBT ( $P_{av1}$ ) pode ser expressa pela equação (10), para um semiconductor do tipo MOSFET ( $P_{av2}$ ), pela equação (11), assim como, para um diodo do tipo Ultra-rápido (Ultra-Fast) ( $P_{av3}$ ) é dada pela equação (12).



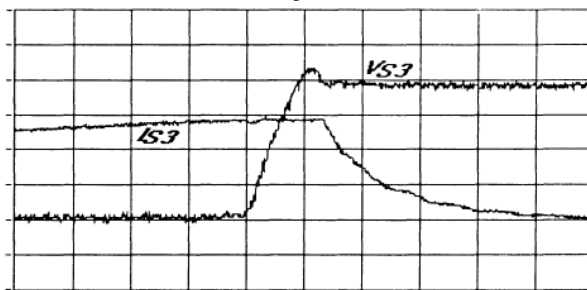
(a) Entrada em condução de S1  
escala de tempo: 500ns/div



(b) Bloqueio de S1  
escala de tempo: 200ns/div



(c) Condução e bloqueio de S3  
escala de tempo: 500ns/div



(d) Detalhe do bloqueio de S3  
escala de tempo: 200ns/div

tensão: 100V/div; corrente: 5A/div.

Fig.8 - Formas de ondas experimentais para o conversor boost ZVT-PWM, usando dois IGBT's (Fig.4.c).

$$P_{av1} = I_{c_{av}} V_{ce_{on}} + f_s (W_{on} + W_{off}) \quad (10)$$

$$P_{av2} = I_{d_{rms}}^2 R_{ds_{on}} + f_s (W_{on} + W_{off}) \quad (11)$$

Onde:

$I_{c_{av}}$  = corrente média de coletor;

$I_{d_{rms}}$  = corrente eficaz de dreno;

$V_{ce_{on}}$  = tensão coletor-emissor em condução;

$R_{ds_{on}}$  = resistência dreno-source em condução;

$W_{on}$  = energia de perdas na entrada em condução;

$W_{off}$  = energia de perdas durante o bloqueio.

$$P_{av3} = I_F V_F + f_s (W_{on} + W_{off}) \quad (12)$$

Onde:  $I_F$  = corrente média em condução direta;

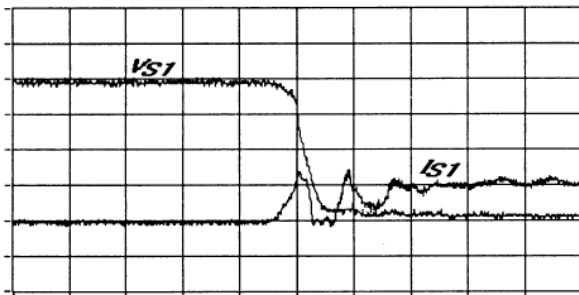
$V_F$  = tensão em condução direta.

Observa-se que os valores médios e eficazes de corrente nos semicondutores foram obtidos através dos resultados experimentais, para as topologias implementadas.

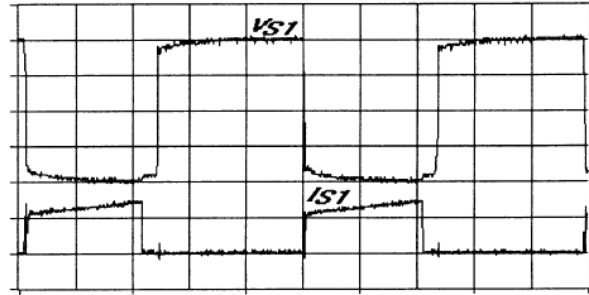
## 6. ANÁLISE DOS RESULTADOS EXPERIMENTAIS

Através dos resultados experimentais apresentados, tem-se na Tabela II as energias de perdas durante os instantes de entrada em condução e bloqueio para os semicondutores das estruturas em análise. Com estes resultados, obtêm-se as perdas totais médias nos semicondutores ( $P_{avT}$ ), em função da frequência de chaveamento, mostradas na Figura 11, para todas as topologias boost implementadas.

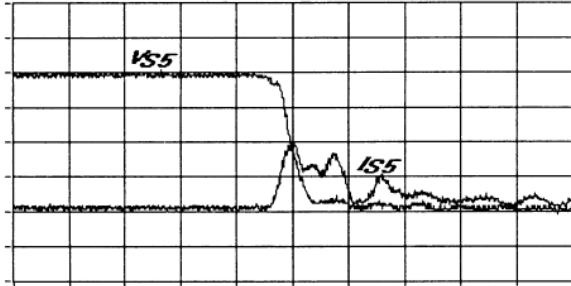
Os resultados da Figura 11 demonstram que somente os resultados para a estrutura ZVS-PWM proposta em [3], conforme Figura 11.b, são próximos daqueles obtidos conforme Figura 11.a, para o novo conversor ZCS-PWM boost [7]. Porém, para frequências de chaveamento acima de 25kHz, ou, para maiores valores de potência nominal, o novo conversor tem suas vantagens asseguradas, conforme resultados da Figura 11.



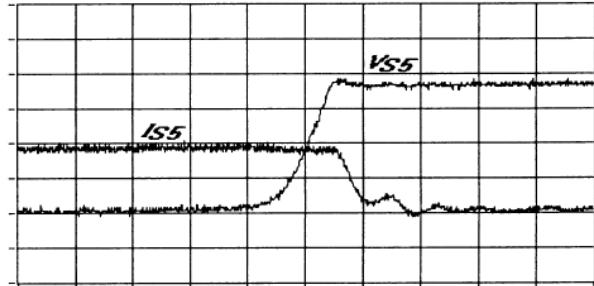
(a) Entrada em condução de S1  
escala de tempo: 100ns/div



(b) Condução e bloqueio de S1  
escala de tempo: 10us/div



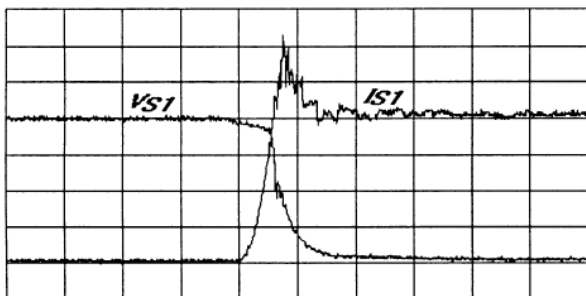
(c) Entrada em condução de S5  
escala de tempo: 100ns/div



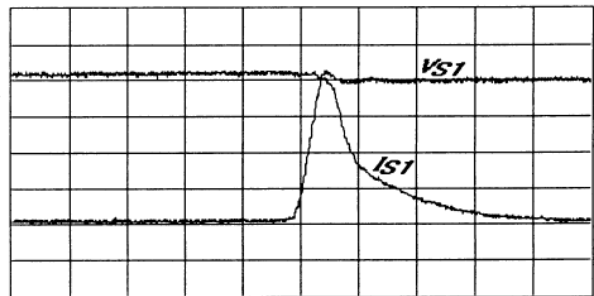
(d) Detalhe do bloqueio de S5  
escala de tempo: 100ns/div

tensão: 100V/div; corrente: 5A/div.

Fig.9 - Formas de ondas experimentais para o conversor boost utilizando chave auxiliar MOSFET (Fig.4.d).



(a) Entrada em condução de S1  
escala de tempo: 200ns/div



(d) Detalhe do bloqueio de S1  
escala de tempo: 200ns/div

tensão: 100V/div; corrente: 5A/div.

Fig.10 - Formas de ondas experimentais para o conversor boost PWM convencional (Fig.4.e).

**TABELA II**  
**ENERGIA DE PERDAS DURANTE COMUTAÇÕES(\*)**

CONVERSOR	ELEMENTO	(a) Figura 1		(b) Figura 4.a		(c) Figura 4.b		(d) Figura 4.c		(e) Figura 4.d		(f) Figura 4.e	
		W <sub>on</sub> (mJ)	W <sub>off</sub> (mJ)	W <sub>on</sub> (mJ)	W <sub>off</sub> (mJ)	W <sub>on</sub> (mJ)	W <sub>off</sub> (mJ)	W <sub>on</sub> (mJ)	W <sub>off</sub> (mJ)	W <sub>on</sub> (mJ)	W <sub>off</sub> (mJ)	W <sub>on</sub> (mJ)	W <sub>off</sub> (mJ)
S1	APT40GF100	~0	0	0	3e-2	0	2.5e-2	0	2.5e-2	3e-2	0	39e-2	81.6e-2
D1	MUR 850	0	0	—	—	—	—	—	—	—	—	~0	10e-2
S2	IGTP10N50A	~0	0	—	—	—	—	—	—	—	—	—	—
D2	APT15D100	0	0	0	0	0	0	0	0	~0	~0	—	—
S3	HGTG24N60	—	—	0	0	—	—	0	110e-2	—	—	—	—
S4	IRF460	—	—	—	—	0	36e-2	—	—	—	—	—	—
S5	BUZ355	—	—	—	—	—	—	—	—	16.5e-2	65e-2	—	—
D3	MUR8100	—	—	0	0	0	0	0	0	—	—	—	—
D4	MUR8100	—	—	0	0	0	0	0	0	—	—	—	—

\*Osciloscópio Tektronix 2430A e Amplificador de corrente AM503.

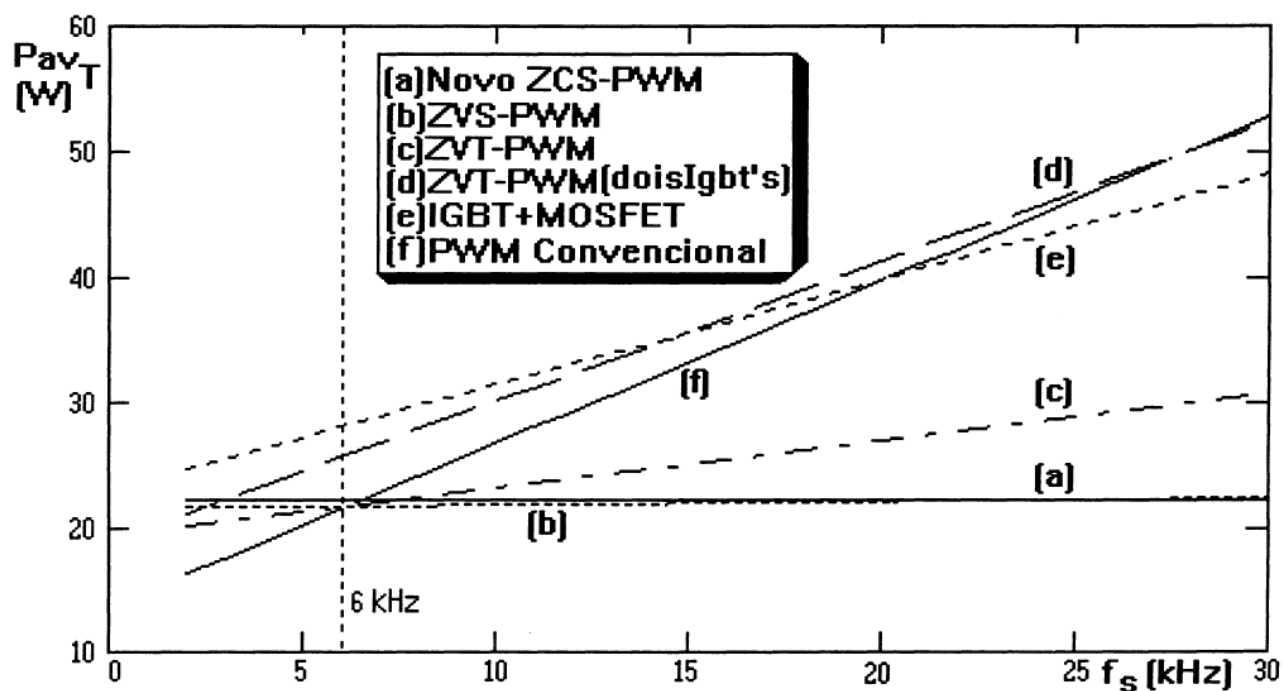


Fig.11 - Potência média total dissipada nos semicondutores.

Como se verifica na Figura 11, numa comparação geral, o novo conversor ZCS-PWM boost apresenta menores perdas e conseqüentemente maior eficiência, em relação à todas as topologias implementadas, para freqüências de operação acima de 6kHz.

Portanto, este novo conversor ZCS-PWM boost é recomendado para aplicações em elevadas potências, assim como, para elevadas freqüências de chaveamento.

## 7. CONCLUSÕES

Este trabalho apresentou uma análise comparativa experimental das perdas médias totais de potência nos semicondutores, entre o novo conversor ZCS-PWM boost e cinco diferentes topologias para o conversor CC/CC boost, especificados para as mesmas condições de projeto, todos utilizando IGBT's.



Da análise dos resultados experimentais obtidos, pode-se concluir para o novo conversor ZCS-PWM boost, que:

■ As comutações para as chaves ativas (S1 e S2) são não dissipativas do tipo ZCS, desde à vazio até à plena carga;

■ Problemas de redisparo (Latching) dos IGBT's, durante o bloqueio, não ocorrem, reduzindo as possibilidades de esforços adicionais e conseqüente distanciamento da região limite de segurança de operação (RBSOA);

■ O conversor é regulado de forma similar à técnica PWM convencional, com frequência constante;

■ Reduzidas perdas em condução são verificadas;

■ As chaves passivas (diodos D1 e D2) também comutam de forma não dissipativa (ZVS);

■ A potência média total dissipada nos semicondutores é reduzida por mais do que a metade daquela obtida para o conversor boost PWM convencional. Portanto, permite uma grande redução no volume dos dissipadores;

■ Numa análise comparativa geral, apresenta menores perdas em relação à todas as topologias implementadas, para frequências de operação acima de 6kHz, para as condições de projeto especificadas neste trabalho.

Portanto, este novo conversor ZCS-PWM boost combina as vantagens das técnicas PWM e ZCS, propiciando baixas perdas em condução e comutações do tipo não dissipativas, resultando numa estrutura de elevada eficiência.

Finalmente, este novo conversor ZCS-PWM boost é recomendado para aplicações em elevadas potências e para correção do fator de potência de fontes de alimentação.

## REFERÊNCIAS

[1] F. C. Lee, "High-Frequency Quasi-Resonant Converter Technologies", *Proceedings of the IEEE*, pp. 377-390, 1988;

[2] R. Rangan, D. Y. Chen, J. Yang e J. Lee, "Application of Insulated Gate Bipolar Transistor to Zero-Current switching converters", *IEEE Transactions on Power Electronics*, pp. 02-07, Janeiro 1989;

[3] D. C. Martins, F. J. M. Seixas, J. A. Brilhante e I. Barbi, "A Family of DC/DC PWM converters using a new ZVS commutation cell", *IEEE PESC RECORDS*, pp. 524-530, 1993;

[4] G. Hua, C. S. Leu, Y. Jiang e F. C. Lee, "Novel zero-voltage-transition PWM converters", *IEEE Transactions on Power Electronics*, pp. 213-219, Março 1994;

[5] Y. Jiang, G. Hua, E. Yang e F. C. Lee, "Soft-switching of IGBT's with the help of MOSFET's in bridge-type converters", *IEEE PESC RECORDS*, pp. 151-157, 1993;

[6] F. C. Lee, K. Wang, G. Hua e D. Borrojevic, "A comparative study of switching losses of IGBT's under Hard-switching, Zero-voltage switching and Zero-current switching", *IEEE PESC RECORDS*, pp. 1196-1204, 1994;

[7] C. A. Canesin, C. M. C. Duarte e I. Barbi, "A new family of pulse-width-modulated zero-current switching DC/DC converters", *IEEE IPEC RECORDS*, pp. 1379-1384, 1995;

[8] T. A. Meynard, Y. Cheron e H. Foch, "Generalization of the resonant switch concept structures and performances", *EPE RECORDS*, pp. 239-244, 1987;

[9] A. Petteiteig, J. Lode e T. M. Undeland, "IGBT turn-off losses for hard switching and with capacitive snubbers", *IEEE IAS RECORDS*, pp. 1501-1507, 1991.

## DADOS BIOGRÁFICOS

**Carlos Alberto Canesin**, nasceu em Lavínia (SP), em 11 de Julho de 1961. Formou-se em Engenharia Elétrica pela Universidade Estadual Paulista -UNESP -Ilha Solteira(SP), em Janeiro de 1985. Desde Junho de 1985 é professor da UNESP - Campus de Ilha Solteira(SP), atualmente professor assistente na área de Eletrônica de Potência. Obteve o título de Mestre em Engenharia Elétrica pela Universidade Federal de Santa Catarina-UFSC em 1990. Encontra-se no momento (1996) realizando doutoramento no INEP-UFSC. Sua área de interesse compreende modelagem, análise e controle de conversores estáticos aplicados à fontes de alimentação e correção ativa do fator de potência. É membro do IEEE e da SOBRAEP.

**Ivo Barbi**, nasceu em Gaspar (SC), em 1949. Formou-se em Engenharia Elétrica pela Universidade Federal de Santa Catarina-UFSC, em 1973. Em 1976 recebeu o título de mestre pela mesma Universidade e em 1979 o título de Doutor pelo Instituto Nacional Politécnico de Toulouse, França. Desde 1974 é professor da UFSC e atualmente professor titular do departamento de Engenharia Elétrica. É membro fundador da SOBRAEP tendo sido seu primeiro Presidente. Sua área de atuação compreende modelagem, análise, projeto e aplicações de conversores estáticos operando em elevada frequência e correção do fator de potência de fontes de alimentação.