

RETIFICADOR PRÉ-REGULADOR BOOST COM ELEVADOS FATOR DE POTÊNCIA E RENDIMENTO, PARA SISTEMAS DE TELECOMUNICAÇÕES

Fabio Toshiaki Wakabayashi

Carlos Alberto Canesin

Universidade Estadual Paulista
UNESP – FEIS – DEE
Cx. Postal 31 – 15385-000 – Ilha Solteira (SP)
Fax: (18) 3742 2735
e-mail: canesin@dee.feis.unesp.br
<http://www.dee.feis.unesp.br/lep/power.html>

Resumo – Este artigo apresenta, de forma resumida, as variações topológicas de uma célula de comutação ZCS-PWM, a partir da análise de suas aplicações em estágios retificadores pré-reguladores Boost controlados pela técnica de valores médios instantâneos de corrente de entrada, com o propósito de obter uma estrutura retificadora com elevados rendimento e fator de potência para alimentação monofásica de sistemas de telecomunicações. As principais características de cada uma das versões da célula de comutação são descritas, com o intuito de propiciar uma comparação qualitativa entre as estruturas analisadas. Adicionalmente, são apresentados resultados experimentais para a mais recente versão do retificador Boost ZCS-PWM, implementado para o processamento de valores nominais de 1200W de potência de saída, com 220V de tensão eficaz de alimentação, 400V de tensão média de saída e 50kHz de frequência de chaveamento.

Abstract – This paper presents a summary of different topological arrangements concerned to a ZCS-PWM commutation cell, based on the analysis of its application in Boost rectifying pre-regulators, controlled by the technique of instantaneous average values of input current, with the purpose to obtain a high input power-factor rectifier, and high efficiency to single-phase application in telecommunication systems. The main characteristics of each commutation cell are described, providing conditions to establish a qualitative comparison among the structures. In addition, experimental results are presented from a prototype of the latest version of the ZCS-PWM Boost rectifier, implemented for processing nominal values of 1200W output power and 400V average output voltage, at 220V rms input voltage and 50kHz switching frequency.

I. INTRODUÇÃO

A crescente demanda mundial por energia elétrica tem feito com que questões referentes ao planejamento de sua produção, transmissão e consumo tornem-se mais claras à população, de maneira geral. Dentro deste contexto, a adoção de políticas de racionalização do consumo de energia elétrica tem sido incentivada. Uma das formas de se racionalizar o consumo é obtida a partir do uso de equipamentos eletro-eletrônicos com processamento de energia otimizado, ou seja, equipamentos que apresentam elevados rendimento e fator de potência, caracterizando assim um melhor uso da energia elétrica. É fato que melhores rendimentos resultam

no aumento da densidade de potência destes equipamentos, possibilitando sua compactação. Em relação ao fator de potência, a obtenção de elevados valores para esta grandeza implica na redução do conteúdo harmônico das correntes drenadas por tais equipamentos da rede de corrente alternada (CA). Além disto, elevar o fator de potência de uma estrutura significa reduzir a diferença entre os valores de potência consumida (kW) e potência demandada da rede de CA (kVA), na busca da igualdade entre tais valores.

Dentre a infinidade de equipamentos eletro-eletrônicos, existem aqueles que necessitam de um estágio de entrada retificador, conectado entre a rede de alimentação em CA e a carga propriamente dita. Considerando sua configuração mais simples, o estágio retificador é geralmente composto por uma ponte de diodos associada a um capacitor de filtro de elevado valor, conforme mostra a figura 1 para uma aplicação em sistemas monofásicos. Tipicamente, equipamentos que utilizam esta configuração apresentam fator de potência bastante reduzido, da ordem de 0,6. Tal fato denota a má utilização da energia total drenada da rede de alimentação em CA.

Como uma das alternativas para a minimização deste problema, destacam-se os estudos desenvolvidos nos últimos vinte anos de estruturas retificadoras chaveadas em elevada frequência, baseadas em conversores estáticos controlados através de técnicas especiais [1 até 6], capazes de propiciar a obtenção de reduzida taxa de distorção harmônica (TDH) na corrente de entrada, além de defasagem angular desprezível entre as componentes fundamentais da tensão de alimentação e da corrente drenada da rede em CA, resultando em elevado fator de potência para a estrutura. Adicionalmente, o chaveamento em elevadas frequências permite a redução do volume e do peso dos elementos reativos empregados, possibilitando o aumento da densidade de potência processada através do estágio retificador.

Em função de restrições impostas por normas internacionais, tais como as atuais IECs 61000-3-2 e 61000-3-4, o conversor Boost é um dos conversores atuais mais utilizados para a implementação de estágios retificadores monofásicos de elevado fator de potência, conforme mostra a figura 2.

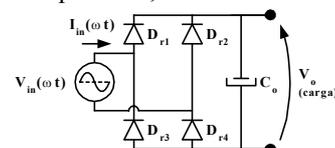


Figura 1 – Estágio retificador convencional, para sistemas monofásicos.

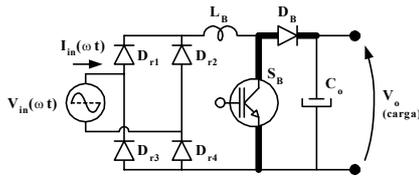


Figura 2 – Estágio retificador Boost de elevado fator de potência, para sistemas monofásicos.

Dentre as características que favorecem a escolha do conversor Boost, destacam-se a simplicidade do circuito e a presença de um filtro de corrente (L_{in}) na entrada da estrutura. Em função disto, dependendo da técnica de controle adotada para o comando do interruptor ativo S_B , torna-se possível minimizar o filtro de entrada necessário para a eliminação das componentes de elevadas frequências da corrente drenada da rede de alimentação em CA.

Apesar de proporcionar a redução do volume dos elementos reativos necessários, a operação em elevadas frequências pode acarretar problemas com relação ao rendimento da estrutura, uma vez que as perdas durante os processos de comutação dos semicondutores envolvidos são diretamente proporcionais à frequência de chaveamento à qual estão submetidos. Adicionalmente, uma vez que as tensões médias de saída da estrutura retificadora Boost são elevadas (tipicamente 400V), torna-se necessário empregar diodos Boost de elevadas tensões de ruptura e do tipo ultrarápidos (operação em elevadas frequências), resultando em perdas adicionais e problemas de interferência eletromagnética, devido à recuperação reversa.

Assim sendo, com o intuito de propiciar o aumento da frequência de operação dos conversores estáticos, sem que haja prejuízo do rendimento dos mesmos, e também em função dos problemas de recuperação reversa dos diodos, técnicas de comutação não-dissipativa têm sido desenvolvidas [7 até 15]. Basicamente, as técnicas de comutação não-dissipativas podem ser divididas em dois grandes grupos:

- técnicas de comutação com tensão nula: ZVS (*Zero Voltage Switching*) e ZVT (*Zero Voltage Transition*);
- técnicas de comutação com corrente nula: ZCS (*Zero Current Switching*) e ZCT (*Zero Current Transition*).

Cada uma das técnicas de comutação suave é obtida a partir de uma nova configuração de célula de comutação. É fato que a escolha da técnica de comutação a ser empregada depende, dentre outros fatores, do tipo de interruptor utilizado no conversor. Para o caso de semicondutores do tipo MOSFET (*Metal-Oxide-Semiconductor Field-Effect-Transistor*) recomenda-se a utilização das técnicas de comutação com tensão nula, em função das capacitâncias intrínsecas de tais dispositivos. Entretanto, o processamento de potência em níveis elevados pode acarretar perdas significativas durante o processo de condução de corrente através dos dispositivos semicondutores.

Assim sendo, por apresentarem menores perdas em condução, interruptores do tipo IGBT (*Insulated-Gate Bipolar Transistor*) tornam-se mais atrativos que interruptores do tipo MOSFET para o processamento de potência acima de 1kW e/ou tensões acima de 500V [10-12]. Contudo, os IGBTs têm como característica a existência de “corrente de cauda” durante o processo de bloqueio, fazendo com que as perdas de comutação tornem-se pronunciadas.

Para contornar tal problema, recomenda-se o emprego das técnicas de comutação com corrente nula, possibilitando então a operação em elevadas frequências.

Dentro deste contexto, uma célula de comutação ZCS-PWM (*Pulse Width Modulated*) foi proposta em [11], sendo especificamente apresentada em [12] para uma aplicação em um retificador pré-regulador Boost de elevado fator de potência para sistemas de telecomunicações, comandado pela técnica de controle de valores médios instantâneos de corrente de entrada. Diversas propostas de célula ZCS-PWM aplicadas a retificadores pré-reguladores Boost surgiram na literatura, destacando-se as células analisadas em [13] e [14]. A célula apresentada em [13] é aplicada a um conversor Boost *interleaved* operando no modo de condução crítica de corrente, com o intuito de se minimizar os efeitos de recuperação reversa do diodo Boost sobre o interruptor principal. Já a célula apresentada em [14] possui um indutor ressonante em série com o caminho da corrente transferida à carga, implicando em perdas adicionais neste elemento. Portanto, para a aplicação de técnicas de controle no modo de condução contínua, com minimização dos efeitos de recuperação reversa do diodo Boost sobre os interruptores ativos, a célula apresentada em [11] ainda representa uma escolha adequada. Neste contexto, desde a proposição da célula original [11], três diferentes versões foram sequencialmente propostas [15 e 16, 17 e 18, 19], cada uma delas mantendo as principais características de comutação suave nos elementos semicondutores empregados e trazendo melhorias adicionais a cada modificação, com a finalidade de elevar o rendimento da estrutura e permitir a redução dos esforços nos semicondutores. Desta forma, este artigo apresenta a seqüência de modificações incorporadas à célula ZCS-PWM original, provendo subsídios para uma comparação aprimorada entre as principais características das diferentes versões propostas, aplicadas a um retificador pré-regulador Boost de elevado fator de potência para sistemas de telecomunicações.

II. CÉLULA ORIGINAL DE COMUTAÇÃO ZCS-PWM

A figura 3 mostra a célula original de comutação ZCS-PWM [12], aplicada a um retificador Boost. Com base nesta figura, é possível notar que a célula de comutação proposta apresenta dois interruptores ativos bidirecionais em corrente (S_1 e S_2), dois diodos (D_1 e D_2), dois pequenos indutores ressonantes (L_{r1} e L_{r2}) e um capacitor ressonante (C_r).

As etapas de funcionamento para o circuito simplificado e as principais formas de onda teóricas associadas a este estágio retificador são mostradas na figura 4.

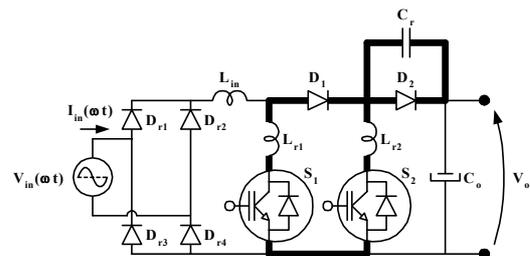


Figura 3 – Estágio retificador Boost, empregando a célula de comutação ZCS-PWM original [12].

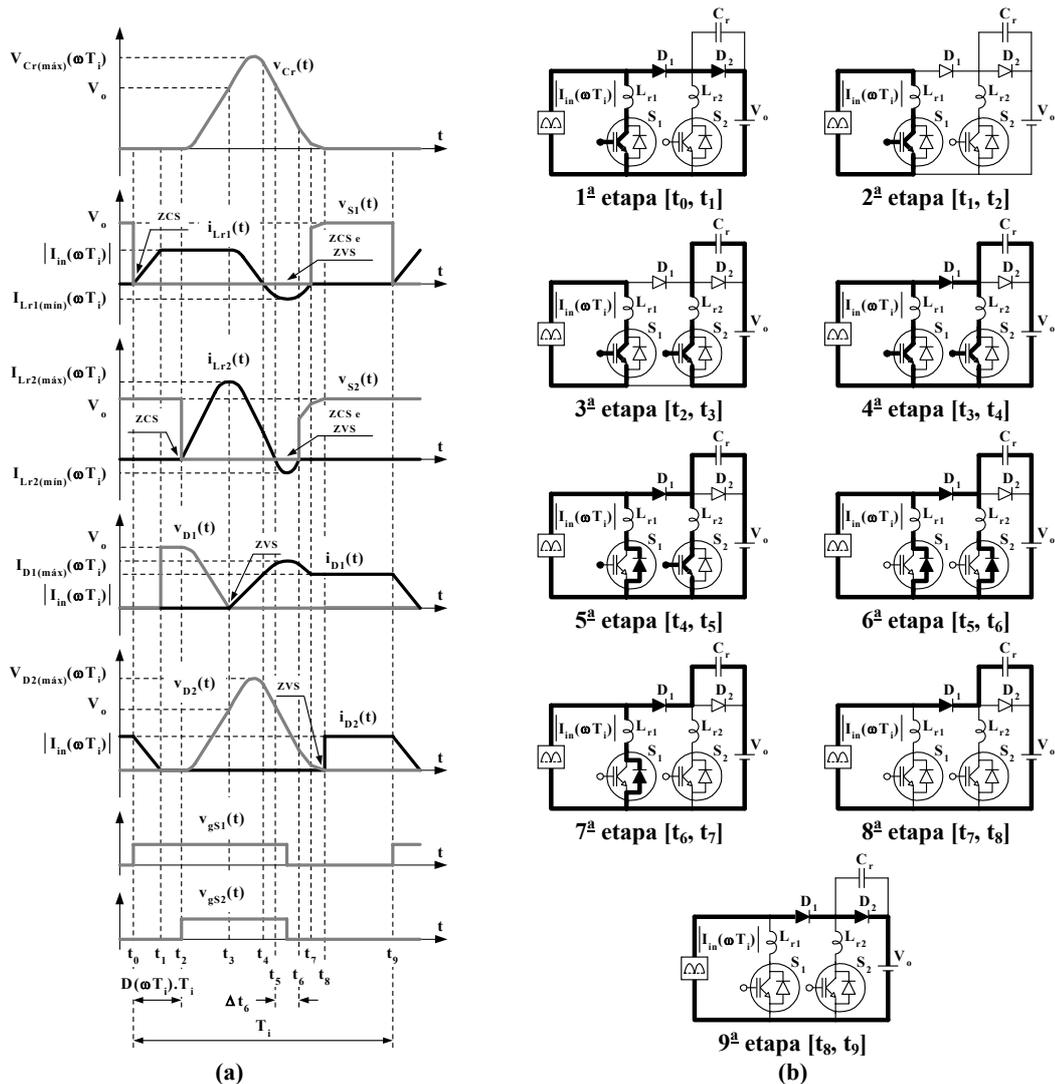


Figura 4 – (a) Principais formas de ondas idealizadas; e (b) Etapas de funcionamento do retificador Boost ZCS-PWM com elevado fator de potência [12], durante um período genérico de chaveamento (T_i).

De acordo com a figura 4, os interruptores S_1 e S_2 são comandados à condução de forma ZCS, em $t=t_0$ e $t=t_3$, respectivamente. Tal fato ocorre devido à presença dos indutores L_{r1} e L_{r2} , os quais limitam as derivadas das correntes em seus respectivos ramos. Adicionalmente, S_1 e S_2 são bloqueados, simultaneamente, durante o intervalo de tempo Δt_6 , de forma ZCS e ZVS. Com relação aos diodos D_1 e D_2 , nota-se que seus processos de entrada em condução ocorrem de forma ZVS e os efeitos de recuperação reversa sobre os interruptores ativos são minimizados.

Resultados experimentais apresentados em [12] mostram que a correção do fator de potência da estrutura pode ser realizada através da técnica de controle por valores médios instantâneos de corrente de entrada, mantendo-se as características das comutações suaves nos dispositivos semicondutores, durante todo um período da rede de alimentação em CA.

Apesar do bom desempenho verificado nesta topologia, a célula de comutação proposta apresenta duas características que podem ser apontadas como desvantagens. A primeira delas relaciona-se com o emprego da célula em outros conversores. Conforme [15], a aplicação da célula ZCS-PWM original nos conversores Buck-Boost, Sepic e Zeta

impossibilita a obtenção de isolamento “natural” através dos indutores de acumulação destas estruturas. A segunda desvantagem é verificada no próprio conversor Boost, onde é possível notar que os diodos D_1 e D_2 conduzem simultaneamente a corrente que flui da fonte de alimentação para a carga, durante a primeira e a nona etapas. Desta forma as perdas em condução associadas a estes componentes podem se tornar significativas, dependendo do valor da corrente processada através dos mesmos.

III. PRIMEIRA VARIAÇÃO TOPOLÓGICA DA CÉLULA DE COMUTAÇÃO ZCS-PWM

Em conformidade com [15], com o intuito de se eliminar a desvantagem referente à obtenção de isolamento “natural” das estruturas Buck-Boost, Sepic e Zeta, propõe-se então uma alteração na célula de comutação ZCS-PWM original, resultando na topologia apresentada na figura 5. Nesta estrutura, quando comparada à célula original, a seqüência das etapas de funcionamento não sofre alterações. No entanto, a ressonância ocorre sem que haja a necessidade de fluxo da corrente ressonante através do capacitor de filtro da tensão de saída, como mostra a figura 6.

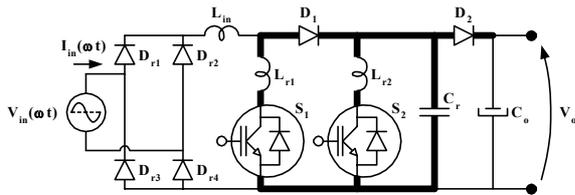


Figura 5 – Estágio retificador Boost, empregando a primeira variação da célula ZCS-PWM [15].

As formas de ondas desta versão do conversor são idênticas àquelas apresentadas para a célula original, à exceção da tensão sobre C_r , que passa a evoluir conforme a figura 7. Nota-se na figura 7 que a máxima tensão sobre o capacitor ressonante é menor do que aquela verificada para o mesmo elemento na célula original, apesar do valor pico-a-pico ter permanecido inalterado. Desta forma, pode-se afirmar que a variação proposta para a célula original pode propiciar a redução de custos associados ao elemento C_r , em função do menor nível de isolamento de tensão requerido. A exemplo da célula ZCS-PWM original, resultados experimentais para um protótipo implementado confirmam a correção do fator de potência e obtenção de elevado rendimento a partir da estrutura proposta, conforme [15-16]. Entretanto, em comparação com a célula ZCS-PWM original, a conexão série entre os diodos D_1 e D_2 durante a etapa de transferência de energia à carga é mantida, sendo esta a sua grande desvantagem. Entretanto, em [16] é apresentada a aplicação desta mesma célula em um retificador Zeta, a partir do qual é possível verificar que os diodos D_1 e D_2 não conduzem de forma simultânea a corrente de carga.

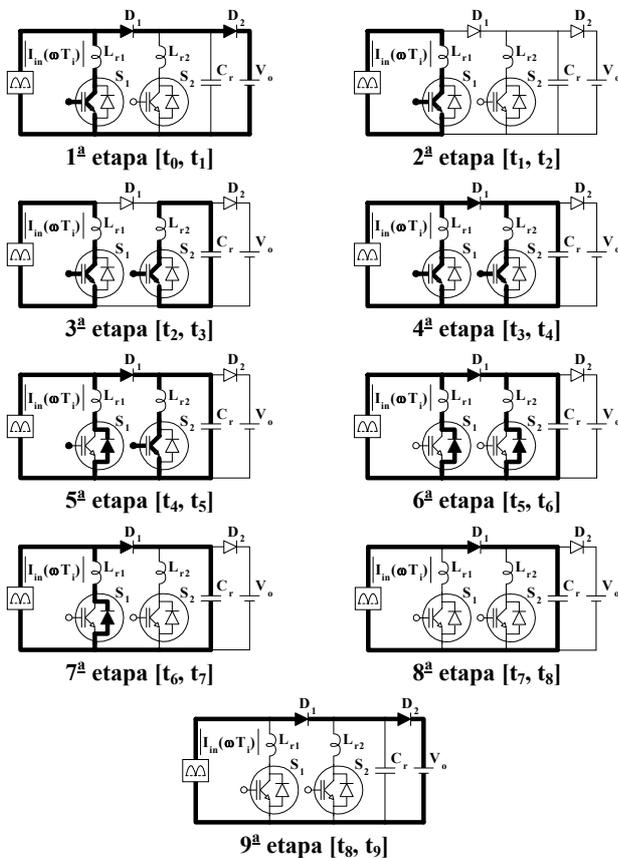


Figura 6 – Etapas de funcionamento do retificador Boost empregando a primeira variação da célula ZCS-PWM [15], durante um período genérico de chaveamento (T_i).

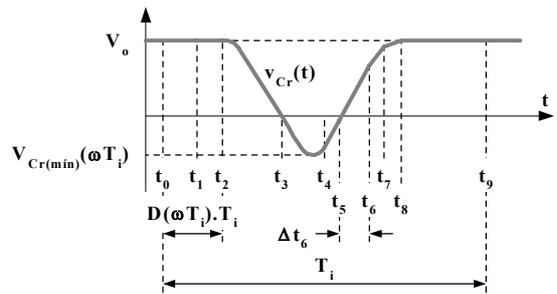


Figura 7 – Forma de onda idealizada da tensão sobre o capacitor ressonante da primeira variação da célula ZCS-PWM [15], durante um período genérico de chaveamento (T_i).

IV. SEGUNDA VARIAÇÃO TOPOLÓGICA DA CÉLULA DE COMUTAÇÃO ZCS-PWM

Em função da aplicação explorada em [16], uma segunda variação topológica para a célula original é proposta em [17]. Esta célula é empregada em um estágio retificador isolado Sepic ZCS-PWM de elevado fator de potência, aplicado a reatores eletrônicos para múltiplas lâmpadas fluorescentes [17], e em sua versão não isolada em [18]. Entretanto, tal célula de comutação exige a implementação de circuitos de acionamento (ataque de “gate”) isolados, implicando em maior complexidade e custo para o comando. Para solucionar tal problema, em [19] é proposta uma modificação na configuração da célula, na qual os interruptores ativos do estágio retificador apresentam referência comum. É fato que a célula apresentada em [19] pode ser diretamente aplicada para a implementação de um retificador Boost ZCS-PWM, tendo em vista as similaridades de funcionamento com o conversor Sepic ZCS-PWM proposto. A figura 8 apresenta o diagrama esquemático do novo retificador proposto.

As etapas de funcionamento do retificador Boost ZCS-PWM mostrado na figura 8 são apresentadas na figura 9.

A figura 10 mostra as formas de onda idealizadas das correntes e tensões nos diodos D_1 e D_2 . As formas de ondas restantes permanecem idênticas àquelas verificadas na primeira variação topológica da célula ZCS-PWM.

Comparando-se as etapas de funcionamento da figura 9 com as etapas do conversor Boost predecessor, mostradas na figura 6, é possível observar que existem diferenças apenas entre as etapas 1 e 9. Entretanto, vale lembrar que, em ambos os conversores, a transferência de energia à carga ocorre durante estas duas etapas, sendo que a etapa 9 é responsável pela maior parte desta transferência. Assim sendo, é fato que a eliminação da conexão série entre os diodos D_1 e D_2 na versão da célula mostrada na figura 8 representa então uma grande vantagem com relação à minimização das perdas em condução associadas a D_1 .

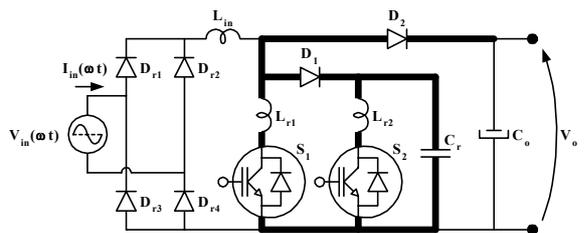


Figura 8 – Estágio retificador Boost, empregando a segunda variação da célula ZCS-PWM [19].

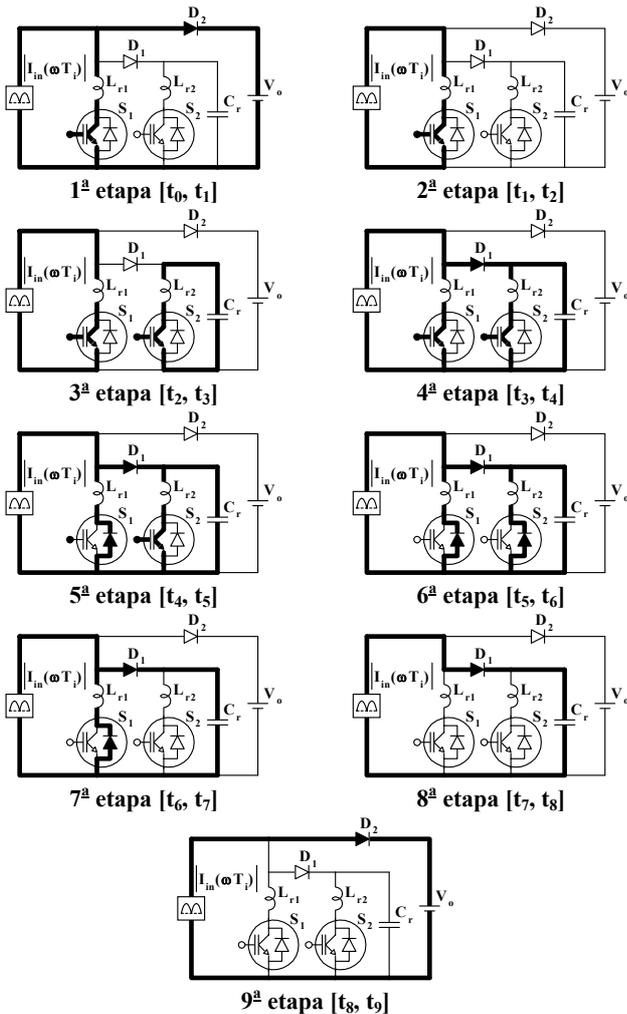


Figura 9 – Etapas de funcionamento do retificador Boost empregando a segunda variação da célula ZCS-PWM [19], durante um período genérico de chaveamento (T_i).

A Tabela I mostra, de forma resumida, uma comparação entre as principais características das células de comutação ZCS-PWM analisadas. De acordo com esta tabela, é fácil notar a evolução na configuração da célula proposta, possibilitando o isolamento “natural” dos conversores Buck-Boost, Sepic e Zeta, além da eliminação da conexão série dos diodos D_1 e D_2 .

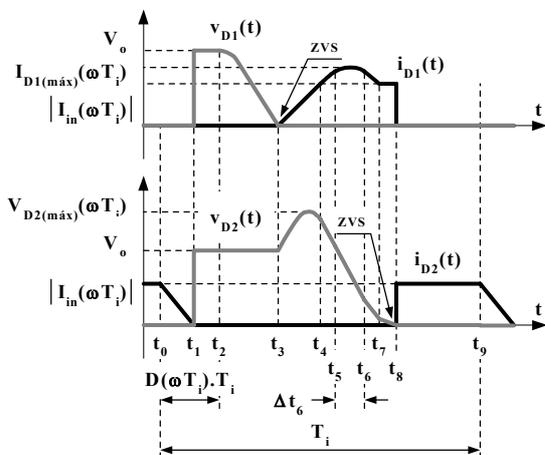
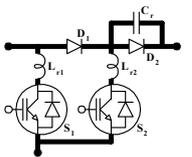
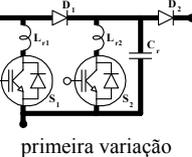
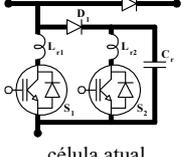


Figura 10 – Formas de ondas idealizadas das comutações dos diodos D_1 e D_2 da segunda variação da célula ZCS-PWM [19], durante um período genérico de chaveamento (T_i).

TABELA I
Principais Características das Células ZCS-PWM Analisadas

Característica	Fluxo da Corrente Ressonante Através da Carga	Possibilidade de Isolamento das Estruturas Buck-Boost, Sepic e Zeta	Conexão Série dos Diodos
Tipo de Célula			
 célula original	Sim	Não	Sim
 primeira variação	Não	Sim	Sim
 célula atual	Não	Sim	Não

III. EXEMPLO DE PROJETO E RESULTADOS EXPERIMENTAIS

Para demonstrar a validade da análise desenvolvida, um protótipo do retificador Boost apresentado na figura 8 é implementado, sendo que o circuito de comando para correção do fator de potência é baseado no controlador UC3854 [5], dedicado à técnica por valores médios instantâneos de corrente de entrada.

As principais equações de projeto deste retificador Boost são descritas a seguir. Com o intuito de se garantir a obtenção de comutação ZCS para os interruptores ativos S_1 e S_2 , conforme descrito anteriormente, é necessário que as restrições impostas pelas inequações (1) e (2) sejam conjuntamente satisfeitas.

$$\beta = \frac{L_{r2}}{L_{r1}} < 1 \quad (1)$$

$$\alpha_{\max} = \frac{I_{in(p)}}{V_o} \cdot \sqrt{\frac{L_{r2}}{C_r}} < \beta \quad (2)$$

sendo: $I_{in(p)}$ = valor de pico da corrente de entrada.

O atendimento das restrições (1) e (2) torna possível o emprego da técnica de controle por valores médios instantâneos de corrente de entrada mantendo-se as comutações suaves da célula ZCS-PWM durante o decorrer de todo um período de rede de CA.

A característica de saída do conversor Boost ZCS-PWM é obtida através de (3).

$$q = \frac{V_o}{V_{in(ef)}} = \frac{1}{1-F} \quad (3)$$

$$\text{sendo: } F = D_{(ef)} + \frac{f}{2\pi} \left[A_0 - \frac{1}{\alpha_{(ef)}} \cdot (A_1 + A_2) + A_3 - \frac{\alpha_{(ef)}}{2\beta} \right] \quad (4)$$

$D_{(ef)}$ = razão cíclica de controle para valores eficazes de tensão de alimentação

$$f = \frac{2\pi f_B}{\omega_2} = 2\pi f_B \sqrt{L_{r2} \cdot C_r} \quad (5)$$

$$A_0 = \frac{1}{\alpha_{(ef)}} + \frac{\pi}{2} + \frac{2\pi}{\sqrt{1+\beta}} \quad (6)$$

$$A_1 = \sqrt{\beta} \cdot \left(\sqrt{\beta - \alpha_{(ef)}^2} - \alpha_{(ef)} \sqrt{\frac{1-\beta}{\beta}} \right) \quad (7)$$

$$A_2 = \sqrt{1-\beta} \sqrt{1 - \frac{(A_1)^2}{\beta}} \quad (8)$$

$$A_3 = \frac{\sqrt{\beta}}{\beta} \arcsen\left(\frac{\sqrt{\beta}}{\beta} \cdot A_1\right) - \frac{\sqrt{1+\beta}}{1+\beta} \arccos(-\beta) \quad (9)$$

Recomenda-se que valores para β e f sejam adotados de tal forma que proporcionem a obtenção de reduzida influência da ressonância sobre a regulação da tensão de saída, além de evitar a ocorrência dos problemas relacionados a elevadas frequências de ressonância, resultando em perdas mais acentuadas nos elementos magnéticos e problemas de interferência eletromagnética.

A. Exemplo de Projeto do Novo Retificador Boost ZCS-PWM com Elevado Fator de Potência

O projeto do novo retificador Boost ZCS-PWM é desenvolvido a partir dos dados de entrada e saída definidos na Tabela II

A obtenção dos valores dos elementos ressonantes é realizada com base na adoção dos seguintes parâmetros:

$$\beta=0,625; f=0,147 \text{ e } \alpha_{\max}=0,51.$$

Utilizando-se os valores acima adotados e com o uso das equações (1) a (9), são então determinados:

$$C_r=22\text{nF}; L_{r1}=16\mu\text{H} \text{ e } L_{r2}=10\mu\text{H}.$$

O filtro de entrada (L_{in}) é projetado para que o ripple da corrente de entrada fique limitado a 10% de seu valor nominal de pico. Quanto ao filtro de saída (C_o), seu valor é determinado para que a tensão de saída do conversor apresente um ripple inferior a 2% de seu valor médio nominal. Assim sendo, são especificados:

$$L_{in}=3\text{mH} \text{ e } C_o=680\mu\text{F}.$$

O projeto dos parâmetros externos do controlador UC3854 é realizado de acordo com [5]. A lógica de acionamento dos interruptores S_1 e S_2 é composta a partir do diagrama de blocos da figura 11.

B. Resultados Experimentais

Resultados experimentais obtidos para um protótipo do retificador Boost da figura 8 são apresentados na seqüência. Para a implementação do protótipo, os dispositivos semicondutores foram especificados conforme a Tabela III.

As formas de ondas da corrente de entrada e da tensão de alimentação do retificador, para condições nominais de operação, são mostradas na figura 12.a. A figura 12.b mostra

TABELA II

Dados de Entrada e Saída do Retificador Boost ZCS-PWM

Tensão eficaz de alimentação ($V_{in(ef)}$)	220V \pm 15%
Frequência de oscilação da rede de alimentação em CA (f_{CA})	60Hz
Frequência de chaveamento do retificador Boost (f_B)	50kHz
Valor médio da tensão de saída CC do retificador (V_o)	400V
Potência nominal de saída (P_o)	1200W
Mínimo rendimento adotado ($\eta\%$)	95%

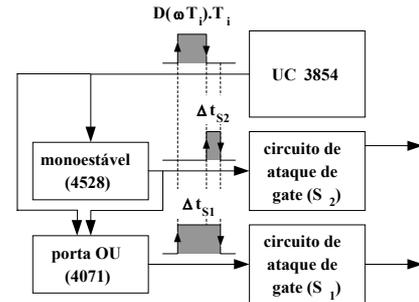
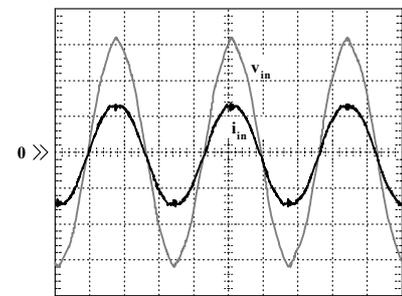


Figura 11 – Diagrama de blocos da lógica de acionamento dos interruptores S_1 e S_2 .

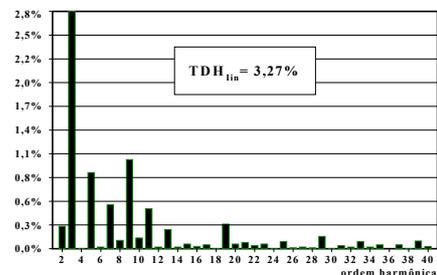
TABELA III

Dispositivos Semicondutores empregados no Protótipo

Ponte Retificadora	D_{r1}, D_{r2}	SKR25/06
	D_{r3}, D_{r4}	SKN25/06
Interruptor Principal	S_1	IRG4PH50UD
Interruptor Auxiliar	S_2	IRG4PC50UD
Diodo de Equalização	D_1	MUR8100E
Diodo Boost	D_2	MUR8100E



i_{in} : 5A/div; 5ms/div
 v_{in} : 100V/div; 5ms/div
(a)



(b)

Figura 12 – (a) Tensão de alimentação e corrente de entrada, e (b) espectro de frequências de I_{in} , para carga nominal.

o espectro de frequências para a corrente de entrada, sendo que sua TDH é igual a 3,27% e o fator de potência da estrutura nesta condição é de aproximadamente 0,986, para uma TDH da tensão de alimentação medida de 2,10%.

A Figura 13 mostra os detalhes das comutações dos semicondutores empregados no retificador Boost ZCS-PWM.

Os resultados mostrados na figura 13 foram obtidos para as situações em que o valor instantâneo da tensão de alimentação é próximo de zero ($V_{in}(\omega t) \approx 0$) e próximo ao valor de pico ($V_{in}(\omega t) \approx V_{in(p)}$), para a operação nominal.

De acordo com a figura 13, nota-se que os interruptores S_1 e S_2 entram em condução de forma ZCS e são bloqueados de forma ZCS e ZVS, sendo que tais comutações são preservadas durante o decorrer de todo um período de rede em CA, conforme esperado.

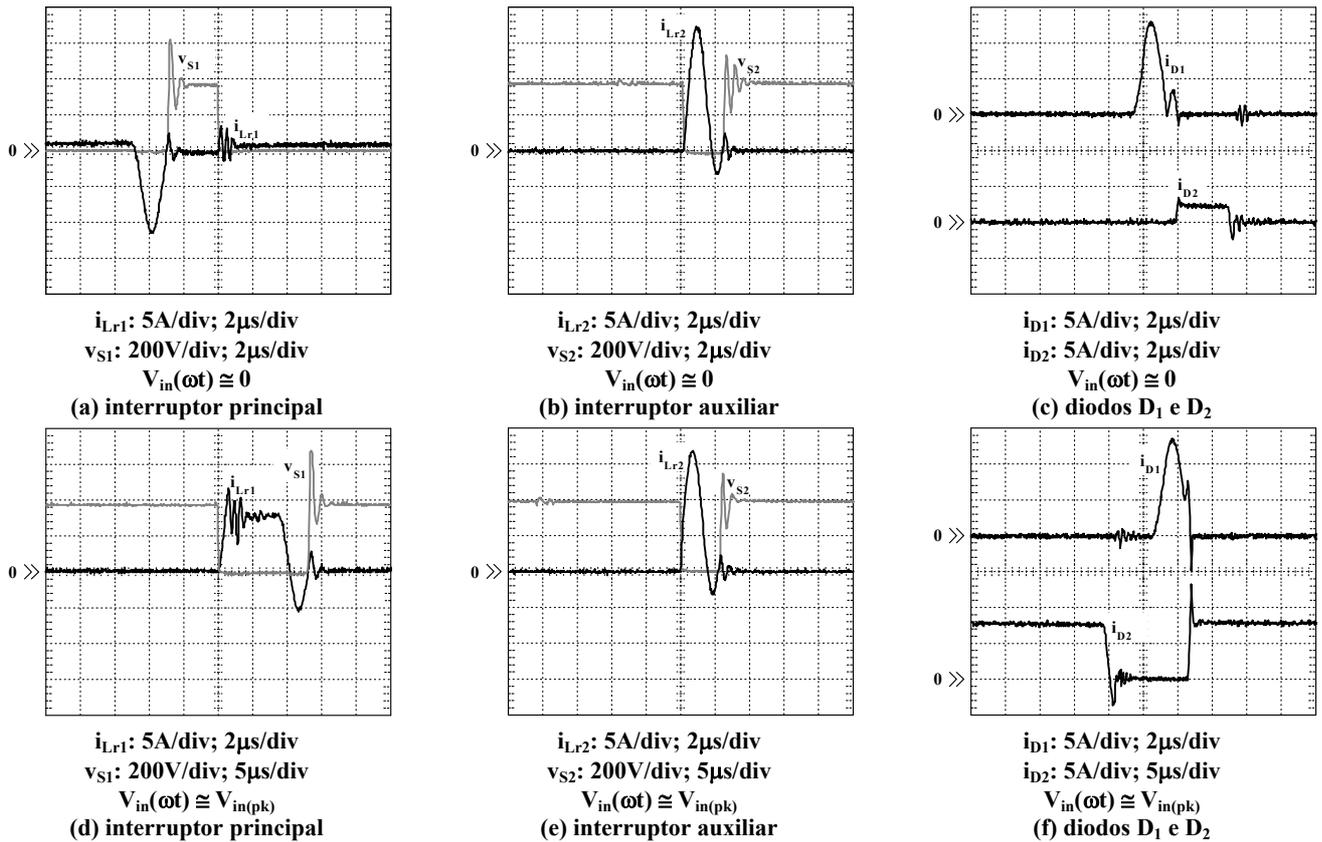


Figura 13 – Formas de ondas de tensão e corrente através dos dispositivos semicondutores, para operação em condições nominais.

Ainda na figura 13, observa-se que os diodos D_1 e D_2 não apresentam condução simultânea de corrente, caracterizando a redução das perdas em condução associadas a D_1 , em relação às outras versões da célula de comutação ZCS-PWM.

Em função de todos estes fatos, o rendimento da estrutura deve resultar bastante elevado.

A figura 14 mostra uma comparação entre valores de rendimentos medidos para protótipos de pré-reguladores Boost empregando três diferentes células de comutação, a saber: célula “hard” (Fig. 2), primeira variação da célula ZCS-PWM [15] e versão atual da célula ZCS-PWM [19]. Todos os protótipos foram implementados de acordo com os dados das Tabelas II e III e os instrumentos utilizados para a obtenção das medidas foram voltímetros e amperímetros Yokogawa, classe 0,5%.

Com base nos resultados da figura 14, é possível notar a elevação no rendimento do pré-regulador Boost, em função da utilização da célula ZCS-PWM sem a conexão série entre os diodos D_1 e D_2 . Tendo em vista que a energia destinada à ressonância é constante nas células ZCS-PWM analisadas,

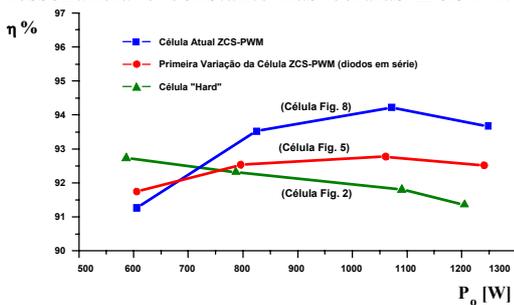


Figura 14 – Comparação entre valores de rendimento medidos.

o rendimento dos pré-reguladores que empregam tais células tende a diminuir, conforme a carga conectada à saída também diminui, diferentemente do pré-regulador com célula “hard”, onde a redução dos esforços de corrente e a conseqüente redução das perdas em condução levam a um aumento do rendimento, quando do processamento de menores cargas.

V. CONCLUSÕES

Este artigo apresentou um resumo sobre a evolução de uma célula de comutação ZCS-PWM aplicada a estágios retificadores Boost de elevado fator de potência.

As principais características de cada uma das células são apresentadas e discutidas, provendo informações suficientes para uma comparação detalhada entre as estruturas propostas.

A célula ZCS-PWM original apresenta como limitação o fato de não permitir o isolamento das estruturas Buck-Boost, Sepic e Zeta através de seus indutores de acumulação, além de possuir uma etapa de funcionamento em que a corrente da fonte de alimentação flui para a carga através de dois diodos conectados em série. A proposição das versões subsequentes da célula ZCS-PWM possibilitou, gradativamente, a eliminação das desvantagens apontadas na célula original, mantendo-se todas as características de comutações não-dissipativas nos dispositivos semicondutores utilizados.

Um protótipo do retificador Boost empregando a última versão da célula ZCS-PWM foi implementado para a verificação da análise desenvolvida. A partir dos resultados obtidos, conclui-se que a estrutura proposta opera conforme esperado, propiciando comutações suaves em todos os

dispositivos semicondutores, além da eliminação da conexão série dos diodos D_1 e D_2 .

A técnica de controle por valores médios de corrente de entrada é empregada com sucesso no estágio retificador Boost ZCS-PWM projetado, fornecendo reduzida TDH e defasagem angular desprezível na corrente de entrada, em relação à tensão de alimentação em CA, resultando em fator de potência praticamente unitário.

A respeito do rendimento da estrutura, o resultado obtido para carga nominal, considerando-se os semicondutores empregados e a instrumentação utilizada para análise, mostrou-se elevado.

Por fim, a obtenção de elevado rendimento e fator de potência praticamente unitário denota o excelente aproveitamento da energia drenada da rede de alimentação em CA, em função do emprego da estrutura proposta.

AGRADECIMENTOS

Os autores agradecem à FAPESP pelo apoio concedido ao desenvolvimento deste trabalho.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] M. J. Korcher e R. L. Steigerwald, "An AC-to-DC Converter with High Quality Input Waveforms", Anais do IEEE PESC, 1982, pp. 63-75.
- [2] M. F. Schlecht e B. A. Miwa, "Active Power Factor Correction for Switching Power Supplies", IEEE Transactions on Power Electronics, Outubro, 1987, pp. 273-281.
- [3] K. Sen e A. E. Emanuel, "Unity Power Factor Single Phase Power Conditioning", Anais do IEEE PESC, 1987, pp. 516-524.
- [4] R. Erickson, M. Madigan e S. Singer, "Design of a Simple High-Power-Factor Rectifier based on the Flyback Converter", Anais do IEEE APEC, 1990, pp. 792-801.
- [5] C. S. E. Silva, "Power Factor Correction with the UC3854", Application Note U125, Unitrode Corporation, 1990, pp 287-296.
- [6] C. A. Canesin e I. Barbi, "A Unity Power-Factor-Multiple isolated Outputs Switching Mode Power Supply using a Single Switch", Anais do IEEE APEC, 1991, pp. 430-436.
- [7] S. A. O. da Silva e I. Barbi, "Sinusoidal Line Current Rectification at Unity Power Factor with Boost Quasi Resonant Converter", Anais do IEEE APEC, 1990, pp. 553-562.
- [8] R. Streit e D. Tollik, "High Efficiency Telecom Rectifier using a Novel Soft-Switched Boost-Based Input Current Shaper", Anais do IEEE INTELEC, 1991, pp. 720-726.
- [9] G. Hua, C. S. Leu e F. C. Lee, "Novel Zero-Voltage-Transition PWM Converters", Anais do IEEE PESC, 1992, pp. 55-61.
- [10] K. Wang, G. Hua, e F. C. Lee, "Analysis, Design and Experimental Results of ZCS-PWM Boost Converters", Anais do IEEE IPEC, 1995, pp. 1197-1202.
- [11] C. A. Canesin e I. Barbi, "Comparison of Experimental Losses among Six Different Topologies for a 1.6kW Boost Converter, using IGBTs", Anais do IEEE PESC, 1995, pp. 1265-1271.
- [12] C. A. Canesin e I. Barbi, "Um Novo Pré-Regulador com Elevado Fator de potência e Comutação ZCS-PWM para Fontes de Alimentação de Sistemas de Telecomunicações", Anais do COBEP, Belo Horizonte (MG), 1997, pp. 153-158.
- [13] C. M. O. Stein, J. R. Pinheiro, H. L. Hey, "Application of the ZCS-Auxiliary Commutation Circuits in Interleaved Boost Converters operating in Critical Conduction Mode", Anais do IEEE APEC, 2000, CD-ROM
- [14] H. Choi e B. H. Cho, "Zero-Current-Switching (ZCS) Power Factor Pre-regulator (PFP) with Reduced Conduction Losses" Anais do IEEE APEC, 2002, CD-ROM
- [15] F. T. Wakabayashi e C. A. Canesin, "A New Family of Zero-Current-Switching PWM Converters and a Novel HPF-ZCS-PWM Boost Rectifier", Anais do IEEE APEC, 1999, pp. 605-611.
- [16] F. T. Wakabayashi, M. J. Bonato e C. A. Canesin, "Novel High-Power-Factor ZCS-PWM Preregulators", IEEE Transactions on Industrial Electronics, vol. 48, nº 2, 2001, pp. 322-333.
- [17] F. T. Wakabayashi e C. A. Canesin, "Novel High-Power-Factor Isolated Electronic Ballast for Multiple Tubular Fluorescent Lamps", Anais do IEEE IAS Annual Meeting, 2001, CD-ROM.
- [18] F. T. Wakabayashi e C. A. Canesin, "Novo Reator Eletrônico com Elevado Fator de Potência para Múltiplas Lâmpadas Fluorescentes Tubulares", Revista Eletrônica de Potência, vol. 6, nº 1, 2001, pp. 16-24.
- [19] F. T. Wakabayashi e C. A. Canesin, "A High Efficiency HPF-ZCS-PWM Sepic for Electronic Ballast with Multiple Tubular Fluorescent Lamps", Anais do IEEE APEC, 2002, pp. 924- 930.

DADOS BIOGRÁFICOS

Fabio Toshiaki Wakabayashi, nascido em Jales (SP), em Julho de 1974, é engenheiro eletricitista (1996) e mestre em Engenharia Elétrica (1998), formado na Universidade Estadual Paulista – Faculdade de Engenharia de Ilha Solteira (UNESP-FEIS, Ilha Solteira (SP)), onde atualmente desenvolve o doutorado em Eletrônica de Potência. Suas áreas de interesse abrangem técnicas de comutação não-dissipativa, fontes de alimentação chaveadas, qualidade de energia elétrica e reatores eletrônicos para iluminação.

Carlos Alberto Canesin, nascido em Lavínia (SP), em 1961, é engenheiro eletricitista (1984) pela Universidade Estadual Paulista – Faculdade de Engenharia de Ilha Solteira (UNESP-FEIS, Ilha Solteira (SP)), mestre (1990) e doutor (1996) em Engenharia Elétrica pela Universidade Federal de Santa Catarina – Instituto de Eletrônica de Potência (UFSC-INEP), Florianópolis (SC). Atualmente é professor adjunto efetivo do Departamento de Engenharia Elétrica (DEE) da UNESP-FEIS. Suas áreas de interesse incluem técnicas de comutação não-dissipativa, conversores CC/CC, fontes de alimentação chaveadas, reatores para iluminação e técnicas de correção do fator de potência.