# SISTEMA DE ACIONAMENTO DE MÁQUINAS COM ESTRATÉGIAS DE CONTROLE TOLERANTE A FALTAS

R.L.A. Ribeiro<sup>1,2</sup>, C.B. Jacobina<sup>1</sup>, E.R.C. da Silva<sup>1</sup> e A.M.N. Lima<sup>1</sup> <sup>1</sup>Dep. de Eng. Elétrica - CCT - UFCG - Caixa Postal 10.105 58109-970 Campina Grande, PB - Brasil Fone: 83 310-1061/1146, Fax: 83 310-1418/1015 <sup>2</sup> Dep. de Eng. Elétrica - CT - UFRN email: {rlucio,jacobina,edison,amnlima}@dee.ufcg.edu.br

Resumo: Este trabalho apresenta a integração completa dos procedimentos de detecção, isolação e compensação de faltas, na composição de dois sistemas de acionamento de máquinas com estratégias de controle tolerante a faltas. Essas estratégias podem compensar as faltas de circuito-aberto e de curto-circuito ocorridas nas chaves de potência do inversor de tensão. A compensação da condição de falta é obtida através da reconfiguração do circuito do inversor, utilizando-se chaves auxiliares e fusíveis semicondutores rápidos. Esses dispositivos são utilizados para definição do circuito do inversor na condição de pós-falta. A utilização desses procedimentos permite a continuidade de operação do inversor após a isolação da chave com defeito do inversor de tensão. As estratégias de tolerância a faltas foram validadas através de resultados experimentais.

*Palavras-Chave* – Sistemas de Acionamento, Máquinas Elétricas, Estratégias de Controle Tolerante a Faltas.

## FAULT TOLERANT MOTOR DRIVE SYSTEMS

Abstract: This paper shows how to integrate fault detection, fault identification and fault compensation into two different types of high performance induction motor drive systems. These proposed strategies can compensate the open circuit and short circuit failures occurring in the converter power devices. The fault compensation is achieved by reconfiguring the power converter topology by using isolating and connecting devices. These devices are used to redefine the post-fault converter topology. This allows for continuous free operation of the drive after isolation of the faulty power switches in the converter. Experimental results demonstrate the validity of the proposed fault tolerant strategy.

Keywords – Motor Drive Systems, Fault Tolerant Strategies.

## I. INTRODUÇÃO

As máquinas assíncronas utilizadas nos sistemas de acionamento de máquinas são normalmente alimentadas por inversores de tensão. Esses equipamentos são suscetíveis a diferentes tipos de faltas que podem ocorrer nas etapas de retificação, inversão, ou no módulo de controle. Quando uma dessas faltas ocorre, a operação do sistema é interrompida para adoção de procedimentos de manutenção. O custo dessas paradas pode ser alto, o que justifica, o uso de estratégias de controle com procedimentos de tolerância a faltas. Nos últimos anos, vários artigos têm sido publicados focalizando sistemas de acionamento de máquinas com estratégias de controle tolerantes a faltas. Esses artigos têm investigado:

- O efeito das faltas ocorridas nos inversores de potência e nas máquinas elétricas [1];
- Métodos para o diagnóstico de faltas [2,3,4,5,6,7,8]; e
- Técnicas de compensação [9,3,10,11,12,13].

Esses artigos tratam desses aspectos sem, no entanto, discutir a integração destas técnicas na composição de um sistema de acionamento de máquinas com propriedades de tolerância a faltas. Diferentemente dos artigos publicados, este trabalho investiga duas estratégias de tolerância a faltas para duas configurações de inversores de tensão utilizados em sistemas de acionamento de máquinas. A primeira configuração é composta por um inversor trifásico com quatro braços e oito chaves, sendo o quarto braço utilizado como braço redundante. A segunda é composta por um inversor trifásico convencional e foi introduzida inicialmente em [12], com o objetivo de isolar o braço em falta. Diferentemente desta solução, a estratégia proposta nesse trabalho, apresenta a completa integração das técnicas de detecção, isolação e compensação de faltas na composição de um sistema de acionamento de máquinas tolerante a faltas. Estas estratégias são ativadas imediatamente após o diagnóstico da ocorrência de uma falta em uma das chaves do conversor. A operação do sistema na condição de pósfalta é mantida através da reconfiguração do circuito do inversor, sem a necessidade de interrupção em seu funcionamento. Este procedimento permite a continuidade de funcionamento do equipamento mesmo com a completa perda de um dos braços do inversor.

## II. DESCRIÇÃO DO SISTEMA

Nas Figuras 1.a e 1.c, apresentam-se as duas configurações dos sistemas de acionamento propostos, na condição de operação normal. A primeira configuração do inversor possui quatro braços compostos pelas chaves de potência  $q_1\bar{q}_1$ ,  $q_2\bar{q}_2$ ,  $q_3\bar{q}_3$  e  $q_4\bar{q}_4$ . O quarto braço do inversor, composto pelas chaves  $q_4\bar{q}_4$ , é o braço redundante. A segunda configuração possui três braços compostos pelas

Artigo Submetido em 10/03/2003. Primeira Revisão em 04/05/2003. Segunda Revisão em 03/07/2003. Aceito sob recomendação do Editor Geral Prof. Carlos Alberto Canesin.

chaves  $q_1\overline{q}_1$ ,  $q_2\overline{q}_2$  e  $q_3\overline{q}_3$ . Em ambas configurações, existem dois dispositivos de isolação (fusíveis semicondutores rápidos  $F_j\overline{F}_j$ , j=1,2,3) em cada braço do inversor e três dispositivos de conexão  $t_{rj}$  (SCRs conectados em antiparalelo), aqui representados por triacs. Esses dispositivos são utilizados para modificar o circuito do inversor após a isolação de uma falta.

#### A. Detecção e Identificação da Condição de Falta

O efeito de uma falta de circuito-aberto ou de curtocircuito, verificada em uma ou duas chaves de potência do mesmo braço do inversor pode ser representado por um erro nas suas tensões de pólo [8]. Considere-se  $\Delta v_{j0}$  como sendo um desvio na tensão de pólo  $v_{j0}$ , devido a ocorrência de uma falta na chave  $q_j(\bar{q}_j)$ . Assim sendo, a tensão de pós-falta do referido pólo pode ser dada como:

$$v'_{i0} = v_{i0} \pm \Delta v_{i0} \tag{1}$$

A detecção da ocorrência da falta pode ser determinada a partir da análise do erro de tensão verificado comparando-se  $v_{j0}$  com sua respectiva referência  $v_{j0}^*$ . Este erro pode ser dado por:

$$e_{j0} = v_{j0}^* - v_{j0} = \pm \Delta v_{j0} + \varepsilon_d \tag{2}$$

em que o erro  $\varepsilon_d$  é o erro de discretização introduzido pela técnica de modulação, que pode ser minimizado com o aumento da freqüência de chaveamento do inversor. Com esse procedimento, o erro de tensão  $e_{j0}$  pode ser aproximado por  $e_{j0} = \pm \Delta v_{j0}$ . A análise deste erro é utilizada para identificar a chave (ou as chaves) do inversor em que a falta ocorreu.

Na Tabela I é apresentada a propagação do desvio de tensão  $\Delta v_{j0}$  nos erros  $e_{j0}$ . Esse erro é decorrente da perda da chave  $q_j(\bar{q}_j)$  podendo ser positivo ou negativo e ocorre em diferentes intervalos de tempo. Com essa tabela é possível implementar um algoritmo para detecção e identificação da chave com defeito. A tabela pode ser utilizada ainda, para detecção e identificação de faltas simultâneas em duas chaves do mesmo braço. Para tanto basta considerar que o erro de tensão  $e_{j0} = |\Delta v_{j0}|$ .

Erros de tensão relativo a faltas ocorridas na chave q<sub>i</sub>.

Falta	<i>e</i> <sub>10</sub>	e <sub>20</sub>	e <sub>30</sub>
$q_1$	$\Delta v_{10}$	0	0
$q_2$	0	$\Delta v_{20}$	0
$q_3$	0	0	$\Delta v_{30}$
$\overline{q}_1$	$-\Delta v_{10}$	0	0
$\overline{q}_2$	0	$-\Delta v_{20}$	0
$\overline{q}_3$	0	0	$-\Delta v_{30}$



Fig. 1 Configurações básicas dos inversores de tensão utilizados: circuitos (a) e (c) são os circuitos para operação normal; circuitos (b) e (d) são os respectivos na condição de pós falta.

Na Figura 2 apresenta-se os diagrama de blocos do sistema de diagnose. Esta figura mostra uma solução genérica obtida a partir da análise dos erros de tensão apresentados na Tabela I. A detecção e identificação da condição de falta pode ser obtida a partir da execução dos seguintes passos:

- 1. Medição das tensões  $v_{j0}$ ;
- 2. Cálculo dos erros de tensão  $e_{j0}$  a partir da comparação das medições realizadas no passo 1 com suas respectivas referências;
- Determinação de quando esses erros correspondem ou não a condição de falta. Isto é implementado pelo detector de histerese apresentado na Figura 2;
- 4. Identificação das chaves com defeito e consequentemente o braço que deve ser isolado, a partir da utilização da Tabela I. Uma palavra digital  $f_w$  gerada nesse passo é utilizada nos módulos de reconfiguração e compensação.

#### B. Estratégia de Isolação

Em ambas configurações, o procedimento de isolação, para uma falta de circuito aberto, consiste da simples remoção dos sinais de comando das chaves  $q_j \bar{q}_j$ , identificadas pela palavra digital  $f_w$  pelo etapa de detecção e identificação. No caso do curto-circuito um esquema possível de isolação para o sistema da Figura 1.a é apresentado na Figura 3.a [10]. Neste esquema, a isolação do pólo do inversor é obtida pelo disparo dos SCRs  $s_j \bar{s}_j$ , o que provoca a queima dos fusíveis  $F_j \bar{F}_j$ . Os capacitores  $C_j \bar{C}_j$ auxiliam no desligamento dos SCRs, após a isolação da falta. Uma alternativa para este esquema de isolação é apresentada na Figura 3.b. Neste esquema, o disparo da chave complementar, a que ocorreu o curto-circuito, provoca a queima dos fusíveis  $F_j \bar{F}_j$  isolando o braço em falta.



Fig. 2. Diagrama de blocos do sistema de diagnose.



Fig. 3 - Circuitos básicos utilizados no esquema de isolação.

TABELA II Fusíveis e chaves de potência.

Dispositivos	IGBT	Fusíveis			
Tensão Máxima	$600 V_{AC}$	$600 V_{RMS}$			
Corrente Máxima	$50 A (T_{case} = 25^{\circ} C)$	50 A (RMS)			
$I^2 t$	$3800 A^2 s$	$639 A^2 s$			

O único requisito exigido para o correto funcionamento do esquema proposto, é que a integral do quadrado da corrente  $\int i^2 t$  (normalmente representada por  $i^2 t$ ) dos fusíveis deve

ser menor que o valor de máximo das chaves de potência. Uma possível seleção dos fusíveis e das chaves de potência é apresentada na Tabela II.

#### C. Reconfiguração da Topologia do Inversor

As Figuras 1.b e 1.d correspondem as versões de pós-falta das Figuras 1.a e 1.c, para a ocorrência de uma falta na chave  $q_j$  ou  $\overline{q}_j$ . No caso da ocorrência de uma falta de circuito aberto, após a isolação da condição de falta, o triac correspondente  $t_{rj}$  é disparado conectando o ponto  $K_j$  ao ponto 0'.

#### III. CONTROLE PWM DO INVERSOR

Antes da ocorrência de uma falta no conversor, as larguras de pulso relativos aos sinais de comando das chaves  $q_1$ ,  $q_2$  e  $q_3$  são definidas em termos das tensões de referência  $v_{j}^*$ , (j=1,2,3), que pode ser dado por:

$$\tau_j = \frac{T}{2} + \frac{T}{E} v_j^{**} \tag{3}$$

em que:

$$v_{j}^{*'} = v_{j}^{*} + v_{h}$$
 (4)

e  $v_h$  é a componente de tensão de seqüência nula determinada como definido em [14,15].

Este tipo de modulação é uma abordagem escalar e  $v_h$  pode ser escolhida para otimizar a utilização do barramento *CC*, assim como o conteúdo harmônico das tensões sintetizadas pelo inversor.

Se o sistema de acionamento for construído com base na configuração da Figura 1.a, o circuito de pós-falta do inversor permanece o mesmo, como mostrado na Figura 1.b. Neste caso, o braço com defeito é substituído pelo braço redundante, ou seja,  $\tau_4 = \tau_i$ .

Se o sistema de acionamento emprega a segunda configuração (Figura 1.c), a topologia do inversor na condição de pós-falta é reduzida àquela de um inversor trifásico a quatro chaves (Figura 1.d). Nesta condição de operação, uma das fases da máquina é conectada ao ponto central do barramento CC. Para permitir a continuidade de funcionamento, a técnica de modulação deve ser modificada para se adequar ao circuito de pós-falta do inversor. Por exemplo, admita-se a ocorrência de uma falta na chave  $q_1$ . Neste caso, o braço 1 do inversor ( $q_1\overline{q_1}$ ) é isolado e o triac  $t_{r_1}$  é disparado, resultando em  $v_1^{*} = 0$ . Assim, para preservar o funcionamento do sistema nesta condição de operação, as tensões de referência devem ser redefinidas como:

$$v_{s2}^{*'} = v_{s2}^{*} - v_{s1}^{*}$$
(5)

$$v_{s3}^{*'} = v_{s3}^{*} - v_{s1}^{*} \tag{6}$$



Fig. 4. Diagrama de blocos da estratégia de reconfiguração e compensação da Figura 1.a.



Fig. 5. Diagrama de blocos da estratégia de reconfiguração e compensação da Figura 1.c.

Para o caso em que o braço 2 do inversor  $q_2 \overline{q}_2$  é isolado, as tensões de referências são dadas por:

$$v_{s1}^{*'} = v_{s1}^{*} - v_{s2}^{*} \tag{7}$$

$$v_{s3}^{*'} = v_{s3}^{*} - v_{s2}^{*}$$
(8)

Similarmente, quando o braço 3 do inversor  $q_3\overline{q}_3$  é isolado, as tensões de referências são:

$$v_{s1}^{*'} = v_{s1}^{*} - v_{s3}^{*} \tag{9}$$

$$v_{s2}^{*'} = v_{s2}^{*} - v_{s3}^{*} \tag{10}$$

A definição das larguras de pulso determinadas, pelas tensões de referência modificadas (5)-(6), (7)-(8) e (9)-(10), podem ser calculadas utilizando-se a mesma técnica de modulação PWM dada por (3).

## IV. ESTRATÉGIA DE COMPENSAÇÃO PARA A CONDIÇÃO DE PÓS-FALTA

A compensação da condição de pós-falta é efetivada através da execução dos seguintes passos:

1. Remoção do comando da chave complementar  $\overline{q}_j$  identificada pela palavra digital  $f_w$  gerada pelo

módulo de diagnose;

- 2. Disparo do triac  $t_{rj}$  do braço em falta, conectando o ponto  $K_j$  ao ponto 0'; e
- Cálculo das larguras de pulso das chaves remanescentes no circuito de pós-falta do inversor.

A execução desses procedimentos deve ser realizada imediatamente para evitar a ocorrência de faltas secundarias.

Os diagramas de blocos das estratégias de reconfiguração e compensação propostas para ambos os esquemas são apresentados nas Figuras 4 e 5. No diagrama da Figura 4, o bloco *ITSCR* corresponde ao circuito do inversor cujo braço em falta foi substituído pelo redundante. Na Figura 5, o bloco *ITQC* refere-se ao inversor trifásico, composto pelos dois braços remanescentes após a isolação do braço em falta.

## V. ESTUDO COMPARATIVO DAS ESTRATÉGIAS DE COMPENSAÇÃO PROPOSTAS

A comparação das duas estratégias de compensação propostas pode ser resumida nas Tabelas III e IV. Na Tabela III, apresenta-se os valores máximos de tensão e de corrente para as configurações da Figura 1.a e da Figura 1.c, nas mesmas condições de operação. Nesta tabela são fornecidas a tensão do barramento CC (*E*) e as amplitudes da componente fundamental da tensão de fase (*V<sub>m</sub>*), da corrente de fase (*I<sub>m</sub>*), e da corrente CA dos capacitores do barramento CC (*I<sub>ac</sub>*). *E*, *V<sub>m</sub>*, *I<sub>m</sub>* e *I<sub>ac</sub>* são normalizadas em relação às amplitudes de tensão ou de corrente da máquina trifásica, alimentada por um inversor trifásico a seis chaves.

O circuito do inversor da Figura 1.a possui um braço adicional, que indica um aumento de custo de construção, em comparação à topologia da Figura 1.c. Todavia, as chaves de potência utilizadas na segunda configuração devem suportar uma tensão duas vezes maior de que no primeiro esquema. Este fato também implica em aumento de custos. Outra desvantagem da segunda configuração refere-se à circulação de correntes CA através dos capacitores do barramento CC, na condição de pós-falta. Porém, a operação do sistema nestas condições deve ser limitada a pequenos intervalos de tempo, necessários a execução do procedimento de manutenção.

Na Tabela III apresenta-se o aumento dos custos de implementação, decorrentes da utilização de componentes extras nos dois esquemas propostos. Os custos das chaves de

potência são normalizados, considerando-se um sistema de acionamento convencional para 600V e 50A.

TABELA III Tensões e correntes normalizadas para

as esti alegias pi opostas.				
	Fig. 1.a	Fig. 1.c		
E	1	2		
$V_m$	1	1		
$I_m$	1	1		
Lan	0	1/2		

TABELA IV Aumento de custo das duas estratégias de

compensação proposido.						
Estratégias	IGBTs	Triacs	Fusíveis	Total		
Fig. 1(a)	33,33%	10,7%	6,1%	50,13%		
Fig. 1(b)	11,3%	10,7%	6,1%	28,1%		

A configuração da Figura 1.a apresenta um aumento de custo de 50,13% em relação a estrutura padrão. Este aumento pode ser justificado pelo nível de confiabilidade introduzido no sistema de acionamento. O aumento de custo da Figura 1.c (16,8%) é menor que o da solução anterior. Todavia, o uso deste esquema na condição de pós-falta é limitado a curtos intervalos de tempo.

## VI. RESULTADOS EXPERIMENTAIS

Os resultados experimentais para ambas as estruturas foram obtidos através de um protótipo de um sistema de acionamento de máquinas. O controle desse protótipo é realizado por um micromputador Pentium II-266MHz equipado com uma placa de expansão dedicada compostas por conversores A/D, temporizadores programáveis e interfaces I/O. Nessa estrutura, o circuito do inversor pode ser configurado como o sistema da Figura 1.a ou da Figura 1.c. A geração dos sinais de comando do inversor, aquisição de dados, diagnóstico e compensação de faltas são implementados por software. As condições de falta são geradas artificialmente por chaves auxiliares. A taxa de amostragem do sistema de controle e da geração da técnica de modulação PWM é de  $T = 100 \mu s$ . Na detecção dos erros de tensão utiliza-se um filtro passa-baixa com freqüência de corte  $f_c = 2,5kHz$ . Na simulação das faltas de curto-circuito, a proteção existente nos circuitos de comando dos IGBTs foi desabilitada.

Os gráficos das Figuras. 6 e 7 apresentam os resultados experimentais das correntes de fase da máquina assíncrona, durante a ocorrência de uma falta na chave  $\overline{q}_3$  e demonstram o efeito da sua compensação para os sistemas das Figuras 1.a e 1.c, respectivamente. A máquina é controlada segundo um esquema Volts x Hertz. A condição de falta é introduzida no instante  $t_0 = 0,03$ s e sua compensação é implementada em  $t_c = 0,037$ s. O retardo introduzido para inicialização da estratégia de compensação, permite uma melhor visualização do efeito da falta. Além disso, previne a compensação de faltas intermitentes. Após a compensação das faltas ocorridas, as correntes da máquina retornam para as mesmas amplitudes do estado de operação normal.

Nas Figuras 8 e 9, apresentam-se os resultados equivalentes, utilizando-se o esquema de controle de corrente em malha fechada. A corrente da máquina é controlada por reguladores PI de corrente síncrono, emulados no referencial estacionário [16].



Fig. 6. Resultados experimentais para a configuração da Figura 1.a com controle de tensão Volts x Hertz.

Os gráficos da Figuras 8 e 9 mostram as correntes de fase  $i_{s1}$ ,  $i_{s2}$  e  $i_{s3}$  sobrepostas às suas respectivas referências  $i_{s1}^*$ ,  $i_{s2}^*$  e  $i_{s3}^*$ . A condição de falta é introduzida em  $t_0$ =0,03s e sua compensação é implementada em  $t_c$ =0,037s. Nestas figuras, observa-se que a corrente de fase leva 0,007s para convergir para sua respectiva referência. Em todos os resultados, observa-se que, durante o intervalo entre a ocorrência de falta e a sua compensação, as formas de onda das correntes de fase divergem de suas referências. Este efeito decorre das não–linearidades introduzidas no inversor pela condição de falta. Após a compensação da falta, essas divergências são eliminadas (t > 0,05s).



Os resultados demonstram que ambos os esquemas

apresentam desempenho semelhantes.

Fig. 7. Resultados experimentais para a configuração da Figura 1.c com controle de tensão Volts x Hertz.

## VII. CONCLUSÕES

Este artigo demonstrou que é possível integrar as estratégias de detecção, identificação e compensação de faltas na composição de dois sistemas de acionamento de máquinas de alto desempenho.

Em ambos casos, essa integração permite a continuidade de funcionamento dos sistemas, mesmo com a perda completa de um dos braços do inversor. A compensação da condição de falta é obtida a partir da reconfiguração do circuito do inversor de tensão.

Neste procedimento são utilizados triacs e fusíveis rápidos, como mostrados nas Figuras 1.a e 1.c. Na primeira configuração, em que é utilizado um braço redundante, os triacs são utilizados para substituír o braço em que ocorreu a falta pelo braço redundante. Na segunda configuração, o braço em falta é isolado e os triacs são utilizados para conectar a respectiva fase da máquina ao ponto intermediário do barramento CC.



com controle de corrente.

Este trabalho demonstrou também que: comparando-se as duas configurações, que o sistema da Figura 1.c não necessita da redundância de um braço, mais demanda uma amplitude de tensão maior para o barramento CC, para sintetizar as mesmas tensões de fase da máquina. Além disso, a sua utilização resulta na circulação de correntes CA nos capacitores do barramento CC.

Por outro lado, o uso da configuração da Figura 1.a, aumenta os custos de implementação, mas permite que o sistema funcione por períodos mais longos. O critério de escolha, entre os dois sistemas propostos, depende do tipo de aplicação do sistema.

Os resultados experimentais demonstraram a eficiência das estratégias propostas no aumento da confiabilidade de dois tipos de acionamento de máquinas, quando possibilitase a continuidade de funcionamento do sistema, mesmo após a ocorrência de uma falta no inversor de tensão.



Fig. 9. Resultados experimentais para a configuração da Figura 1.c com controle de corrente.

## **REFERÊNCIAS BIBLIOGÁFICAS**

- D. Kastha e B.K. Bose, "Investigation of fault modes of voltage-fed inverter system for induction motor drive", *IEEE Trans. on Ind. Applicat.*, vol. 30, no. 4, pp. 1028-1038, July/August 1994.
- [2] K. Debebe, V. Rajagopalan, T.S. Sankar, "Expert systems for fault diagnosis of vsi fed ac drives.", in Conf. Rec. IEEE-IAS Annu. Meeting., pp. 368-373, 1991.
- [3] R. Spee e A. K. Wallace, "Remedial strategies for brushless dc drive failures", *IEEE Trans. on Ind. Applicat.*, vol. 26, no. 2, pp. 259-266, March/April, 1990.
- [4] F. Blaabjerg, J.K. Pedersen, U. Jaeger, P. Thoegersen, "Single current sensor technique in the dc link of threephase pwm-vs inverters: A review and a novel solution.", *IEEE Trans. on Ind. Applicat.*, vol. 33, no. 5, pp. 1241-1253, September/October, 1997.

- [5] L. Ran, K.S. Smith, J. Penman, "Real-time detection of intermitent misfiring in a voltage-fed pwm inverter induction-motor drive.", *IEEE Trans. on Ind. Applicat.*, vol. 44, no. 4, pp. 468-476, August 1997.
- [6] R. Peuget, S. Courtine, J.P. Rognon, "Fault detection and isolation on a pwm inverter by knowledge-based model.", *IEEE Trans. on Ind. Aplicat.*, vo. 34, no. 6, pp. 1318-1326, November/December 1998.
- [7] A.M.S. Mendes, A.J. Marques., "Voltage source inverter fault diagnosis in variable speed ac drives, by the average current park's vector approach.", *in Conf. Rec. IEEE-IMDC*, pp. 704-706, 1999.
- [8] R.L.A. Ribeiro, C.B. Jacobina, E.R.C. da Silva, A.M.N. Lima, "Fault Detection of Open-Switch Damage in Voltage-Fed PWM Motor Drive System", *IEEE Trans.* on Power Electron., vol. 18, no. 2, pp. 587-593, March, 2003.
- [9] T.M. Janhs, "Improved reliability in solid-state ac drives by means of multiple independent phase-drive units.", *IEEE Trans. on Ind. Applicat.*, vol. IA-16, no. 3, pp. 321-331, May/June 1980.
- [10] T.H. Liu, J.R. Fu, T.A. Lipo., "A strategy for improving reliability of field-oriented controlled induction motor drives.", *IEEE Trans. on Ind. Applicat.*, vol. 29, no. 5, pp. 910-918, September/October 1993.
- [11] D. Kastha, B. K. Bose, "On-line search based pulsating torque compensation of a fault mode single-phase variable frequency induction motor drive", *IEEE Trans.* on Ind. Applicat., vol. 31, no. 4, pp. 802-811, July/August 1995.
- [12] Jen-Ren Fu, T.A. Lipo, "A strategy to isolate the switching device fault of a current regulated motor drive.", in Conf. Rec. IEEE-IAS Annu. Meeting, pp. 1015-1020, 1993.
- [13] S. Bolognani, M. Zordan, M. Zigliotto., "Experimental fault-tolerant control of pmsm drive.", *IEEE Trans. on Ind. Electron.*, vol. 47, no. 5, pp. 1134-1141, October 2000.
- [14] J. W. Kolar, H. Ertl, F. C. Zach, "Influence of the modulation method on the conduction and switching losses of a pwm converter system.", *IEEE Trans. on Ind. Applicat.*, vol. 27, no. 6, pp. 1063-1075, November/December 1991.
- [15] C.B. Jacobina, A.M.N. Lima, E.R.C. da Silva, "Pwm space vector based in digital scalar modulation.", *in Conf. Rec. IEEE-PESC Annu. Meeting*, pp. 606-611, 1997.
- [16] T. M. Rowan, R. J. Kerkman, "A new synchronous current regulator and an analysis of a current-regulated pwm inverter", *IEEE Trans. on Ind. Applicat.*, vol. 35, no. 5, pp. 52-61, January/February 1986.

#### DADOS BIOGRÁFICOS

**<u>Ricardo L. A. Ribeiro</u>**, nascido em 1961 em Campina Grande, Paraíba, é engenheiro eletricista (1990), mestre(1992) e doutor em Engenharia Elétrica (2003) pela Universidade Federal de Campina Grande. Desde 2004 é professor do DEE/UFRN. Suas áreas de interesse são: Máquinas Elétricas, Eletrônica de Potência e Acionamento de Máquinas Elétricas. **Cursino B. Jacobina**, nascido em 1955 em Correntes, Pernambuco, é engenheiro eletricista (1978) pela Universidade Federal da Paraíba, mestre (1980) e doutor (1983) em Engenharia Elétrica pelo Institut National Polytechnique de Toulouse, Toulouse, France. De 1978 até março de 2002 foi professor do Departamento de Engenharia Elétrica da Universidade Federal da Paraíba. Desde abril de 2002 é professor do Departamento de Engenharia Elétrica da Universidade Federal de Campina Grande. Suas áreas de interesse são: Eletrônica de Potência, Acionamento de Máquinas Elétricas, Sistemas de Controle e Identificação de Sistemas.

Antônio Marcus N. Lima, nascido em 1958 em Recife, Pernambuco, é engenheiro eletricista (1982), mestre (1985) em Engenharia Elétrica pela Universidade Federal da Paraíba e doutor (1989) pelo Institut National Polytechnique de Toulouse, Toulouse, France. De 1983 até março de 2002 foi professor do Departamento de Engenharia Elétrica da Universidade Federal da Paraíba. Desde abril de 2002 é professor do Departamento de Engenharia Elétrica da Universidade Federal de Campina Grande. Suas áreas de interesse incluem Eletrônica de Potência, Acionamento de Máquinas Elétricas, Sistemas de Controle, Instrumentação Eletrônica e Identificação de Sistemas.

Edison Roberto C. da Silva, nascido em 1942 em Pelotas, Rio Grande do Sul, é engenheiro eletricista (1965) pela Escola Politécnica de Pernambuco, mestre (1968) em Engenharia Elétrica pela Universidade do Rio de Janeiro e doutor (1972) pela Université Paul Sabatier, Toulouse, France. De 1967 até março de 2002 foi professor do Departamento de Engenharia Elétrica da Universidade Federal da Paraíba. Desde abril de 2002 é professor do Departamento de Engenharia Elétrica da Universidade Federal de Campina Grande. Suas áreas de interesse incluem Eletrônica de Potência e Acionamento de Máquinas Elétricas.