

MODULAÇÃO, MODELAGEM E CONTROLE DO INVERSOR *BOOST* A CAPACITOR CHAVEADO

Gilberto V. Silva¹, Jéssika M. de Andrade², Roberto F. Coelho², Telles B. Lazzarin²

¹ Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina - IFSC, Florianópolis - SC, Brasil

² Universidade Federal de Santa Catarina - UFSC, Instituto de Eletrônica de Potência - INEP, Florianópolis - SC, Brasil
e-mail: valentim@ifsc.edu.br, jessika.melo@inep.ufsc.br, roberto@inep.ufsc.br, telles@inep.ufsc.br

Resumo – O presente artigo analisa um inversor elevador bidirecional de estágio único concebido a partir da integração entre o inversor diferencial *boost* e células a capacitor chaveado. O inversor *boost* convencional, mesmo sendo elevador, possui limitação de ganho devido às perdas e, por isso, não é capaz de atender a todas as especificações de elevação. A inserção de células multiplicadoras a capacitor chaveado permite ampliar seu ganho estático sem aumentar os esforços de tensão sobre seus componentes. No entanto, a topologia resultante é não linear e apresenta elevada quantidade de componentes armazenadores de energia, o que dificulta sua modelagem. Neste artigo, realiza-se a análise estática e dinâmica do inversor *boost* diferencial a capacitor chaveado sob diferentes tipos de modulação. Propõe-se um circuito equivalente e um modelo de pequenos sinais de ordem reduzida e dinâmica equivalente, além de uma técnica de linearização de ganho estático que reduz consideravelmente a distorção harmônica da tensão de saída, regulada em malha fechada por meio de um controlador ressonante. O artigo ainda apresenta uma comparação entre o inversor diferencial *boost* e sua versão com célula multiplicadora a capacitor chaveado e valida o estudo por meio de um protótipo com potência de 250 W, tensão de entrada de 60 V, frequência de comutação de 50 kHz e tensão de saída de 220 V.

Palavras-Chave – Capacitor Chaveado, Inversor *Boost* Diferencial, Linearização de Ganho, Modelagem.

MODULATION, MODELING AND CONTROL OF THE SWITCHED-CAPACITOR BOOST INVERTER

Abstract – This paper addresses a single-stage bidirectional step-up inverter designed from the integration of a differential boost inverter and switched capacitor cells. The conventional boost inverter, even being a step-up topology, presents a gain limitation due to losses and therefore does not attend all the step-up specifications. The insertion of switched capacitor multiplier cells allows increasing its static gain without elevating the stresses on its components. However, the resulting topology is nonlinear and has a high amount of energy storage elements, which makes its modeling difficult. In this paper, static and dynamic analysis of the switched capacitor differential boost inverter is performed under

different types of modulation. It is proposed a reduced order equivalent circuit and a small signal model, as well as a static gain linearization technique that reduces the harmonic distortion of the output voltage, regulated in closed loop within a resonant controller. The paper also presents a comparison between the differential boost inverter and its version with switched capacitor multiplier cells and validates the study by means of a prototype of 250 W of rated power, 60 V of input voltage, 50 kHz of switching frequency and 220 V of output voltage.

Keywords – Differential Boost Inverter, Gain Linearization, Modeling, Switched-Capacitor.

I. INTRODUÇÃO

Os inversores de tensão (*Voltage Source Inverters - VSI*) são utilizados em diversas aplicações, como em acionamentos de motores de indução, fontes ininterruptas de energia (*Uninterruptible Power Supply - UPS*) e sistemas de geração distribuída [1]. Embora o *VSI* baseado no conversor *buck* seja uma estrutura amplamente disseminada, por apresentar ganho estático linear e simplicidade de modelagem e controle, sua tensão instantânea de saída é sempre menor que a tensão de alimentação. Evidentemente, essa característica inviabiliza o uso da topologia para acionar cargas que exigem uma tensão senoidal cujo valor de pico seja superior ao do barramento CC. Para contornar esse problema, tipicamente, adiciona-se um conversor elevador entre o referido barramento e o estágio inversor. Entretanto, esta solução pode implicar em aumento de peso, de volume e complexidade, além da redução do rendimento e da confiabilidade do sistema como um todo [2].

Na busca por novas soluções, alguns autores sugerem o emprego de inversores de estágio único baseados em estruturas que permitem a elevação de tensão, tais como os inversores *boost* [2], *buck-boost* [3], *SEPIC* [4], Čuk [5], *flyback* [6] e *Z-source* [7]. Dentre tais topologias, o inversor diferencial *boost* (*Differential Boost Inverter - DBI*) proposto por [2] apresenta-se como uma proposta interessante, pois permite realizar a conversão CC-CA por meio da conexão diferencial de dois módulos *boost* CC-CC bidirecionais, sem uso de transformador [8]. Embora a tensão de saída de cada módulo seja sempre positiva, suas componentes alternadas encontram-se defasadas em 180°, assim, uma forma de onda sinusoidal (sem nível CC) com valor de pico maior que a tensão de alimentação pode ser obtida na saída.

Apesar de ser um inversor elevador, o *DBI* apresenta ganho de tensão limitado, pois assim como o conversor CC tipo *boost*, suas perdas tornam-se bastante elevadas à medida que a

Artigo submetido em 10/08/2018. Primeira revisão em 21/09/2018. Aceito para publicação em 22/12/2018 por recomendação do Editor Marcello Mezaroba. <http://dx.doi.org/10.18618/REP.2019.1.0030>

razão cíclica aproxima-se da unidade. Uma possível solução para aumentar o ganho dessa topologia consiste no emprego de células multiplicadoras baseadas no conceito de capacitor chaveado (*Switched-Capacitor-SC*) [9]- [12]. Essa técnica vem sendo utilizada na literatura para viabilizar a elevação do ganho de topologias já consolidadas [13]-[15], dando origem aos chamados conversores híbridos [16-18], que combinam as vantagens de elevado ganho, reduzido esforço de tensão sobre os interruptores e boa regulação [19], [20].

Com base neste conceito, [21] concebeu um novo inversor elevador por meio da integração de células a capacitor chaveado ao *DBI*, resultando no inversor *boost* diferencial a capacitor chaveado (*Switched-Capacitor Differential Boost Inverter-SCDBI*). Tal inversor, ilustrado na Figura 1, foi posteriormente analisado em [22], tendo sido generalizado para a estrutura com n células, conforme Figura 2. Apesar de evidenciar as vantagens da topologia, [22] demonstrou que o elevado número de elementos armazenadores de energia do *SCDBI*, dificulta as tarefas de modelagem e controle [23], [24]. Tal dificuldade, contudo, foi contornada em [25], [26], que apresenta um conversor de segunda ordem dinamicamente equivalente à versão híbrida.

A característica de ganho não linear do *SCDBI*, herdada do *DBI*, é outra desvantagem aparente da topologia, pois reduz a faixa de excursão do ganho para qual o conversor opera sem que haja distorções significativas na tensão de saída.

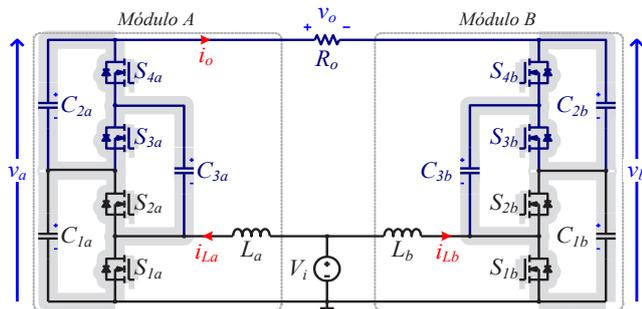


Fig. 1. Conceção do inversor *SCDBI* com identificação da célula multiplicadora (traço sombreado) e do conversor *boost* tradicional (traço preto).

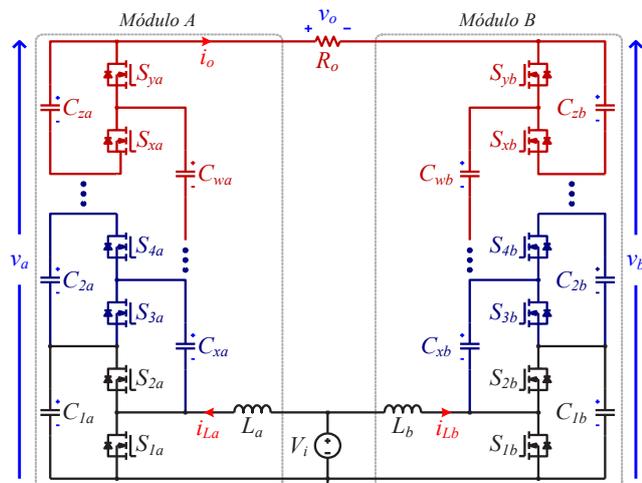


Fig. 2. *SCDBI* com n células a capacitor chaveado.

Neste contexto, dando continuidade aos trabalhos previamente publicados em [21], [22], [25], [26], este artigo

apresenta a análise estática do *SCDBI* para diferentes formas de modulação, propõe uma nova estratégia de linearização de ganho que reduz drasticamente a distorção da tensão de saída, desenvolve análise dinâmica da topologia, faz uma comparação entre os conversores *DBI* e *SCDBI* e valida o estudo com interessantes resultados experimentais.

II. PRINCÍPIO DE OPERAÇÃO

Embora a modulação bipolar por largura de pulso (*2N-PWM*) tenha sido aplicada com sucesso para acionar os interruptores do *SCDBI* [21], [22], este trabalho propõe o emprego da modulação unipolar (*3N-PWM*), que permitirá a implementação de uma nova técnica de linearização de ganho (Seção III) que conduzirá a uma significativa redução da distorção harmônica (*Total Harmonic Distortion - THD*) da tensão de saída. É válido destacar que a implementação da técnica de linearização requer o uso de pulsos de comando independentes para acionamento dos interruptores dos módulos *A* e *B* da Figura 2, motivo pelo qual a modulação *2N-PWM* não é adequada a essa finalidade. O diagrama que descreve o modulador *3N-PWM* juntamente com o bloco linearizador é ilustrado na Figura 3.

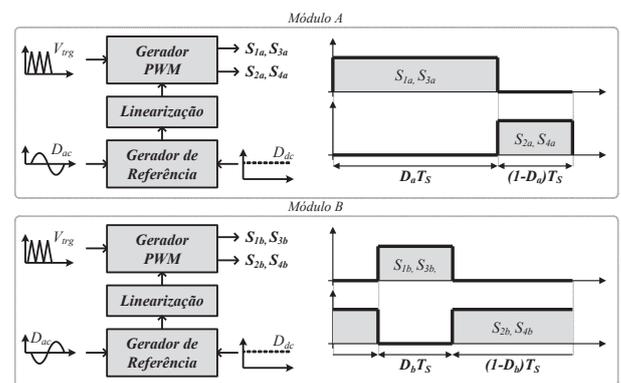


Fig. 3. Modulador *3N-PWM* e bloco linearizador.

A partir da aplicação da estratégia de modulação proposta, o *SCDBI* passa a apresentar quatro estados topológicos, definidos pela configuração dos interruptores de potência, descrita na Tabela I, ainda que individualmente cada módulo permaneça operando com as duas etapas características da topologia *boost*.

Durante o semiciclo positivo da tensão de saída, os estados topológicos apresentam a seguinte ordem: I, II, I e III, enquanto durante o semiciclo negativo assumem a sequência: IV, II, IV e III, como detalhado na Figura 4.

TABELA I
Configuração dos Interruptores para 3N-PWM

Estados Topológicos	I	II	III	IV
S_{1a}/S_{3a}	ON	ON	OFF	OFF
S_{2a}/S_{4a}	OFF	OFF	ON	ON
S_{1b}/S_{3b}	OFF	ON	OFF	ON
S_{2b}/S_{4b}	ON	OFF	ON	OFF

As etapas de operação de um dos módulos que compõem o *SCDBI* durante o semiciclo positivo são descritas a seguir:

- 1) Etapa I: inicia-se quando os interruptores S_1 e S_3 são comandados a conduzir (S_2 e S_4 estão bloqueados).

Assim, como no conversor *boost*, esta etapa é caracterizada pela acumulação indutiva, como evidenciado na Figura 4.a. O capacitor chaveado C_3 está conectado em paralelo ao C_1 , assim, C_1 transfere energia para C_3 e para a carga, enquanto C_2 transfere energia somente para a carga. Comportamento semelhante ocorre na segunda e na terceira etapas, apresentadas nas Figuras 4.b e 4.c, nessa ordem.

- 2) Etapa IV: inicia-se quando os interruptores S_2 e S_4 são comandados a conduzir (S_1 e S_3 estão bloqueados). Nessa etapa, apresentada na Figura 4.d, a energia previamente armazenada no indutor é transferida para a carga e para o capacitor C_1 , enquanto C_2 é carregado por C_3 .

Durante o semiciclo negativo, o inversor opera de forma dual, sendo suas etapas representadas nas Figuras 4.e, 4.f, 4.g e 4.h, respectivamente.

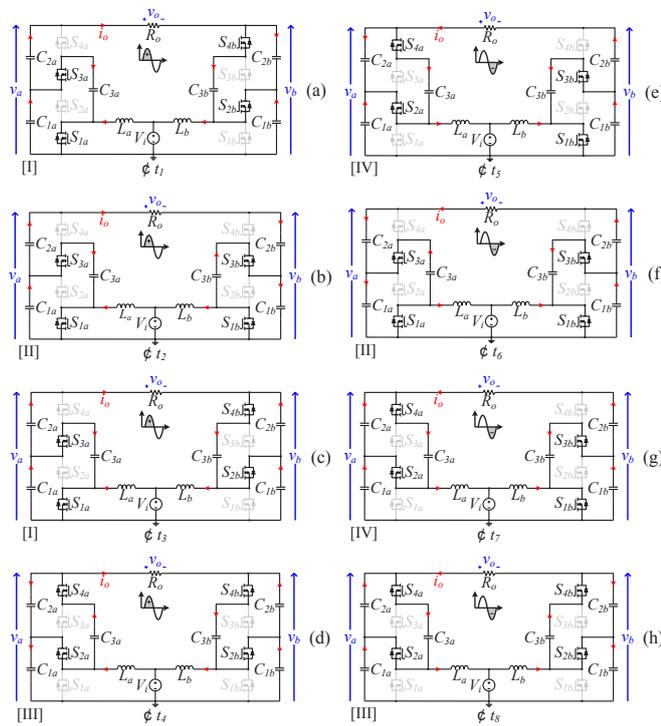


Fig. 4. Etapas de operação para 3N-PWM: (a) primeira, (b) segunda, (c) terceira e (d) quarta etapa considerando o semiciclo positivo da tensão de saída. (e) primeira, (f) segunda, (g) terceira e (h) quarta etapa considerando o semiciclo negativo.

III. EQUACIONAMENTO

A. Ganho Estático

Conforme apresentado em [21], ao considerar a operação do SCDBI no modo de condução contínua (MCC), o ganho de tensão teórico para o *Módulo A* pode ser definido em função do ganho k fornecido pela célula multiplicadora ou em função do número n destas células:

$$\frac{v_a}{V_i} = \frac{k}{1-d_a} = \frac{n+1}{1-d_a} \quad (1)$$

Para o *Módulo B*, tem-se:

$$\frac{v_b}{V_i} = \frac{k}{1-d_b} = \frac{n+1}{1-d_b} \quad (2)$$

onde V_i representa a tensão de entrada, v_a e v_b a tensão de

saída de cada módulo e d_a e d_b as razões cíclicas aplicadas aos módulos *A* e *B*, respectivamente descritas por:

$$d_a = D_{a,dc} + d_{a,ac} \quad (3)$$

$$d_b = D_{b,dc} + d_{b,ac} \quad (4)$$

Conforme pode ser observado a partir da inspeção da Fig. 3, para que a modulação imponha tensão senoidal sem valor médio na saída diferencial, é necessário que d_a e d_b apresentem as mesmas parcelas contínuas e componentes alternadas defasadas de 180° [27], assim:

$$D_{a,dc} = D_{b,dc} = D_{dc} \quad (5)$$

$$d_{a,ac} = -d_{b,ac} = d_{ac} \quad (6)$$

A tensão de saída v_o é dada pela diferença entre v_a e v_b , assim, a partir de (1) e (2) obtém-se o ganho do SCDBI:

$$\frac{v_o}{V_i} = \frac{v_{ab}}{V_i} = \frac{k(d_a - d_b)}{(1-d_a)(1-d_b)} \quad (7)$$

Ainda, considerando-se (5) e (6), pode-se obter:

$$\frac{v_o}{V_i} = \frac{2kd_{ac}}{(1-D_{dc})^2 - d_{ac}^2} \quad (8)$$

B. Elementos Passivos

Nesta seção apresenta-se o equacionamento aplicado ao dimensionamento dos elementos passivos. De forma idêntica ao conversor *boost* CC-CC, a indutância de entrada pode ser determinada em função da tensão de entrada (V_i), do valor médio da tensão de cada módulo (V_{cc}), do valor de pico da tensão da carga (V_{pk}), da frequência de comutação (f_s) e da ondulação máxima de corrente (ΔI_L):

$$L_a = L_b = \frac{V_i}{\Delta I_L f_s} \left(1 - \frac{2kV_i}{2V_{cc} + V_{pk}} \right) \quad (9)$$

Com relação aos capacitores que compõem a célula multiplicadora, [28] propôs a definição de três modos de carga, com base na constante de tempo τ , conforme Figura 5. O modo de carga completa (CC) apresenta picos de corrente extremamente elevados, que tradicionalmente aumentam as perdas da célula, enquanto no modo de carga nula (NC) a corrente mantém-se constante no período de comutação, mas a frequência de comutação e/ou capacitâncias assumem valores elevados. Segundo [29] o modo de carga parcial (PC) é usualmente adotado como critério de projeto, pois as vantagens do modo NC frente ao modo PC são pouco significativas.

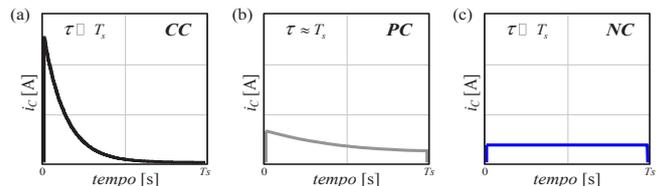


Fig. 5. Modos de operação da célula SC: (a) carga completa, (b) carga parcial e (c) carga nula.

Para que seja assegurada a operação no modo PC, a célula multiplicadora, usualmente representada por um circuito RC de primeira ordem, deve ser dimensionada para que o produto $f_s \tau$ seja superior a 0,1 [29], em que:

$$\tau = (R_{se} + R_{ds(on)})C, \quad (10)$$

onde R_{se} representa a resistência série do capacitor e $R_{ds(on)}$ a resistência de condução dos interruptores. Assim, a capacitância mínima da célula pode ser calculada por:

$$C_1 = C_2 = C_3 \geq \frac{0,1}{f_s (R_{se} + R_{ds(on)})}. \quad (11)$$

C. Técnica de Linearização

A característica de ganho não linear dos inversores *boost* resulta em distorções na tensão de saída, exigindo, assim, esforços adicionais de controle [30], [31]. Para minimizar essa desvantagem, técnicas de linearização podem ser aplicadas diretamente na tensão total de saída v_o [4] ou nas tensões dos módulos (v_a e v_b). Alguns trabalhos também sugerem o uso da modulação de linearização dinâmica (*Dynamic Linearizing Modulator - DLM*), conforme discutido em [32]. A estratégia de linearização aqui proposta é aplicada ao ganho individual de cada módulo e, como consequência, são linearizadas as tensões dos módulos v_a e v_b . Vale destacar que com a aplicação da técnica de linearização o ganho estático do módulo permanece não linear, no entanto, o sistema como um todo (módulo + linearizador) apresenta uma relação de entrada/saída linearizada. Neste artigo, deseja-se que o ganho linearizado G_L assuma a forma:

$$G_L = \alpha d + \beta, \quad (12)$$

onde α e β representam os coeficientes angular e linear da reta de linearização, respectivamente, e d a razão cíclica aplicada ao bloco linearizador (proveniente da malha de controle).

Ainda, sabe-se que o ganho do conversor *boost* (G_B) em MCC é dado por:

$$G_B = \frac{1}{1-d_B}. \quad (13)$$

Para que o sistema apresente resposta linear, faz-se $G_B = G_L$, assim:

$$d_B = \frac{\alpha d + \beta - 1}{\alpha d + \beta}. \quad (14)$$

Os coeficientes da reta de linearização são determinados em função do ganho máximo necessário, atrelado ao valor de pico da tensão de saída. Neste artigo, a linearização foi implementada adotando-se $\alpha = 4$ e $\beta = 1$, de modo que:

$$d_B = \frac{4d}{4d+1}. \quad (15)$$

IV. PRINCIPAIS FORMAS DE ONDA TEÓRICAS

As principais formas de onda teóricas (análise em baixa frequência) em malha aberta, associadas ao 3N-PWM SCDBI com ganho linearizado são ilustradas na Figura 6.

As variáveis d_a e d_b apresentadas na Figura 6.a representam as razões cíclicas na saída do bloco de linearização. Essas razões cíclicas são aplicadas aos módulos A e B, resultando nas tensões v_a e v_b apresentadas na Figura 6.b e na tensão de saída diferencial v_o da Figura 6.d. Apesar da linearização, as correntes dos indutores

mantêm suas características não lineares, conforme Figura 6.c.

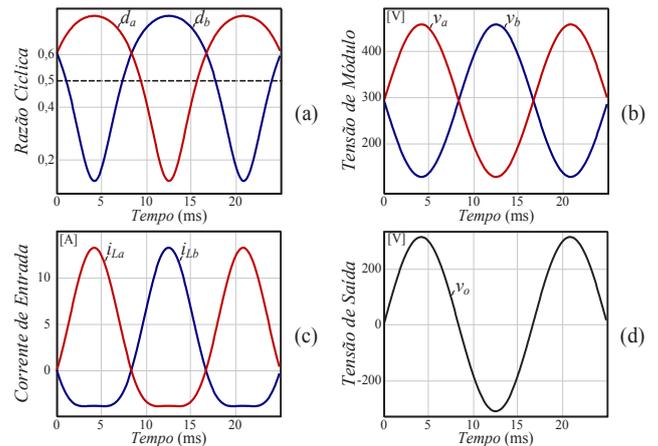


Fig. 6. Formas de onda teóricas: (a) razões cíclicas dos módulos A e B; (b) tensões linearizadas dos módulos; (c) corrente nos indutores de entrada (d) tensão de saída diferencial.

V. MODELAGEM E CONTROLE

A. Modelagem Orientada ao Controle

A inserção de células multiplicadoras permite o aumento do ganho de conversores clássicos, no entanto, trás consigo a elevação do número de interruptores (uni ou bidirecionais) e de capacitores [16]-[20]. Considerando que tais capacitores não podem ser associados, novos polos serão adicionados à função de transferência. Caso nenhum tipo de simplificação seja feita, o modelo do conversor resultante terá ordem superior ao conversor base a qual à célula multiplicadora foi adicionada. Neste contexto, o comportamento dinâmico do SCDBI é regido por equações diferenciais de ordem elevada. No entanto, de acordo com [25], conversores *boost* híbridos de ordem n podem ser modelados considerando-se apenas sua dinâmica dominante, representada pelo conversor simplificado de segunda ordem exposto na Figura 7, sendo r_{eq} a resistência de amortecimento referenciada ao lado de alta tensão, C_{eq} a capacitância equivalente da célula multiplicadora, R_o a resistência de carga e L a indutância *boost* [26].

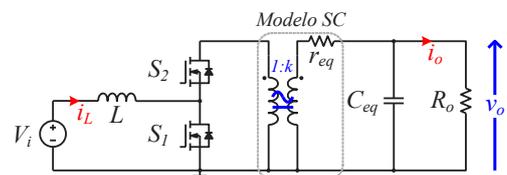


Fig. 7. Circuito equivalente do conversor *boost* híbrido.

A partir da análise da conexão diferencial de dois destes conversores equivalentes referenciados ao lado de baixa tensão, tal como apresentado na Figura 8.a, pode-se obter o modelo comutado de ordem reduzida que representa o SCDBI. Ainda, a substituição dos interruptores por fontes controladas, descritas em função dos valores médios quase instantâneos das respectivas tensões e correntes a que estes interruptores estão submetidos [33], conduz ao modelo médio de grandes sinais que representa a topologia, em que:

$$v_{S1x} = (r_{eq} i_{Lx} + v_x)(1-d_x), \quad (16)$$

$$i_{S2x} = i_{Lx}(1-d_x), \quad (17)$$

sendo que x é usado para designar as variáveis do inversor, ou seja: $x=a$ para o módulo A e $x=b$ para o módulo B .

Aplicando-se pequenas perturbações em torno do ponto de operação das variáveis que descrevem o modelo médio de grandes sinais, encontra-se:

$$v_x' = V_x' + \hat{v}_x' \quad (18)$$

$$i_{Lx} = I_{Lx} + \hat{i}_{Lx} \quad (19)$$

$$d_x = D_x + \hat{d}_x \quad (20)$$

Portanto, substituindo-se (18)-(20) em (16)-(17), e desconsiderando os termos de segunda ordem (produto de perturbações), obtém-se:

$$v_{S1x} = \underbrace{(1-D_x)(r_{eq}' I_{Lx}' + V_x')}_{\text{Termo CC}} + \underbrace{(1-D_x)(r_{eq}' \hat{i}_{Lx}' + \hat{v}_x') - \hat{d}_x (I_{Lx}' r_{eq}' - V_x')}_{\text{Termo CA}}, \quad (21)$$

$$i_{S2x} = \underbrace{(1-D_x) I_{Lx}'}_{\text{Termos CC}} + \underbrace{(1-D_x) \hat{i}_{Lx}' - \hat{d}_x I_{Lx}'}_{\text{Termos CA}}. \quad (22)$$

A partir de (21) e (22) é possível desmembrar o modelo médio de grandes sinais em duas partes: a primeira, apresentada na Figura 8.b descreve o ponto de operação do conversor, enquanto a segunda, retratada na Figura 8.c, descreve seu comportamento dinâmico.

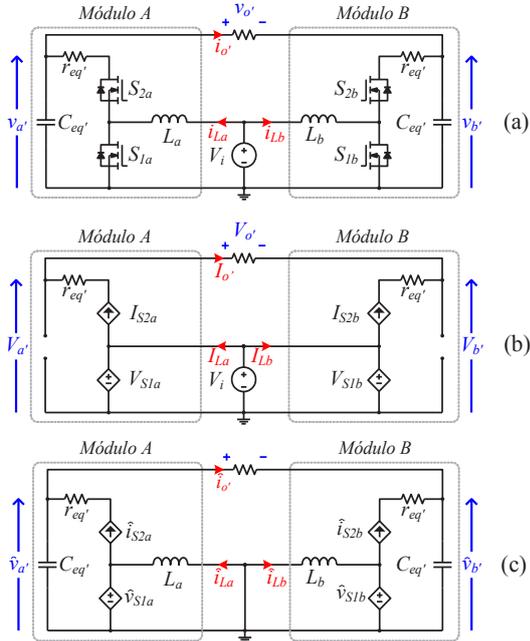


Fig. 8. Modelos equivalentes para o SCDBI: (a) modelo comutado; (b) modelo CC e (c) modelo de pequenos sinais.

A partir da análise do modelo CC, Figura 8.b, obtém-se as variáveis do conversor no ponto de operação:

$$V_x' = \frac{V_i - r_{eq}' I_{Lx}' (1-D_x)}{(1-D_x)}, \quad (23)$$

$$I_{Lx} = I_o' (1-D_x), \quad (24)$$

Ainda, a partir da análise do modelo de pequenos sinais, Figura 8.c, encontra-se:

$$\hat{v}_x' = \frac{-L_x' I_{Lx}' s + V_x' (1-D_x)}{C_{eq}' L_x' s^2 + C_{eq}' r_{eq}' (1-D_x) s + (1-D_x)^2} \hat{d}_x' + \dots \quad (25)$$

$$+ \frac{-L_x' s - r_{eq}' (1-D_x)}{C_{eq}' L_x' s^2 + C_{eq}' r_{eq}' (1-D_x) s + (1-D_x)^2} \hat{i}_o'$$

Em virtude do modelo simplificado ser referenciado ao lado de baixa tensão, é necessário corrigir as variáveis envolvidas. Para tanto, as seguintes relações devem ser adotadas:

$$\hat{i}_o' = k \frac{\hat{v}_o'}{R_o}, \quad (26)$$

$$\hat{v}_x = k \hat{v}_x'. \quad (27)$$

Como a tensão de saída é dada pela diferença entre as tensões de cada módulo \hat{v}_a e \hat{v}_b , e considerando, para efeitos de validação, que $d_a=d$ e $d_b=(1-d)$, a função de transferência que relaciona a variável a ser controlada (v_o) com a de controle (d), passa ser representada por (30), tendo seus coeficientes, neste ponto de operação, resumidos na Tabela II.

$$G_{vd}(s) = \frac{\hat{v}_o}{d} = \frac{b_3 s^3 + b_2 s^2 + b_1 s + b_0}{a_4 s^4 + a_3 s^3 + a_2 s^2 + a_1 s + a_0}. \quad (28)$$

Ainda, com base em [26] e assumindo-se $C_1 = C_2 = C_3 = C$, obtém-se:

$$C_{eq}' = \frac{2Ck^2 [D(1-D)+2]}{k [D(1-D)+2] - 2D(1-D)+2}, \quad (29)$$

$$r_{eq}' = k r_c (1-D). \quad (30)$$

TABELA II
Coeficientes da Função de Transferência

Coeficientes	
b_3	$-C_{eq}' L_b'^2 k R_o (I_{La} + I_{Lb})$
b_2	$C_{eq}' L_b V_a' k R_o (1-D) - C_{eq}' I_{Lb} L_b k R_o r_{eq}' (1-D) + \dots$ $C_{eq}' D L_b k R_o (V_b' - I_{La} r_{eq}')$
b_1	$-D^2 L_b k R_o (I_{La} + I_{Lb}) + I_{Lb} L_b k R_o (2D-1) + \dots$ $C_{eq}' D k R_o r_{eq}' (V_a' + V_b') - C_{eq}' R_o D^2 k r_{eq}' (V_a' + V_b')$
b_0	$D V_b' R_o k + D^2 k R_o (V_a' - 2V_b') + D^3 k R_o (V_b' - V_a')$
a_4	$C_{eq}'^2 L_b'^2 R_o$
a_3	$R_o r_{eq}' C_{eq}'^2 L_b + 2C_{eq}' L_b'^2 k^2$
a_2	$R_o C_{eq}'^2 D r_{eq}'^2 (1-D) - 2L_b R_o C_{eq}' D (1-D) + 2L_b C_{eq}' k^2 r_{eq}' + L_b R_o C_{eq}'$
a_1	$2C_{eq}' D k^2 r_{eq}'^2 (1-D) - 2L_b D k^2 (1-D) + C_{eq}' R_o D r_{eq}' (1-D) + L_b k^2$
a_0	$k^2 r_{eq}' D (1-D) + R_o D^2 (1-D)^2$

A modelagem proposta foi, inicialmente, validada por simulação usando o *software* PSIM® e os parâmetros listados na Tabela III. As simulações foram realizadas aplicando-se uma pequena perturbação de razão cíclica (1%) ao conversor. A Figura 9 apresenta a comparação entre as respostas dinâmicas obtidas a partir do modelo de pequenos sinais ($V_{o_médio}$) e do modelo comutado ($V_{o_comutado}$) ilustrado

na Figura 1, tanto no domínio do tempo quanto no da frequência. Consta-se que o modelo médio representa satisfatoriamente o modelo comutado do conversor.

TABELA III
Parâmetros do Conversor Analisado

Descrição	SCDBI
Tensão de entrada (V_i)	60 V
Valor eficaz da tensão de saída (V_o)	220 V
Potência de saída (P_o)	250 W
Máxima ondulação de corrente	30%
Indutância <i>boost</i> (L_b)	230 μ H
Capacitores da célula (C_1, C_2, C_3)	20 μ F
Capacitor de saída (C_o)	—
Resistência de carga (R_o)	193,6 Ω
Razão cíclica CC (D_{acl})	36,5%
Razão cíclica CA (D_{acl})	33,5%
Coefficiente de linearização (α)	4,0
Frequência de chaveamento (f_s)	50 kHz
Ganho da célula multiplicadora (k)	2

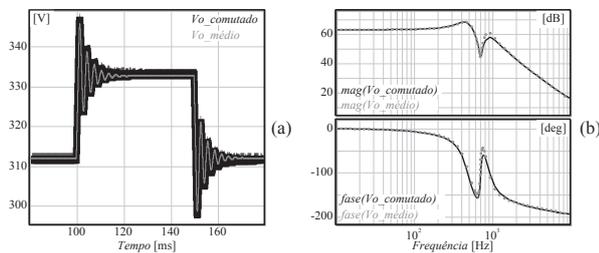


Fig. 9. Comparação entre as respostas do modelo médio e do modelo comutado: (a) resposta no domínio do tempo e (b) resposta no domínio da frequência.

B. Controle

O controle do SCDBI foi implementado mediante o emprego uma única malha, mostrada na Figura 10, para regular a tensão de saída do inversor por meio do uso de um controlador proporcional-ressonante, descrito por (33).

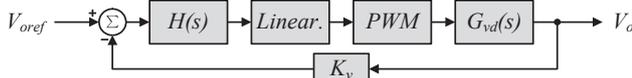


Fig. 10. Diagrama de blocos para o controle do SCDBI.

Os requisitos para projetar o controlador foram: frequência de ressonância (ω_r) de 60 Hz, frequência de cruzamento de 200 Hz, margem de fase de 60° e coeficiente de amortecimento (ζ) 0,001. As constantes K_p , K_r e K_v foram ajustadas para 488×10^{-6} , 112×10^{-3} e 1, respectivamente.

A equação recursiva discreta foi obtida aplicando-se a transformada de Tustin pré-*warping* em:

$$H(s) = K_p + \frac{K_r s}{s^2 + 2\zeta\omega_r s + \omega_r^2} \quad (31)$$

A transformada Tustin pré-*warping* garante uma transformação eficaz de controladores ressonantes para o tempo discreto, uma vez que a frequência de ressonância ω_r aparece na transformação, conforme:

$$s = \frac{\omega_r}{\tan\left(\frac{\omega_r T_a}{2}\right)} \frac{z-1}{z+1}, \quad (32)$$

onde T_a representa o período de amostragem.

Outros métodos de transformação, como a transformada de Tustin clássica, produzem uma diferença na resposta de fase próximo da frequência de ressonância, o que pode levar o sistema a instabilidade [34].

Aplicando (3234) em (3133), obtém-se a equação recursiva do controlador, definida como:

$$y(n) = Ax(n) + Bx(n-1) + Cx(n-2) + Dy(n-1) + Ey(n-2), \quad (33)$$

em que os coeficientes, para um período de amostragem de 20 μ s, são apresentados na Tabela IV.

TABELA IV
Coefficientes da Equação Recursiva

Coeficientes	
A	0,0004892099810
B	-0,0009761448912
C	0,0004869626588
D	1,999928069
E	-0,9999849202

VI. RESULTADOS EXPERIMENTAIS

Esta seção descreve os resultados experimentais obtidos a partir de um protótipo de 250 W, ilustrado na Figura 11. Os parâmetros de projeto do SCDBI são apresentados na Tabela III, enquanto os componentes adotados em sua implementação são resumidos na Tabela V.

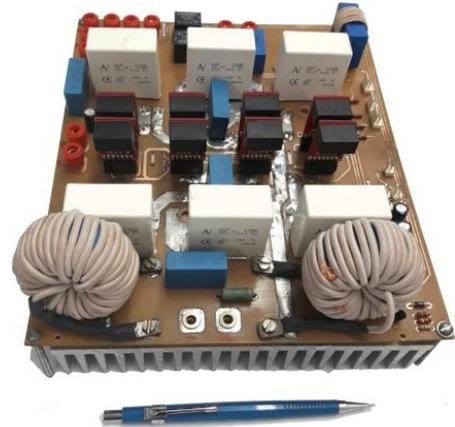


Fig. 11. Imagem do protótipo de 250 W implementado.

TABELA V
Componentes do Protótipo Implementado

Componentes	SCDBI
Interruptores <i>boost</i> (S_{1a} e S_{1b})	IRFP4332PbF (250 V / 40 A)
Interruptores SC (S_{2a} , S_{2b} , S_{3a} , S_{3b} , S_{4a} e S_{4b})	SCT2120AF (650 V / 29 A)
Indutores (L_a e L_b)	APH46P60 (43 esp. / 982x41 AWG)
Capacitores SC (C_{1a} , C_{1b} , C_{2a} , C_{2b} , C_{3a} e C_{3b})	C4AEHBW5200A3FJ (20 μ F / 600 V)
Proc. Sinal Digital	TMS320F28069
Sensor Tensão	LV25-P

A. Validação das Estratégias de Modulação e Linearização

Inicialmente o protótipo foi testado sob modulação 2N [21] e 3N. Em seguida a técnica de linearização proposta (3NL) foi implementada para que se pudesse avaliar seu impacto sobre o rendimento, distorção da tensão de saída e esforços sobre os interruptores. As análises são conduzidas

inicialmente com o conversor operando em malha aberta e, processando potência nominal. A Figura 12.a reúne a tensão sobre o interruptor S_{1a} , a tensão diferencial de saída v_o , a corrente de carga i_o , além da tensão de alimentação V_i . Os dados do analisador de energia são apresentados na Figura 12.b, enquanto o conteúdo harmônico da tensão de carga é resumido na Figura 12.c. Análise similar foi realizada para as modulações 3N e 3NL, conforme ilustra as Figuras 13 e 14, respectivamente.

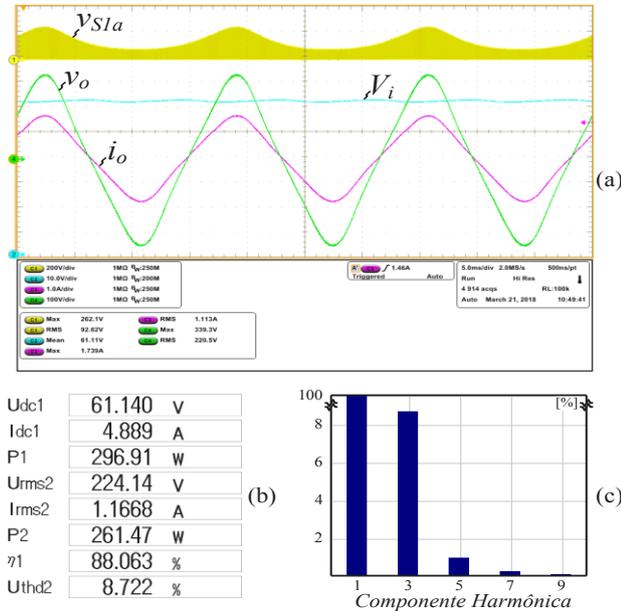


Fig. 12. Resultados experimentais - SCDBI - modulação 2N: (a) tensão sobre o interruptor v_{S1a} (200 V/div), tensão de entrada V_i (10 V/div), corrente de carga i_o (1 A/div), tensão de saída v_o (100 V/div); base de tempo (5 ms/div); (b) leituras do analisador de energia; (c) conteúdo harmônico da tensão de saída.

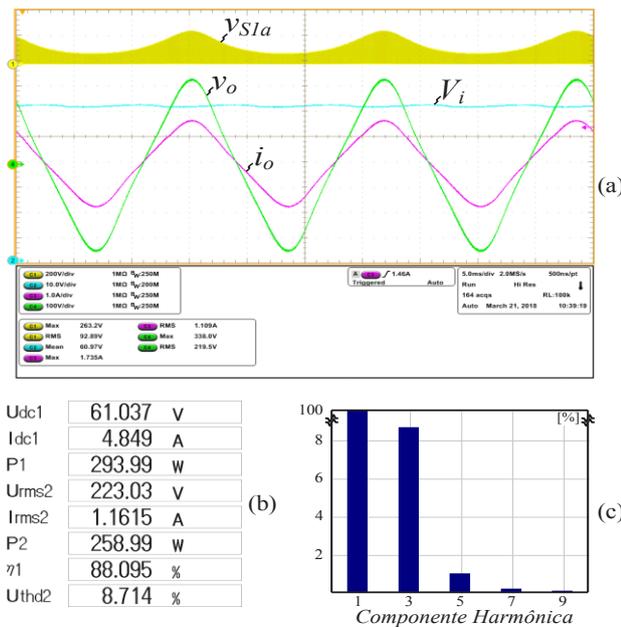


Fig. 13. Resultados experimentais - SCDBI - modulação 3N: (a) tensão sobre o interruptor v_{S1a} (200 V/div), tensão de entrada V_i (10 V/div), corrente de carga i_o (1 A/div), tensão de saída v_o (100 V/div); base de tempo (5 ms/div); (b) leituras do analisador de energia; (c) conteúdo harmônico da tensão de saída.

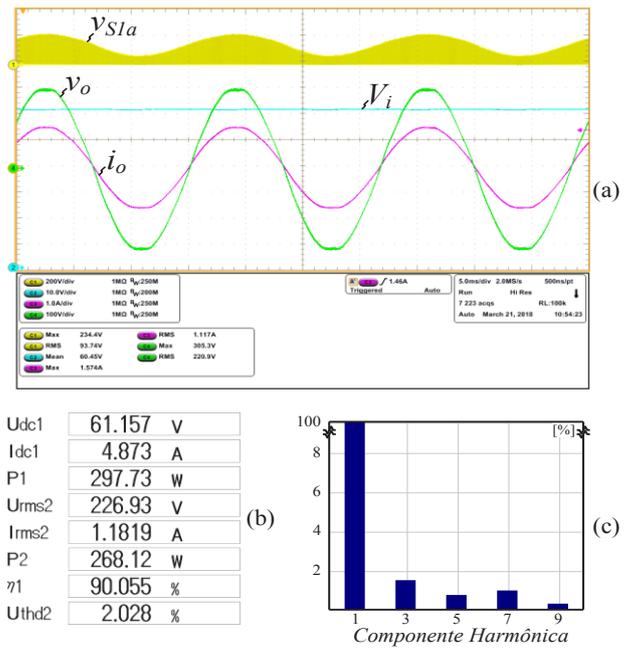


Fig. 14. Resultados experimentais - SCDBI - modulação 3NL: (a) tensão sobre o interruptor v_{S1a} (200 V/div), tensão de entrada V_i (10 V/div), corrente de carga i_o (1 A/div), tensão de saída v_o (100 V/div); base de tempo (5 ms/div); (b) leituras do analisador de energia; (c) conteúdo harmônico da tensão de saída.

A Figura 15 confronta os resultados provenientes da operação do conversor com as modulações 2N, 3N e 3NL. Verifica-se que as modulações 2N e 3N apresentam desempenho semelhante, tanto no que tange aos esforços sobre os componentes quanto à distorção de tensão de saída. Porém, a implementação da modulação 3NL possibilitou a redução da THD de tensão de 8,7% para cerca de 2%. Pode-se, também, observar uma redução de 12,3% nos esforços de tensão sobre os interruptores, além da elevação no rendimento do protótipo em cerca de 2%.

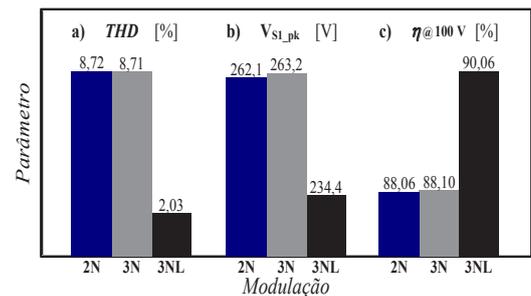


Fig. 15. Comparação entre modulações 2N, 3N e 3NL: (a) THD da tensão de saída, (b) tensão sobre o interruptor S_1 e (c) rendimento em condições nominais.

B. Validação da Operação em Malha Aberta

Tendo vista as características inerentes à modulação 3NL, a seguir apresentam-se resultados que evidenciam suas vantagens. A Figura 16 ilustra a tensão de entrada (V_i), as tensões parciais (v_a e v_b) e a tensão diferencial (v_o). Observa-se que as tensões parciais de saída são sempre superiores à tensão de entrada, fato que destaca a ação *boost* do conversor.

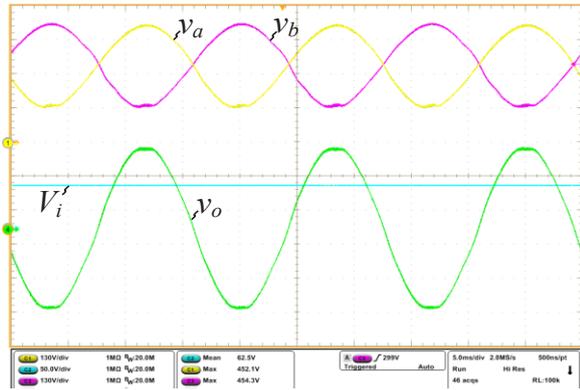


Fig. 16. Resultados experimentais - SCDBI: tensões dos módulos v_a e v_b (130 V/div), tensão de saída diferencial v_o (130 V/div) e tensão de entrada V_i (50 V/div); base de tempo (5 ms/div).

Para ilustrar o efeito da célula multiplicadora SC, as tensões parciais $v_{a'}$ e $v_{b'}$ são apresentadas na Figura 17 juntamente com as tensões de cada módulo v_a e v_b . Observa-se que a célula multiplicadora duplica a tensão de saída de cada módulo *boost* (v_{C1a} e v_{C1b}), elevando a tensão resultante de saída v_o .

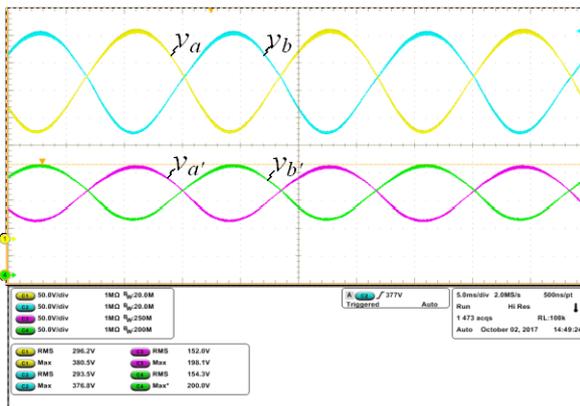


Fig. 17. Resultados experimentais - SCDBI: tensões dos módulos v_a e v_b (50 V/div) e tensões parciais de cada módulo $v_{a'}$ e $v_{b'}$ (50 V/div); base de tempo (5 ms/div).

As tensões sobre os interruptores do primeiro módulo são apresentadas na Figura 18, enquanto a corrente através do capacitor chaveado é ilustrada na Figura 19.

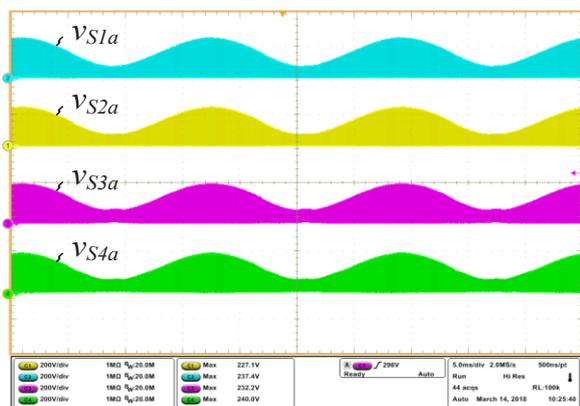


Fig. 18. Resultados experimentais - SCDBI: tensão sobre os interruptores v_{S1a} , v_{S2a} , v_{S3a} , v_{S4a} (200 V/div); base de tempo (5 ms/div).

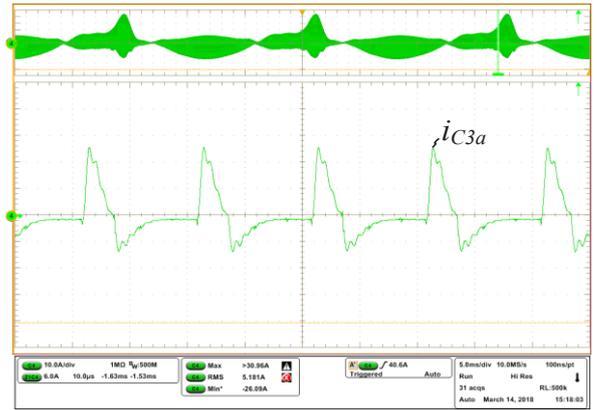


Fig. 19. Resultados experimentais - SCDBI: corrente no capacitor chaveado: i_{C3a} (10 A/div), base de tempo (5 ms/div); detalhe da corrente i_{C3a} (6 A/div), base de tempo (10 us/div).

Observa-se que o valor máximo da tensão sobre os semicondutores atinge cerca da metade da tensão de saída de cada módulo, evidenciando o fato de que a célula multiplicadora permite aumento de ganho sem elevação dos esforços de tensão nos interruptores. Além disso, pode-se notar a operação em modo de carga parcial (PC), conforme critério de projeto, previamente estabelecido.

C. Validação da Operação em Malha Fechada

A operação do SCDBI também foi investigada em malha fechada, com modulação 3NL. Inicialmente os testes foram conduzidos empregando-se uma carga resistiva de 250 W ($R_o=195 \Omega$). O inversor foi posto a operar com carga nominal e submetido a um degrau de carga de $\pm 50\%$, conforme ilustra Figura 20. Observa-se que a tensão de saída responde rapidamente, evidenciando o comportamento adequado do controlador implementado.

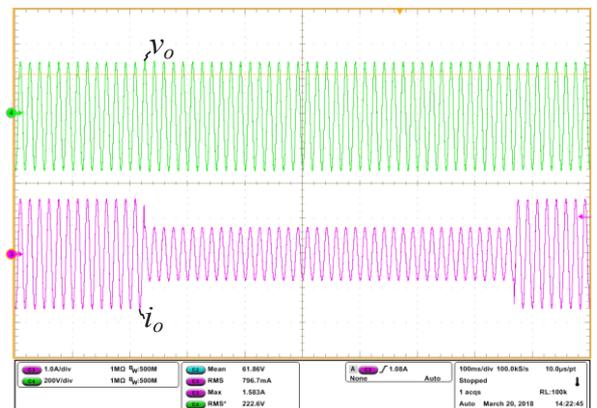


Fig. 20. Resultados experimentais - SCDBI - carga resistiva: degraus de carga de $\pm 50\%$: tensão de saída v_o (200 V/div), corrente i_o (1 A/div) e base de tempo (100 ms/div).

Em seguida, o inversor foi também testado ao alimentar uma carga indutiva de 244 VA e fator de deslocamento da ordem de 0,98 ($R_o=195 \Omega$, $L_o=100$ mH), conforme ilustra Figura 21. Novamente, a malha de controle comportou-se de maneira adequada, regulando a tensão de saída em cerca de 220 V com THD da ordem de 1,1%. Finalizando os testes, analisou-se o comportamento do inversor ao acionar uma carga não-linear de cerca de 204 VA e fator de crista de 2,4 ($R_o=600 \Omega$, $C_o=470 \mu\text{F}$, $L_o=8,8$ mH), conforme consta na

Figura 22. Sob tais circunstâncias o inversor apresenta tensão de saída de cerca de 220 V e THD da ordem de 6,1%.

O rendimento do inversor com modulação 3NL também foi avaliado, tendo sido obtido valor máximo de 90,1% em potência levemente superior à nominal (268 W), tal como ilustrado na Figura 23.

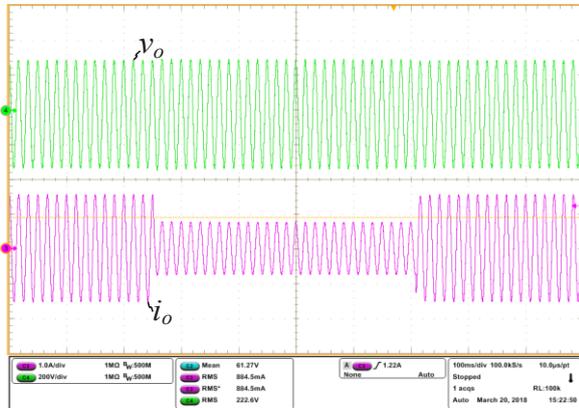


Fig. 21. Resultados experimentais - SCDBI - carga indutiva: degraus de carga de $\pm 50\%$: tensão de saída v_o (200 V/div), corrente i_o (1 A/div) e base de tempo (100 ms/div).

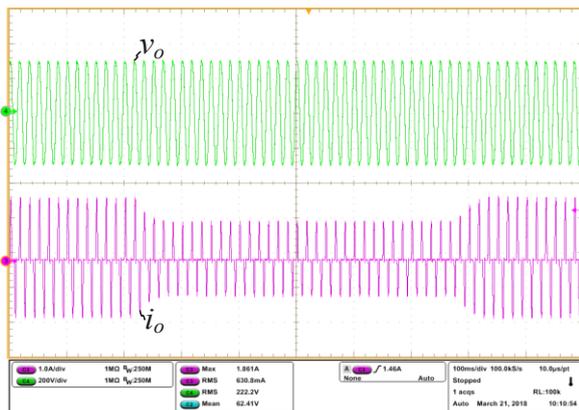


Fig. 22. Resultados experimentais - SCDBI - carga não-linear: degraus de carga de $\pm 50\%$: tensão de saída v_o (200 V/div), corrente i_o (1 A/div) e base de tempo (100 ms/div).

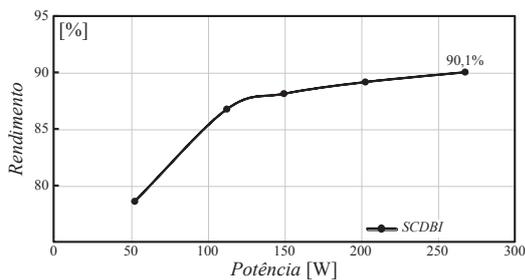


Fig. 23. Resultados experimentais: curva de rendimento: SCDBI.

D. Análise Comparativa

Nesta seção apresenta-se um estudo comparativo entre os conversores SCDBI e DBI (célula multiplicadora removida do protótipo), para que as vantagens do primeiro possam ser evidenciadas. Esforços de corrente de entrada, tensão sobre os interruptores, modulação e potência de saída foram mantidos idênticos em ambos os conversores, buscando-se uma comparação justa. A Figura 24 ilustra as tensões dos módulos v_a e v_b , além da tensão diferencial v_o do conversor

DBI, enquanto a tensão sobre seus interruptores é ilustrada na Figura 25. Nota-se que o valor máximo de tensão sobre o interruptor *boost* é de 226 V, ainda que a tensão de saída tenha metade do valor alcançado com o SCDBI.

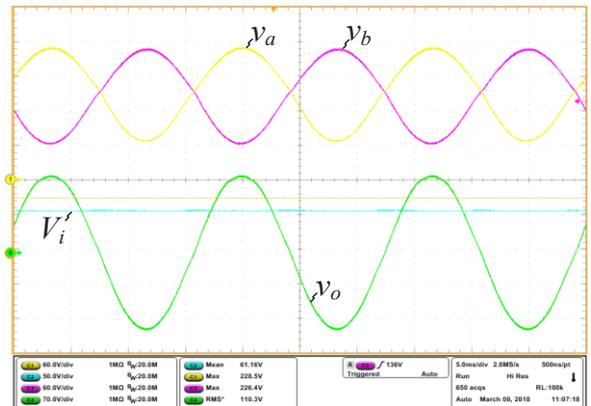


Fig. 24. Resultados experimentais - DBI: tensões dos módulos v_a e v_b (60 V/div), tensão de saída diferencial v_o (70 V/div) e tensão de entrada V_i (50 V/div); base de tempo (5 ms/div).

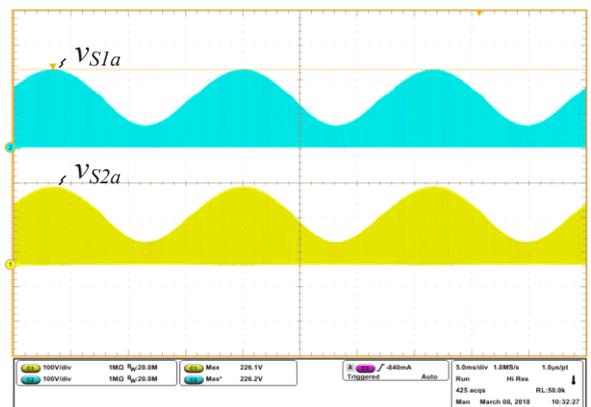


Fig. 25. Resultados experimentais - DBI: tensão sobre os interruptores v_{S1a} , v_{S2a} (100 V/div); base de tempo (5 ms/div).

A característica de rendimento do DBI em função do ganho é ilustrada na Figura 26. Ressalta-se que devido à elevação de tensão sobre os interruptores com o aumento do ganho, na prática não foi possível elevar a tensão de saída aos patamares encontrados com o SCDBI, dessa forma, a curva foi iniciada experimentalmente e concluída por simulação.

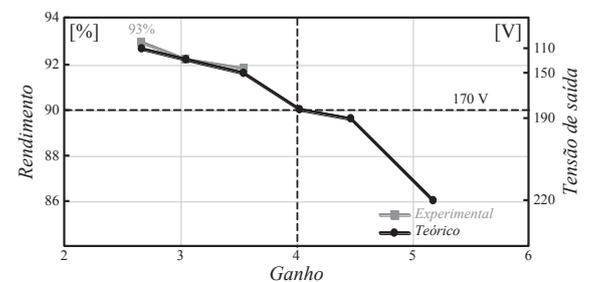


Fig. 26. Resultados experimentais: curva de rendimento: DBI.

Verifica-se que a elevação da razão cíclica para que ocorra incremento de ganho implica na degradação do rendimento do conversor DBI. Para tensões de saída superiores a 170 V, o DBI apresenta rendimento inferior à versão híbrida

(90,1%). Caso fosse possível atender a especificação de 220 V com o *DBI*, seu rendimento seria de cerca de 86%, tornando, assim, o *SCDBI* uma solução natural quando ganhos superiores a quatro vezes são necessários. A Figura 27 reúne as curvas de rendimento individualizadas para o *SCDBI*, *DBI* e célula multiplicadora.

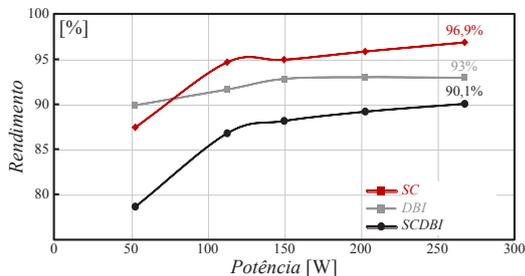


Fig. 27. Resultados experimentais: característica de rendimento do *SCDBI*, *DBI* e célula *SC*.

Por fim, a Figura 28 apresenta a distribuição teórica das perdas para os conversores híbrido e convencional.

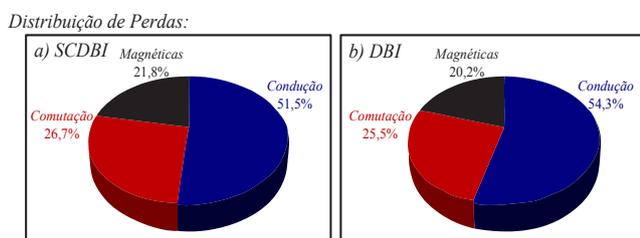


Fig. 28. Distribuição teórica das perdas: a) *SCDBI*, b) *DBI*.

Pode-se observar que a inclusão da célula multiplicadora propicia a elevação de ganho sem alterar, significativamente, a distribuição de perdas do conversor convencional.

VII. CONCLUSÕES

Neste artigo apresenta-se a análise estática e dinâmica do inversor elevador *SCDBI*. O artigo também contribui com uma técnica de linearização de ganho aplicada ao conversor *SCDBI* operando sob modulação 3 níveis, cujos principais benefícios são a redução da distorção harmônica da tensão de saída e a elevação do rendimento.

Resultados experimentais corroboraram a proposta e o estudo teórico apresentado.

O *SCDBI* oferece um desempenho adequado em relação à *THD*, ganho estático, esforços de tensão, resposta dinâmica e rendimento. O inversor é indicado para aplicações em *UPS*, energia renovável ou em casos onde seja necessária uma tensão CA maior que a tensão de *link* CC. A topologia apresenta-se especialmente vantajosa quando uma elevada relação de ganho é necessária.

AGRADECIMENTOS

Este trabalho foi financiado pela Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) e Programa de Bolsas Universitárias de Santa Catarina (UNIEDU) mantido pelo Fundo de Apoio à Manutenção e ao Desenvolvimento da Educação Superior (FUMDES).

REFERÊNCIAS

- [1] S. Kouro, J. I. Leon, D. Vinnikov, L. G. Franquelo, "Grid-Connected Photovoltaic Systems: An Overview of Recent Research and Emerging PV Converter Technology," IEEE Industrial Electronics Magazine, vol. 9, pp. 47-61, Mar. 2015.
- [2] R. O. Caceres, I. Barbi, "A boost DC-AC converter: analysis, design, and experimentation," IEEE Transactions on Power Electronics, vol. 14, pp. 134-141, Jan. 1999.
- [3] A. Kumar, P. Sensarma, "A four-switch single-stage single-phase buck-boost inverter," IEEE Transactions on Power Electronics, vol. 32, pp. 5282-5292, Jul 2017.
- [4] G. L. Piazza, I. Barbi, "New Step-Up/Step-Down DC-AC Converter," IEEE Transactions on Power Electronics, vol. 29, pp. 4512-4520, Sep. 2014.
- [5] A. Darwish, D. Holliday, S. Ahmed, A. M. Massoud, B. W. Williams, "A Single-Stage Three-Phase Inverter Based on Cuk Converters for PV Applications," IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 2, pp. 797-807, Dec. 2014.
- [6] M. Gao, M. Chen, C. Zhang, Z. Qian, "Analysis and Implementation of an Improved Flyback Inverter for Photovoltaic AC Module Applications," IEEE Transactions on Power Electronics, vol. 29, pp. 3428-3444, Jul. 2014.
- [7] F. Z. Peng, "Z-source inverter," IEEE Transactions on Industry Applications, vol. 39, pp. 504-510, Mar. 2003.
- [8] O. J. Moraka, P. S. Barendse, M. A. Khan, "Dead Time Effect on the Double-Loop Control Strategy for a Boost Inverter," IEEE Transactions on Industry Applications, vol. 53, pp. 319-326, Jan. 2017.
- [9] A. Ioinovici, "Switched-capacitor power electronics circuits," Circuits and Systems Magazine, IEEE, vol. 1, pp. 37-42, Oct. 2001.
- [10] T. B. Lazzarin, R. L. Andersen, G. B. Martins, I. Barbi, "A 600-W Switched-Capacitor AC-AC Converter for 220 V/110 V and 110 V/220 V Applications," Power Electronics, IEEE Transactions on, vol. 27, pp. 4821-4826, Dec. 2012.
- [11] K. Zou, M. J. Scott, J. Wang, "Switched-Capacitor-Cell-Based Voltage Multipliers and DC-AC Inverters," IEEE Transactions on Industry Applications, vol. 48, pp. 1598-1609, Sep. 2012.
- [12] C. K. Cheung, S. C. Tan, C. K. Tse, A. Ioinovici, "On Energy Efficiency of Switched-Capacitor Converters," IEEE Transactions on Power Electronics, vol. 28, pp. 862-876, Feb. 2013.
- [13] O. Abutbul, A. Gherlitz, Y. Berkovich, A. Ioinovici, "Step-up switching-mode converter with high voltage gain using a switched-capacitor circuit," IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications, vol. 50, pp. 1098-1102, Aug. 2003.
- [14] M. Evzelman, S. Ben-Yaakov, "Simulation of Hybrid Converters by Average Models," IEEE Transactions on Industry Applications, vol. 50, pp. 1106-1113, Mar. 2014.
- [15] J. C. Mayo-Maldonado, J. C. Rosas-Caro, P. Rapisarda, "Modeling approaches for DC-DC converters with

- switched capacitors," *IEEE Transactions on Industrial Electronics*, vol. 62, pp. 953-959, Feb. 2015.
- [16] B. Axelrod, Y. Berkovich, A. Ioinovici, "Hybrid switched-capacitor Cuk/Zeta/SePIC converters in step-up mode," in *2005 IEEE International Symposium on Circuits and Systems*, vol. 2, pp. 1310-1313, May 2005.
- [17] R. D. Middlebrook, "Transformerless DC-to-DC converters with large conversion ratios," *IEEE Transactions on Power Electronics*, vol. 3, pp. 484-488, Oct. 1988.
- [18] T. Umeno, K. Takahashi, I. Oota, F. Ueno, T. Inoue, "New switched-capacitor DC-DC converter with low input current ripple and its hybridization," in *Proc. of the 33rd Midwest Symposium on Circuits and Systems*, vol. 2, pp. 1091-1094, Aug. 1990.
- [19] M. Prudente, L. L. Pfitscher, G. Emmendoerfer, E. F. Romaneli, R. Gules, "Voltage Multiplier Cells Applied to Non-Isolated DC-DC Converters," *IEEE Transactions on Power Electronics*, vol. 23, pp. 871-887, Mar. 2008.
- [20] J. C. Rosas-Caro, J. M. Ramirez, F. Z. Peng, A. Valderrabano, "A DC-DC multilevel boost converter," *IET Power Electronics*, vol. 3, pp. 129-137, Jan. 2010.
- [21] G. V. Silva, R. F. Coelho, T. B. Lazzarin, "Switched capacitor boost inverter," in *Proc. of the 2016 IEEE 25th International Symposium on Industrial Electronics (ISIE)*, pp. 528-533, Jun. 2016.
- [22] G. V. Silva, R. F. Coelho, T. B. Lazzarin, "Switched-capacitor differential boost inverter: Static gain and generalized structure," in *Proc. of the 2016 12th IEEE International Conference on Industry Applications (INDUSCON)*, pp. 1-8, Nov. 2016.
- [23] W. Li and X. He, "Review of Nonisolated High-Step-Up DC/DC Converters in Photovoltaic Grid-Connected Applications," *IEEE Trans. Ind. Electron.*, vol. 58, pp. 1239-1250, Apr. 2011.
- [24] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, 2nd ed. New York: Kluwer Academic Publishers, 2004.
- [25] G. V. Silva, R. F. Coelho, T. B. Lazzarin, "State space modeling of a hybrid Switched-Capacitor boost converter," in *Proc. of the 2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC)*, pp. 1-6, Nov. 2015.
- [26] G. V. Silva, R. F. Coelho, T. B. Lazzarin, "Modelagem do Conversor Boost com Células a Capacitor Chaveado por Meio de um Conversor Equivalente de Ordem Reduzida," *Eletrônica de Potência, SOBRAEP Transactions*, vol. 22, pp. 288-297, Sep. 2017.
- [27] D. G. Holmes and T. A. Lipo, *Pulse Width Modulation for Power Converters: Principles and Practice*: John Wiley & Sons, 2003.
- [28] S. Ben-Yaakov, "Behavioral Average Modeling and Equivalent Circuit Simulation of Switched Capacitors Converters," *IEEE Transactions on Power Electronics*, vol. 27, pp. 632-636, Feb. 2012.
- [29] M. D. Vecchia, T. B. Lazzarin, I. Barbi, "Estudo de Conversores Estáticos CA-CA Monofásicos e Trifásicos Baseados no Princípio do Capacitor Chaveado," *Eletrônica de Potência (SOBRAEP)*, vol. 20, pp. 160-171, May 2015.
- [30] D. Cortes, N. Vazquez, J. Alvarez-Gallegos, "Dynamical Sliding-Mode Control of the Boost Inverter," *IEEE Transactions on Industrial Electronics*, vol. 56, pp. 3467-3476, Sep. 2009.
- [31] P. Sanchis, A. Ursaea, E. Gubia, L. Marroyo, "Boost DC-AC inverter: a new control strategy," *IEEE Transactions on Power Electronics*, vol. 20, pp. 343-353, Mar. 2005.
- [32] K. Jha, S. Mishra, A. Joshi, "High-Quality Sine Wave Generation Using a Differential Boost Inverter at Higher Operating Frequency," *IEEE Transactions on Industry Applications*, vol. 51, pp. 373-384, Jan. 2015.
- [33] R. Middlebrook, S. Cuk, "A general unified approach to modelling switching-converter power stages," in *Proc. of the Power Electronics Specialists Conference, 1976 IEEE*, pp. 18-34, Jun. 1976.
- [34] A. G. Yepes, F. D. Freijedo, J. Doval-Gandoy, Ó. Lopez, J. Malvar, P. Fernandez-Comesaña, "Correction to "Effects of Discretization Methods on the Performance of Resonant Controllers" [Jul 10 1692-1712]," *IEEE Transactions on Power Electronics*, vol. 27, pp. 4976-4976, Dec. 2012.

DADOS BIOGRÁFICOS

Gilberto Valentim Silva nasceu em Florianópolis, Santa Catarina, em 1968. É Engenheiro Eletricista (1992) e possui Mestrado (1994) em Engenharia pela Universidade Federal de Santa Catarina - UFSC. Gilberto é professor do Departamento de Eletrotécnica no Instituto Federal de Educação, Ciência e Tecnologia de Santa Catarina - IFSC, desde 1995. Atualmente é aluno de doutorado no Instituto Eletrônica de Potência / UFSC e seus interesses incluem conversores a capacitor chaveado, inversores, modelagem e simulação de conversores chaveados.

Jéssika Melo de Andrade nasceu em Florianópolis, Brasil, em julho de 1994, se formou em Sistemas Eletrônicos no Instituto Federal de Santa Catarina (IFSC) em Florianópolis, no ano de 2015. Recebeu o título de Mestre em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC) em Florianópolis, no ano de 2018. Atualmente é aluna de doutorado em engenharia elétrica no Instituto de Eletrônica de Potência na UFSC. Seus interesses incluem modelagem e controle aplicados à eletrônica de potência, conversores/inversores com células de ganho, energia renovável e áreas afins.

Roberto Francisco Coelho nasceu em Florianópolis, em agosto de 1982. Recebeu o título de Engenheiro Eletricista, Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina, Florianópolis, SC, Brasil, em 2006, 2008 e 2013, respectivamente. Atualmente é professor do Departamento de Engenharia Elétrica e Eletrônica da mesma instituição, onde desenvolve trabalhos relacionados ao processamento de energia proveniente de fontes renováveis e ao controle e estabilidade de microrredes. Prof. Roberto é membro da SOBRAEP e do *IEEE*.

Telles Brunelli Lazzarin nasceu em Criciúma, Santa Catarina, Brasil, em 1979. Recebeu o grau de Engenheiro Eletricista, Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC), Florianópolis, Brasil, em 2004, 2006 e 2010, respectivamente. Atualmente é professor no Departamento de Engenharia Elétrica e Eletrônica da UFSC. A área de

concentração do Prof. Telles é em eletrônica de potência, com ênfase em energias renováveis (principalmente eólica de pequeno porte), inversores de tensão e conversores estáticos a capacitor chaveado. Prof. Telles é membro da SOBRAEP e do *IEEE*.