

FONTE DE ALIMENTAÇÃO CC-CC 0-50V/0-10A EM PONTE COMPLETA COM CONTROLE POR DESLOCAMENTO DE FASE E COMUTAÇÃO ZVS

Marcelo Brunoro

Serviço Nacional de Aprendizagem Industrial - SENAI
Centro de Educação e Tecnologia
"Arivaldo Fontes" - CENATEC
Vitória - ES - Brasil - Tel: (027) 325.0255
E-Mail: ctnndi@es.senai.br

José Luiz F. Vieira

Universidade Federal do Espírito Santo
Departamento de Engenharia Elétrica - LEPAC
CP: 01-90119060-970 - Vitória - ES - Brasil
Tel: (027) 335.2699 - Fax: (027) 335.2650
E-Mail: j.vieira@ele.ufes.br

Resumo - Este artigo apresenta uma fonte chaveada cc-cc de alto desempenho projetada para produzir uma saída ajustável em tensão e corrente. A fonte proposta é baseada numa versão modificada do conversor cc-cc em ponte completa com comutação sob tensão nula e controle por deslocamento de fase. Foi incorporado indutores auxiliares para proporcionar comutação sob tensão nula em toda faixa de variação de carga, bem como um circuito para o grampeamento da tensão dos diodos do retificador de saída. O estágio de controle utiliza duas malhas operando em cascata. A malha mais interna mantém a corrente de saída regulada, enquanto a malha externa mantém constante a tensão de saída, num valor especificado, independente das variações de carga e da tensão de entrada. Para obter um conversor de alta confiabilidade, o circuito de controle foi implementado usando-se somente dois CIs. O regulador por deslocamento de fase CI UC3875 gera os sinais de comando para os MOSFETs. Os controladores das malhas de tensão e corrente foram implementados usando o CI TL074. A análise teórica e os resultados experimentais foram obtidos para uma fonte chaveada 0-50V/0-10A operando em 100kHz.

Abstract - This paper presents a high performance dc-dc switching mode power supply designed to provide an adjustable voltage and current output. The proposed power supply is based on a modified version of the full-bridge phase-shift dc-dc converter, which incorporates commutation auxiliary inductors to provide zero voltage switching for the entire load range, as well as a commutation aid circuit to clamp the output diode voltage. The control strategy is based on two control loops operating in cascade mode. The inner loop maintains a regulated output current, whereas the external voltage loop keeps the regulated output voltage, independently of load changes and input voltage variations. To obtain a high reliability converter, the control circuit has been implemented using just two ICs. The phase-shift regulator UC3875 IC generates the gate drive signal to the MOSFETs. The control loop regulators are implemented using the TL074 IC. Theoretical analysis and experimental results have been obtained for a 0-50V/0-10A power supply operating at 100kHz.

I. INTRODUÇÃO

Esforços têm sido realizados para substituir as fontes de alimentação convencionais por fontes chaveadas ("SMPS"). As fontes chaveadas operando em alta frequência proporcionam baixo peso e volume. Entretanto, para se obter alto desempenho, a técnica de comutação sob tensão nula ("ZVS") vem sendo utilizada [1].

Para altos níveis de potência o conversor cc-cc em ponte completa com comutação sob tensão nula e controle por deslocamento de fase parece ser uma escolha atrativa, uma vez que ele propicia alta eficiência com baixas interferências eletromagnéticas [2,3,4,5]. Além da operação em alta

frequência, este conversor incorpora vantagens de baixas perdas por condução [11].

Várias estratégias tem sido propostas na literatura para superar algumas desvantagens deste conversor. A oscilação e a sobretensão que ocorrem nos diodos retificadores de saída podem ser reduzidas usando um circuito de grampeamento [3,5,6,7,11]. A limitação da faixa de variação da carga que garante comutação sob tensão nula pode ser estendida usando as técnicas propostas em [8,9,10,16].

Este artigo apresenta uma fonte chaveada ajustável em tensão e corrente, baseada em um conversor cc-cc em ponte completa com comutação "ZVS". A utilização do controle por deslocamento de fase permite ajustar a tensão (0-50V) e a corrente (0-10A) de saída. O diagrama de blocos da fonte chaveada ajustável é mostrado na Fig. 1.

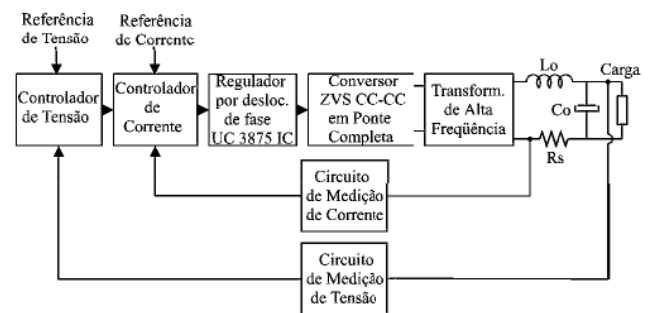


Fig. 1- Diagrama de blocos da fonte chaveada ajustável em tensão e corrente.

II. DIAGRAMA DO ESTÁGIO DE POTÊNCIA

O diagrama do estágio de potência da fonte chaveada ajustável é mostrado na Fig. 2. Trata-se de um conversor cc-cc de alto desempenho baseado no conversor "FB-ZVS-PWM" [2,3,4].

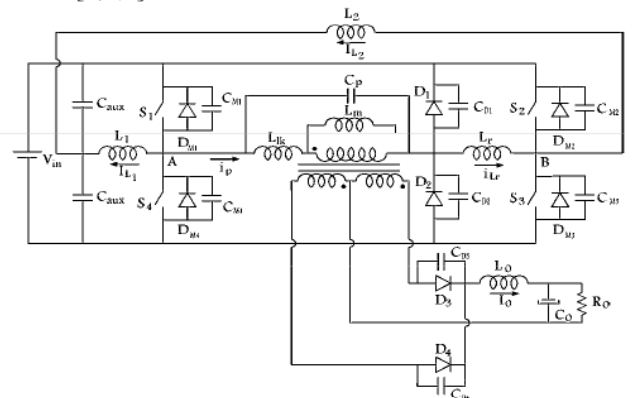


Fig. 2 - Diagrama do estágio de potência da fonte chaveada.

Para reduzir as oscilações e a sobretensão que ocorrem nos diodos retificadores de saída, este conversor utiliza o circuito de grampeamento proposto em [5,11]. Além disso, para proporcionar comutação “ZVS” em toda faixa de carga, com baixa corrente de magnetização, indutores auxiliares de comutação foram incluídos [9].

O circuito de comando dos MOSFETs utiliza o conceito de tiristor dual [12], e é mostrado dentro das linhas tracejadas da Fig. 15. Este método evita que uma chave seja ligada antes que sua tensão reduza até próximo de zero. Portanto o circuito do tiristor dual adapta o tempo morto de cada braço, de forma a garantir comutação “ZVS”. Logo, isto requer energia suficiente armazenada nos elementos magnéticos para descarregar as capacitâncias intrínsecas das chaves. Além disso, os braços do conversor são protegidos contra curto-circuito, aumentando a confiabilidade do conversor [9].

A. Princípio de Operação

Este conversor opera com controle por deslocamento de fase. Este método de controle proporciona tensão em três níveis entre os pontos médios dos braços do conversor.

As comutações dos braços ocorrem sob condições diferentes. A comutação do braço esquerdo leva o conversor do estágio de transferência de potência (estágio ativo) para o estágio de roda livre (estágio passivo). A fonte de corrente de saída refletida ao primário do transformador I_0' assegura a descarga linear das capacitâncias intrínsecas das chaves. O indutor auxiliar L_1 foi incluído para garantir comutação “ZVS” principalmente para a operação a vazio.

A comutação do braço direito é realizada com a fonte de corrente de saída curto-circuitada pelos diodos de saída. Esta comutação leva o conversor do estágio passivo para o ativo. Deste modo, a energia disponível para realizar esta comutação é armazenada em L_r e no indutor auxiliar L_2 . Introduzindo o indutor auxiliar L_2 a comutação “ZVS” é assegurada desde a vazio até a plena carga, com baixos valores de L_r . Para valores elevado de L_r , o aumento e redução da corrente neste indutor provoca uma redução na razão cíclica disponível no primário do transformador [4,9].

B. Etapas de Operação

Um meio-ciclo de operação do conversor pode ser descrito por sete etapas. Os circuitos equivalentes destas etapas estão mostradas na Fig. 3. De modo a simplificar a análise as seguintes considerações foram feitas:

- o modelo do MOSFET é formado por uma chave ideal com baixa queda de tensão durante a condução;
- o modelo do diodo é um diodo ideal com baixa queda de tensão durante a condução e uma capacitância constante;
- o modelo do transformador é representado por um transformador ideal com uma indutância de dispersão e uma capacitância parasita. A indutância de magnetização é grande o suficiente e sua corrente é desprezível;
- a indutância de dispersão L_{lk} apresenta um baixo valor, que é bem menor do que a indutância ressonante L_r ;
- os indutores auxiliares de comutação são considerados como fontes de corrente durante a comutação. Uma vez que suas indutâncias são bem maiores que L_r e L_{lk} . Exceto para

os pequenos intervalos de comutação, as correntes nos indutores auxiliares não causam efeito na operação do conversor. Portanto, elas podem ser omitidas nos circuitos equivalentes das etapas de operação.

Antes do instante t_0 , a corrente de saída I_0 estava em roda-livre através dos diodos de saída D_3 e D_4 , com a corrente em D_4 muito maior que a corrente de D_3 . Além disso, a corrente no primário do transformador estava em roda-livre através de S_1 , D_{M1} , S_2 e D_1 . O diodo D_1 estava conduzindo a diferença entre a corrente de L_r (i_{Lr}) e a corrente de primário do transformador (i_p).

1ª Etapa (t_0, t_1) - comutação ressonante do braço direito: no instante t_0 , S_2 é desligada, $v_{CM3} = V_{in}$, e $i_{Lr} = I_0'$. Durante esta etapa v_{CM2} , v_{CM3} e i_{Lr} variam de forma ressonante. Como I_0 está em roda-livre através de D_3 e D_4 , a comutação é garantida pela energia armazenada em L_r e L_2 . Esta etapa termina no instante t_1 , quando v_{CM3} chega a zero, i_{Lr} torna-se igual a i_p , e D_1 é bloqueado.

2ª Etapa (t_1, t_2) - decrescimento linear de i_{Lr} e i_p : no instante t_1 , D_{M3} inicia sua condução, somente após isto, S_3 é ligada com tensão nula. Durante esta etapa i_{Lr} e i_p decrescem linearmente, I_0 é mantida em roda-livre através de D_3 e D_4 , e existe uma pequena ressonância entre C_{D1} , C_{D2} , C_r e L_{lk} , que pode ser desprezada. No final desta etapa i_{Lr} e i_p chegam a zero, e as correntes através de D_3 e D_4 atingem o mesmo valor.

3ª Etapa (t_2, t_3) - crescimento linear de i_{Lr} e i_p : durante esta etapa i_{Lr} e i_p aumentam linearmente através de S_1 e S_3 , e I_0 é ainda mantida em roda-livre através de D_3 e D_4 . A pequena ressonância mencionada na 2ª etapa pode ser também desprezada. Entretanto, v_{CD2} pode ser considerada igual a V_{in} . No fim desta etapa i_{Lr} e i_p tornam-se iguais a I_0' , e a corrente em D_4 torna-se zero.

4ª Etapa (t_3, t_4) - crescimento ressonante de v_{Cp} e v_{CD1} : durante esta etapa v_{Cp} , v_{CD1} , v_{CD2} e i_{Lr} variam de forma ressonante. Devido a esta ressonância, i_{Lr} aumenta ultrapassando a $i_p = I_0'$. Começa a haver transferência de potência de V_{in} para a carga, através de S_1 , S_3 e D_3 . O processo de recuperação reversa de D_4 é iniciado, e sua tensão aumenta até atingir a tensão total do secundário. Esta etapa termina em t_4 , quando $v_{Cp} = V_{in}$ e v_{CD2} atinge zero.

5ª Etapa (t_4, t_5) - transferência de potência: durante esta etapa, a potência da fonte V_{in} é transferida para a carga através de S_1 , S_3 e D_3 . O diodo de grampeamento D_2 conduz a diferença entre i_{Lr} e i_p . Devido ao processo de recuperação reversa de D_4 , esta tensão apresenta uma oscilação causada por C_{D4} e L_{lk} . Como a tensão do primário do transformador é grampeada em V_{in} , v_{CD4} é grampeada na tensão total de secundário.

6ª Etapa (t_5, t_6) - comutação linear do braço esquerdo: no instante t_5 , S_1 é desligada. Durante esta etapa v_{CM1} , v_{CM4} e v_{Cp} variam linearmente devido a presença de I_0' e i_{L1} . A corrente i_{Lr} é mantida em roda-livre através de S_3 e D_2 . A tensão v_{CD4} , e a corrente i_p variam de forma ressonante por causa de C_{D4} e L_{lk} . No final desta etapa, v_{CM4} e v_{CD4} chegam a zero.

7ª Etapa (t_6, t_7) - etapa de roda-livre: no instante t_6 , D_{M4} inicial sua condução e, somente após isto, S_4 é ligada com tensão zero. Durante esta etapa I_0 está em roda livre através de D_3 e D_4 , com a corrente de D_3 muito maior que a corrente de D_4 . Além disso, i_p está em roda-livre através de S_4 , D_{M4} , S_3 e D_2 . O diodo de grampciamento D_2 está conduzindo a diferença entre i_{Lr} e i_p .

As principais formas de onda, juntamente com as tensões de comando das chaves, são mostradas na Fig. 4.

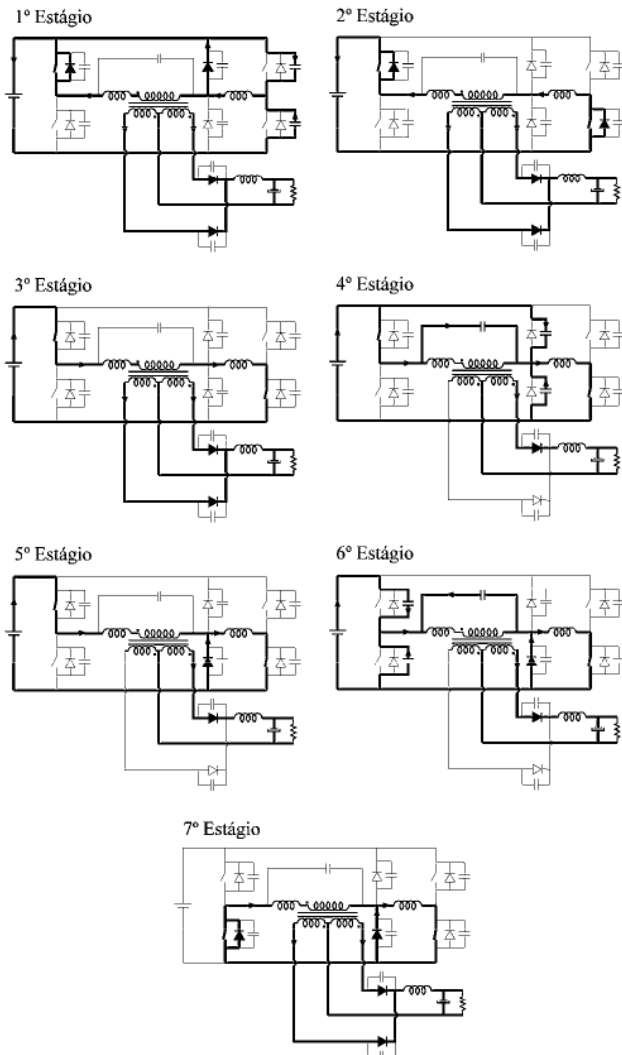


Fig. 3 - Etapas de operação.

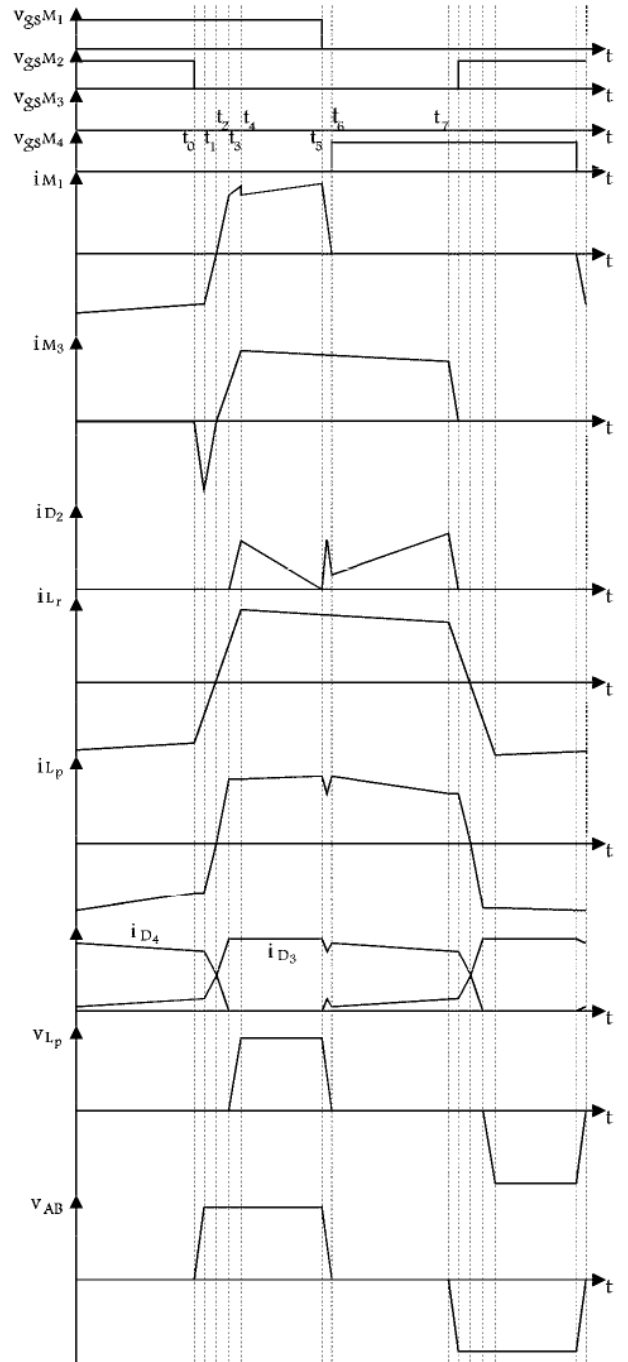


Fig. 4 - Principais formas de onda do conversor.

C. Análise das Comutações

C.1 - Comutação ressonante do braço direito

Esta comutação sempre ocorre quando a fonte de corrente de saída está curto-circuitada pelos diodos de saída. Deste modo, a energia disponível para realizar a comutação está armazenada em L_r e L_2 . Esta análise pode ser feita baseada no circuito simplificado mostrado na Fig. 5, em que I_0' está em roda livre através da ponte de diodos equivalente, e L_2 foi considerada uma fonte de corrente. Inicialmente, $v_{Cr} = V_{in}$ e $i_{Lr} = -I_0'$. Durante esta comutação v_{Cr} e i_{Lr} variam de forma ressonante até v_{Cr} se tornar igual a zero.

As equações relevantes, válidas para $|i_{Lr}(t)| \leq I_0'$, são:

$$v_{Cr}(t) = V_{in} - \sqrt{\frac{L_r}{C_r}} (I_0' + I_{L_2}) \text{sen } \omega_0 t \quad (1)$$

$$i_{Lr}(t) = I_{L_2} - (I_0' + I_{L_2}) \text{cos } \omega_0 t \quad (2)$$

onde:

$$\omega_0 = 1/\sqrt{L_r C_r} \text{ é a frequência angular de ressonância} \quad (3)$$

$$C_r = C_{M1} + C_{M4} = C_{M2} + C_{M3} \text{ é a capacitância ressonante} \quad (4)$$

Como pode ser visto na Fig. 5, enquanto i_{Lr} é negativa esta corrente é somada a I_{L2} , definindo a corrente de descarga de C_r . Portanto, para determinar o valor de I_{L2} , que assegure comutação “ZVS” para toda a faixa de carga, as seguintes condições devem ser observadas:

- 1) $I_0' < I_{L2}$: como o máximo valor que i_{Lr} atinge é I_0' , o qual é menor que I_{L2} , haverá sempre uma corrente resultante disponível para descarregar C_r . Quando i_{Lr} torna-se positivo ela não mais contribui para descarregar C_r ;
- 2) $I_0' \geq I_{L2}$: neste caso, deve-se garantir que a comutação se complete antes i_{Lr} se torne igual I_{L2} . A partir deste instante, a corrente resultante não mais atua descarregando C_r . O caso mais crítico ocorre quando $I_0' = I_{L2}$. Esta condição pode ser verificada pelas formas de onda mostradas na Fig. 6. Para $i_{Lr}(t) = I_0'$ e $I_{L2} = I_0'$, e de (2) resulta: $\omega_0 t = \pi / 2$. De (1) para $v_{Cr}(t) = 0$, obtém-se o valor de I_{L2} que garante comutação “ZVS” para toda faixa de carga:

$$I_{L2} \geq \frac{V_{in}}{2 \cdot \sqrt{\frac{L_r}{C_r}}} \quad (5)$$

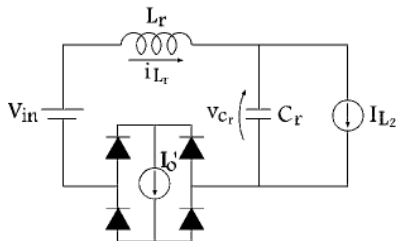


Fig. 5 - Circuito simplificado da comutação do braço direito.

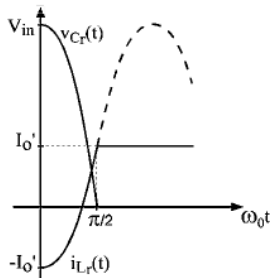


Fig. 6 - Comutação do braço direito para $I_0' = I_{L2}$.

C.2 - Comutação do Braço Esquerdo

Esta comutação sempre ocorre quando I_0' está ativo, o que provoca um aumento linear de v_C . A fonte de corrente I_{L1} assegura a descarga de C_r principalmente para $I_0' = 0$. Esta análise pode ser feita baseada no circuito da Fig. 7.

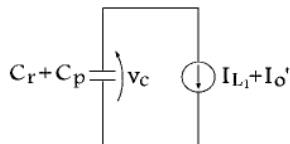


Fig. 7 - Circuito simplificado da comutação do braço esquerdo.

O valor de I_{L1} pode ser estabelecido com o objetivo de descarregar $C_r + C_p$ num tempo especificado Δt_1 , como:

$$I_{L1} \geq \frac{(C_r + C_p) \cdot V_{in}}{\Delta t_1} \quad (6)$$

A estrutura de controle, mostrada pelo diagrama de blocos da Fig. 8, foi desenvolvida para permitir que o conversor cc-cc opere como uma fonte de alimentação no modo tensão (fonte de tensão), ou no modo corrente (fonte de corrente). Para isto, adotou-se uma estrutura composta por duas malhas de controle que operam em cascata. Esta estratégia possibilita o ajuste e a regulação, de forma individualizada, da tensão e da corrente na saída do conversor.

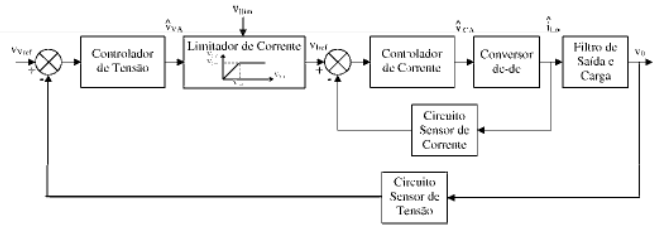


Fig. 8 - Diagrama de blocos do estágio de controle.

Quando a corrente do indutor do filtro de saída é menor do que o valor definido pelo limitador de corrente (correspondendo à tensão v_{lim}), o conversor cc-cc opera como uma fonte de tensão. Nesta condição as duas malhas de controle operam em cascata, e o controlador de tensão define a referência de corrente. Além disso, o conversor cc-cc pode operar como uma fonte de corrente para valores de corrente do indutor do filtro de saída maiores que o limite de corrente. Neste caso, somente a malha interna de corrente está ativada.

A. Malha de Corrente

O estágio de controle usa uma malha interna rápida para manter a corrente de saída regulada num valor de referência (correspondendo à tensão v_{ref}). O limitador de corrente assegura a operação do conversor como uma fonte de corrente ajustável. Conseqüentemente, a corrente de saída segue o valor definido pelo limitador de corrente (v_{lim}).

O estágio de potência do conversor cc-cc pode ser considerado como um conversor “Buck” para a análise de controle. Por esta razão, a malha de corrente pode ser representada pelo circuito equivalente mostrado na Fig. 9.

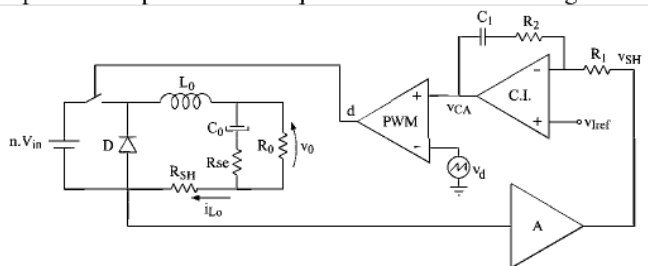


Fig. 9 - Circuito equivalente da malha de corrente.

A taxa de variação finita de i_{Lr} reduz a razão cíclica da tensão do secundário, que pode ser expressa como [14]:

$$D_{eff} = D - \Delta D \quad (7)$$

$$\Delta D = \frac{4nf_s L_r}{V_{in}} \left(I_{Lo} - \frac{V_o}{4f_s L_o} (1-D) \right) \quad (8)$$

onde D é a razão cíclica da tensão do primário do transformador definida pelo circuito de controle, ΔD é a perda de razão cíclica devido à taxa de variação finita (crescimento e decrescimento) da corrente do primário do transformador, $n = N_s/N_p$ é a relação de transformação do transformador, V_{in} e V_o são as tensões de entrada e saída, f_s é a frequência de chaveamento, I_{Lo} é a corrente do indutor do filtro de saída e L_o é a indutância do filtro de saída.

A análise de pequenos sinais é realizada considerando uma pequena componente de perturbação ca sobre o valor de regime permanente das variáveis do conversor. Portanto, a razão cíclica efetiva pode ser escrita como:

$$d_{eff} = D_{eff} - \hat{d}_{eff} \quad (9)$$

onde d_{eff} é a razão cíclica efetiva da tensão do secundário do transformador, D_{eff} é a componente cc de d_{eff} e \hat{d}_{eff} é a perturbação de pequeno sinal de d_{eff} .

Baseado na análise de pequenos sinais e no modelamento de valores médios apresentado em [14] pode-se obter, para V_{in} constante, um circuito simplificado de pequenos sinais para o conversor cc-cc operando no modo contínuo de condução. Este circuito simplificado, mostrado na Fig. 10, foi desenvolvido assumindo que a variação total de d_{eff} é dada por:

$$\hat{d}_{eff} = \hat{d} - \hat{d}_i \quad (10)$$

onde:

$$\hat{d}_i = -\frac{R_d}{nV_{in}} \hat{i}_{Lo} \quad (11)$$

$$R_d = 4n^2 f_s L_r \quad (12)$$

\hat{d} é uma perturbação de pequeno sinal da razão cíclica D , \hat{d}_i é o efeito da modulação da razão cíclica de d_{eff} devido à variação da corrente do indutor do filtro de saída, e R_d é uma reatância equivalente.

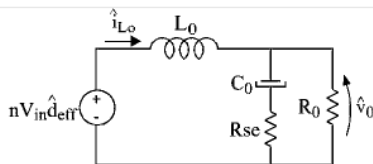


Fig. 10 – Circuito simplificado do modelo de pequenos sinais.

A função de transferência de pequenos sinais, obtida da Fig. 10 é:

$$\frac{\hat{i}_{Lo}(s)}{\hat{d}_{eff}(s)} = \frac{nV_{in}}{R_o} \cdot \frac{1 + sC_o(R_o + R_{se})}{s^2 L_o C_o \left(1 + \frac{R_{se}}{R_o} \right) + s \left[\frac{L_o}{R_o} + R_{se} C_o \right] + 1} \quad (13)$$

substituindo (10) e (11) em (13) resulta em:

$$\frac{\hat{i}_{Lo}(s)}{\hat{d}(s)} = \frac{nV_{in}}{R_o} \cdot \frac{1 + sC_o(R_o + R_{se})}{s^2 L_o C_o \left(1 + \frac{R_{se}}{R_o} \right) + s \left[\frac{L_o}{R_o} + R_{se} C_o + R_d C_o \left(1 + \frac{R_{se}}{R_o} \right) \right] + \frac{R_{se}}{R_o} + 1} \quad (14)$$

Para modulação por largura de pulso direto (“direct duty cycle PWM”) da Fig. 9, a função de transferência de pequenos sinais $\hat{d}(s)/\hat{v}_{CA}(s)$ é dada por [12]:

$$\frac{\hat{d}(s)}{\hat{v}_{CA}(s)} = \frac{1}{V_d} \quad (15)$$

onde a tensão de controle v_{CA} é a saída do controlador de corrente, que consiste de uma componente cc e uma perturbação de pequeno sinal $\hat{v}_{CA}(s)$, e V_d é o valor máximo da forma de onda dente-de-serra v_d .

A malha de corrente pode ser representada pelo diagrama de blocos da Fig. 11, de onde pode-se obter a seguinte função de transferência:

$$\frac{\hat{v}_{SH}(s)}{\hat{v}_{CA}(s)} = \frac{A \cdot R_{SH} \cdot \hat{i}_{Lo}(s)}{V_d \cdot \hat{d}(s)} \quad (16)$$

onde:

$$\hat{v}_{SH}(s) = A \cdot R_{SH} \cdot \hat{i}_{Lo}(s) \quad (17)$$

é a perturbação de pequeno sinal da tensão amplificada v_{SH} , R_{SH} é a resistência “shunt” e A é o ganho do amplificador diferencial de tensão.

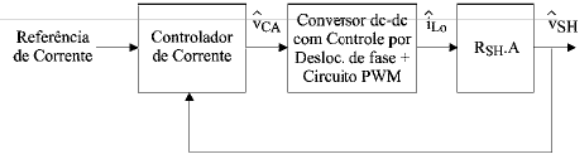


Fig. 11 – Diagrama de blocos da malha de corrente.

O controlador PI da malha de corrente apresenta a seguinte função de transferência de pequenos sinais:

$$\frac{\hat{v}_{CA}(s)}{\hat{v}_{SH}(s)} = \frac{R_2}{R_1} \cdot \frac{s + 1/R_2 C_1}{s} \quad (18)$$

Portanto, a função de transferência total à malha aberta de corrente $T_{OL}(s)$ é obtida da Fig. 11, multiplicando-se (16) e (18).

Os parâmetros do controlador PI podem ser encontrados seguindo o procedimento de projeto descrito em [12] ou pelo uso do método descrito em [15]. Entretanto, para usar o diagrama de Bode para determinar a compensação apropriada à malha fechada de corrente, a frequência de cruzamento de $T_{OL}(s)$ deve ser muito menor que a frequência de chaveamento. Isto pode ser assegurado assumindo:

$$f_{Icross} = \frac{f_s}{10} \quad (19)$$

onde a frequência de cruzamento f_{Icross} é a frequência em que o ganho de $T_{OL}(s)$ se torna igual a 1 (0 dB).

A margem de fase de $T_{OL}(s)$ em f_{Icross} determina a resposta transitória da corrente do indutor do filtro de saída. Geralmente, uma margem de fase maior que 45° é usada para se obter o desempenho transitório satisfatório para a malha fechada de corrente.

O ângulo de fase do controlador PI da malha de corrente em f_{Icross} é dado por:

$$\phi_c = PM - \phi_1 - 180^\circ \quad (20)$$

Para determinar o controlador PI da malha de corrente é necessário conhecer os valores de f_{Icross} , G_1 , ϕ_1 e da

capacitância C_1 do controlador PI. Portanto, as resistências do controlador PI podem ser obtidas por:

$$R_1 = G_1 \cdot R_2 \quad (21)$$

$$R_2 = \frac{1}{2\pi f_{\text{cross}} \cdot C_1 \cdot \text{tg}(-\phi_c)} \quad (22)$$

B. Malha de Tensão

A malha externa é responsável por manter a tensão de saída regulada, em um valor de referência. Quando o conversor cc-cc opera como uma fonte de tensão ajustável, a tensão de saída segue a referência de tensão (V_{Vref}).

A análise e o projeto da malha de tensão podem ser feitos de maneira simples, desde que ela esteja separada dinamicamente da malha de corrente. Isto pode ser garantido fazendo:

$$f_{\text{Vcross}} = \frac{f_{\text{Icross}}}{10} \quad (23)$$

onde f_{Vcross} é a frequência de cruzamento da função de transferência total à malha aberta de tensão.

Conseqüentemente, a função de transferência à malha fechada de corrente pode ser considerada como um simples ganho pela malha de tensão, que é dada por:

$$\frac{\hat{i}_{L_o}(s)}{\hat{v}_{VA}(s)} = \frac{1}{A \cdot R_{SH}} \quad (24)$$

O estágio de potência do conversor cc-cc pode ser representado pelo circuito equivalente mostrado na Fig. 12, do qual se obtém-se a seguinte função de transferência:

$$\frac{\hat{v}_o(s)}{\hat{i}_{L_o}(s)} = R_0 \frac{C_0 \cdot R_{se} \cdot s + 1}{C_0(R_0 + R_{se})s + 1} \quad (25)$$

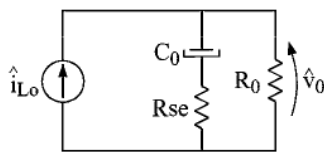


Fig. 12 - Circuito equivalente do modelo.

A malha de tensão pode ser representada pelo diagrama de blocos mostrado na Fig. 13, do qual pode-se obter:

$$\frac{\hat{v}_o(s)}{\hat{v}_{VA}(s)} = \frac{R_0}{A \cdot R_{SH}} \cdot \frac{C_0 \cdot R_{se} \cdot s + 1}{C_0(R_0 + R_{se})s + 1} \quad (26)$$

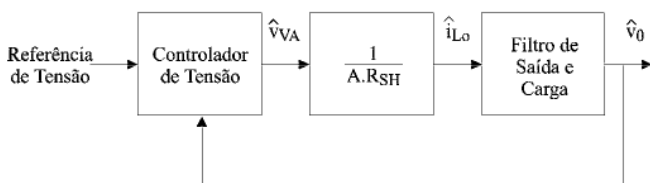


Fig. 13 - Diagrama de blocos da malha de tensão.

Como pode ser observado pela Fig. 13, a realimentação de tensão é feita de forma unitária, ou seja, a tensão de saída é introduzida diretamente no somador do controlador de tensão. Este tipo de realimentação pode ser implementada pelo circuito mostrado na Fig. 14. A vantagem desta configuração, é que o controlador de tensão trabalha com ganhos cc menores (relação entre as resistências do controlador). Isto se deve ao fato de, não havendo atenuação no valor alternado da tensão de saída, o ganho do controlador de tensão não precisa compensar esta atenuação.

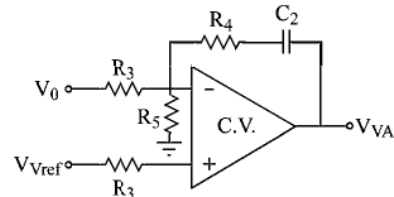


Fig. 14 - Diagrama do controlador de tensão.

O circuito da Fig. 14 amplifica somente o nível alternado da tensão V_0 . Entretanto, requer o uso de um divisor de tensão, formado pelos resistores R_3 e R_5 , para adequar o nível contínuo da tensão de saída ao nível da tensão V_{Vref} . O valor da resistência R_5 é determinado pela seguinte equação:

$$R_5 = \frac{V_{\text{Vref}}}{V_0 - V_{\text{Vref}}} \cdot R_3 \quad (27)$$

A função de transferência à malha aberta de tensão pode ser obtida a partir das equações (22) e (23).

A função de transferência do controlador PI de tensão é dado por:

$$\frac{\hat{v}_{VA}(s)}{\hat{v}_0(s)} = \frac{R_4}{R_3} \frac{s + 1/R_4 C_2}{s} \quad (28)$$

Usando o mesmo procedimento descrito para a malha de corrente, pode-se determinar os parâmetros do controlador PI de tensão.

O estágio de controle foi implementado usando somente dois CIs. O regulador por deslocamento de fase CI UC3875 gera os sinais de comando para os MOSFETs. Os controladores das malhas de tensão e corrente foram implementados pelo CI TL074. O circuito completo da malha de controle é mostrado na Fig. 15.

IV. EXEMPLO DE PROJETO E RESULTADOS EXPERIMENTAIS

Um protótipo de laboratório foi construído para atender as seguintes especificações:

- tensão de entrada: 220V \pm 10% cc;
- tensão de saída: 0-50V cc;
- corrente de saída: 0-10A cc;
- frequência de chaveamento: 100kHz.

Assumindo: $\Delta D=0,12$, $N_p/N_s=3$, $I_{L0}=10A$, $V_{in(min)}=198V$ e $D_{(min)} = 0$, de (8) resulta: $L_r=15,56\mu H$, desconsiderando $3\mu H$ de indutância de dispersão, (18 espiras no núcleo EE 30/14 Thornton). Para $C_r=800pF$, de (5) resulta: $I_{L2}=0,73A$ e para $\Delta t_1=300ns$ e $C_p=200pF$, de (6) resulta: $I_{L1}=0,73A$.

Os principais parâmetros e componentes do estágio de potência são:

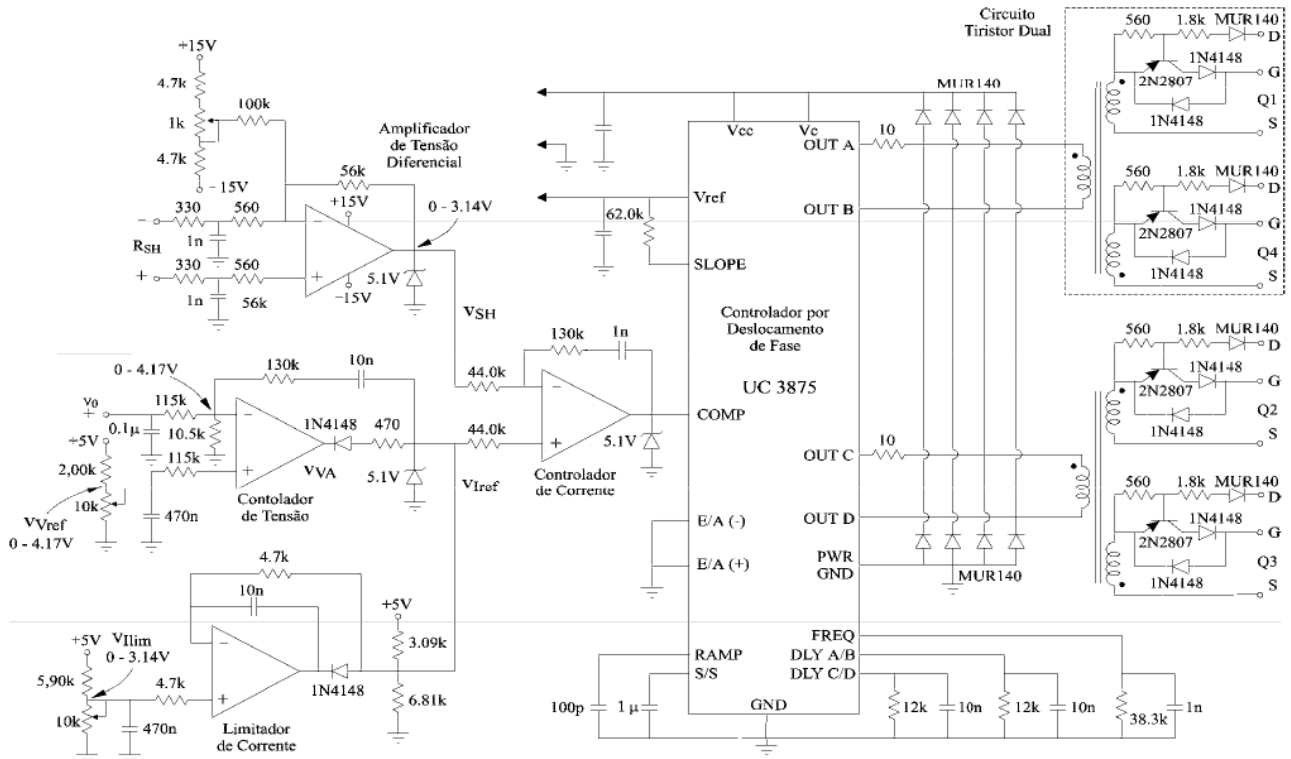


Fig. 15 - Diagrama de controle completo.

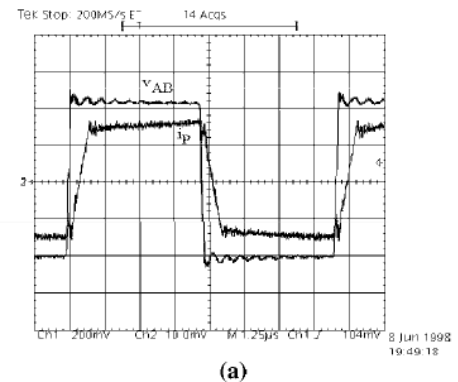
- chaves: MOSFET IRFP360;
- transformador: $N_p/N_s = 3$, $N_p=24$ espiras e $N_s=8$ espiras no núcleo de ferrite EE 55/21 Thornton;
- indutores auxiliares: $350\mu\text{H}$, com o núcleo de ferrite EE 30/7 Thornton;
- diodo de grampeamento: MUR140;
- diodo de saída: MUR620;
- filtro de saída: $L_0=360\mu\text{H}$ (núcleo de ferrite EE 55/21 Thornton), $R_s=0,2\Omega$ e $C_0=470\mu\text{F}$ com $R_{se}=0,02\Omega$;
- resistência máxima de carga: $R_0=5\Omega$;
- resistência "shunt": $R_t=5\text{m}\Omega$;
- circuito de controle: $A=63\text{V/V}$ e $V_S=3\text{V}$.

Do diagrama de Bode de (16), obtém-se: $G_1=0,337\text{V/V}$ e $\phi_1=-88^\circ$. Para $\text{PM}=85^\circ$, $f_{\text{icross}}=f_s/10=10\text{kHz}$ e $C_1=1\text{nF}$, de (20), (21) e (22) resulta: $R_1=44\text{k}\Omega$ e $R_2=130\text{k}\Omega$. Usando o mesmo procedimento para a malha de tensão, com: $G_2=1,1\text{V/V}$ e $\phi_2=-86^\circ$, e selecionando: $\text{PM}=87^\circ$, $C_2=10\text{nF}$ e $f_{\text{vcross}}=f_{\text{icross}}/10=1\text{kHz}$, resulta: $R_3=115\text{k}\Omega$ e $R_4=130\text{k}\Omega$.

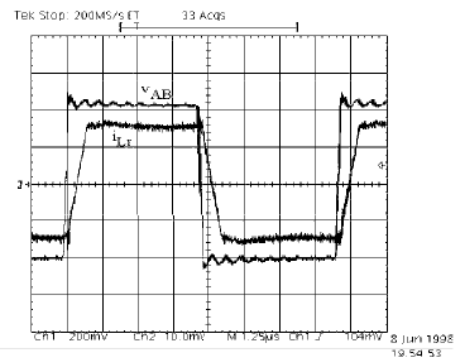
As formas de onda do estágio de potência para a condição de plena carga: $V_0=50\text{V}$, $I_0=10\text{A}$ e $f_s=100\text{kHz}$ são mostradas nas Figs. 16 a 19. As formas de onda do primário do conversor são mostradas na Fig. 16.

As formas de onda dos MOSFETs são mostradas na Fig. 17. A tensão v_{AB} e a corrente no diodo de grampeamento podem ser vistas na Fig. 18. As formas de onda dos diodos de saída são mostradas na Fig. 19.

A operação do circuito de grampeamento pode ser verificada através da Fig. 20.

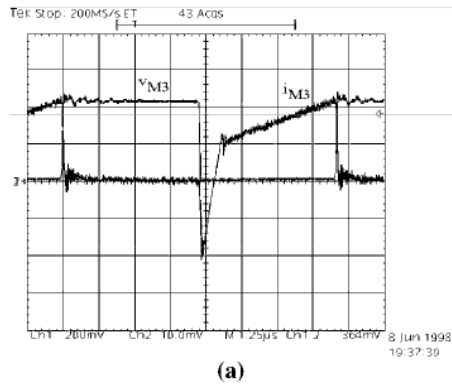


(a)

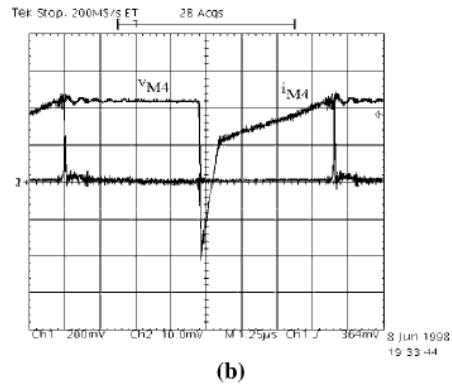


(b)

Fig. 16 - Formas de onda do primário do conversor, para plena carga: (a) v_{AB} (100V/div) e i_p (2A/div), e (b) v_{AB} (100V/div) e i_{Lr} (2A/div); escala de tempo: $1,25\mu\text{s/div}$.



(a)



(b)

Fig. 17 - Formas de onda dos MOSFETs, para plena carga: (a) v_{M3} (100V/div) e i_{M3} (2A/div), e v_{M4} (100V/div), e (b) i_{M4} (2A/div); escala de tempo: 1,25µs/div.

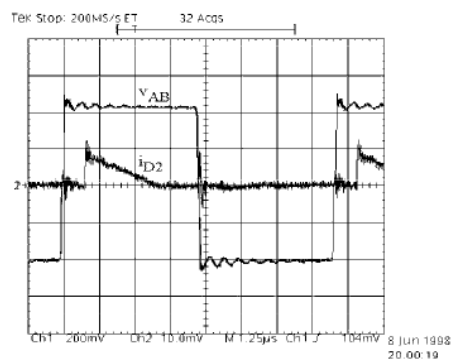


Fig. 18 - Tensão v_{AB} (100V/div) e corrente dos diodos de gramepeamento i_{D2} (500mA/div), para plena carga; escala de tempo: 1,25µs/div.

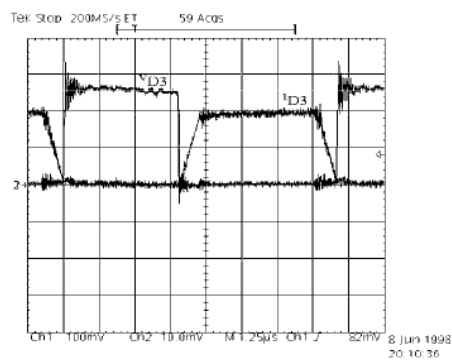


Fig. 19 - Formas de onda do diodo de saída: v_{D3} (50V/div) e i_{D3} (5A/div), para plena carga; escala de tempo: 1,25µs/div.

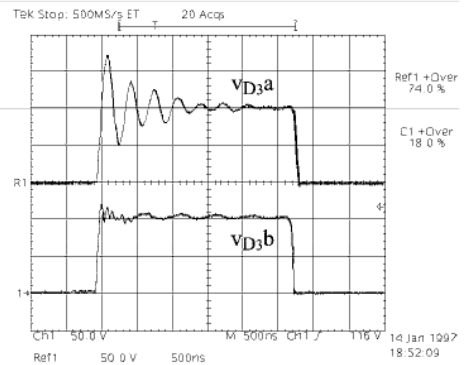


Fig. 20 - Tensão no diodo de saída (50V/div): v_{D3a} sem, e v_{D3b} com circuito de gramepeamento; escala de tempo: 500ns/div.

As formas de onda mostrando a resposta dinâmica do conversor para variações nas referências de tensão e corrente e para variações de carga, são mostradas nas Figs. 21 a 23.

A corrente de saída para um degrau na referência de corrente é mostrado na Fig. 21. A Fig. 22 mostra as formas de onda para um degrau na referência de tensão. As formas de onda de saída sob variação de carga são mostradas na Fig. 23.

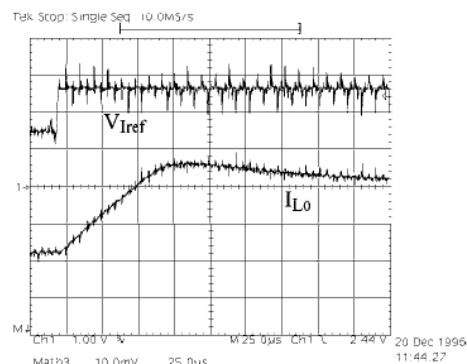


Fig. 21 - Corrente I_{L0} (2A/div) para um degrau de 4,6A para 9,2A na referência de corrente V_{ref} (1V/div); escala de tempo: 25µs/div.

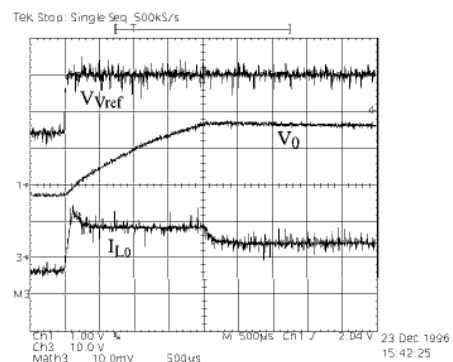


Fig. 22 - Formas de onda de saída para um degrau de 17,5V para 36V na referência de tensão: V_{Vref} (1V/div), V_0 (10V/div), I_{L0} (5A/div); escala de tempo: 500µs/div.

O rendimento η da fonte de alimentação ajustável em função de I_0 com V_0 como um parâmetro é mostrado na Fig. 24. O rendimento medido para $V_0 = 50$ v e $I_0 = 10$ A, foi de 95 %, que é muito superior ao obtido para o conversor com comutação dissipativa que foi de 83%.

REFERÊNCIAS

- [1] - K.H. Liu, R. Oruganti and F.C. Lee, "Resonant Switches - Topologies and Characteristics", IEEE - PESC, 1985, pp. 106-116.
- [2] R.A. Fisher, K.D.T. Ngo and M.H. Kuo, "A 500kHz, 250W DC-DC Converter With Multiples Outputs Controlled by Phase-Shifted PWM and Magnetic Amplifiers", HFPC'88, pp. 100-110.
- [3] L.H. Mweene, C.A. Write and M.S. Schlecht, "A 1kW, 500kHz Front-End Converter For Distributed Power Supply System", IEEE-APEC, 1989, pp. 423-432.
- [4] J.A. Sabaté, V. Vlatkovic, R.B. Ridley, F.C. Lee and B.H. Cho, "Design Considerations for High-Voltage High-Power Full-Bridge Zero-Voltage-Switching PWM Converter", IEEE - APEC, 1990, pp. 275-284.
- [5] R. Redl, N.O. Sokal and L. Balogh, "A Novel Soft-Switching Full-Bridge DC/DC Converter: Design Considerations, and Experimental Results at 1.5kW, 100kHz", IEEE-PESC, 1990, pp. 162-172.
- [6] I.D. Kin, E.C. Nho and G.H. Cho, "A Soft Switching Constant Frequency PWM DC/DC Converter With Low Switch Stress and Wide Linearity", IEEE - IECON, 1990, pp.875-881.
- [7] J.A. Sabaté, V. Vlatkovic, R.B. Ridley and F.C. Lee, "High-Voltage, High-Power, ZVS, Full-Bridge PWM Converter Employing an Active Snubber", IEEE - APEC, 1991, pp. 158-163.
- [8] G. Hua, F.C. Lee and M.M. Jovanovic, "An Improved Zero-Voltage-Switched Resonant-Transition PWM Converter Using a Saturable Inductor", IEEE - PESC, 1991, pp. 189-194.
- [9] J.L. Freitas Vieira, G. Gabiatti and Ivo Barbi. "On the Design and Experimentation of a High Performance 25/A48V Rectifier Unit", IEEE-INTELEC, 1992, pp.540-547.
- [10] J.G. Cho, J.A. Sabaté and F.C. Lee, "Novel Full Bridge Zero-Voltage-Transition PWM DC/DC Converter for High Power Applications", IEEE-APEC, 1994, pp. 143 149.
- [11] Richard Redl, Laszlo Balogh and David W. Edwards, "Optimum ZSV Full-Bridge DC/DC Converter with PWM Phase-Shift Control: Analysis, Design Considerations and Experimentation", IEEE-APEC'94, pp. 159-165.
- [12] A. S. Kislovski, "Half-Bridge Power Processing Cell Utilizing a Linear Variable Inductor and Thyristor-Dual Switches", PESC'98, pp. 284-289.
- [13] N. Mohan, T. M. Undeland, W. P. Robbins, "Power Electronics: Converters, Applications, and Design", Wiley & Sons, 2nd. Edition, 1995.
- [14] V. Vlatkovic, J.A. Sabaté, R. B. Ridley, F.C. Lee and B.H. Cho, "Small-Signal Analysis of the Phase-Shifted PWM Converter," IEEE - Transactions on Power Electronics, Vol. 7, Nº 1, January 1992, pp. 128-135.
- [15] W. Tang, F.C. Lee and R. B. Ridley, "Small-Signal Modeling of Average Current-Mode Control," IEEE - Transactions on Power Electronics, Vol. 8, No. 2, April 1993, pp. 112 -119.
- [16] S.Valtchev and B. Borges, "Improved Full Bridge Zero Voltage Switched Phase Shift DC/DC Converter Using a Secondary Clamped Inductor" IEEE - IECON, 1995, Vol. 1, pp. 258-264.

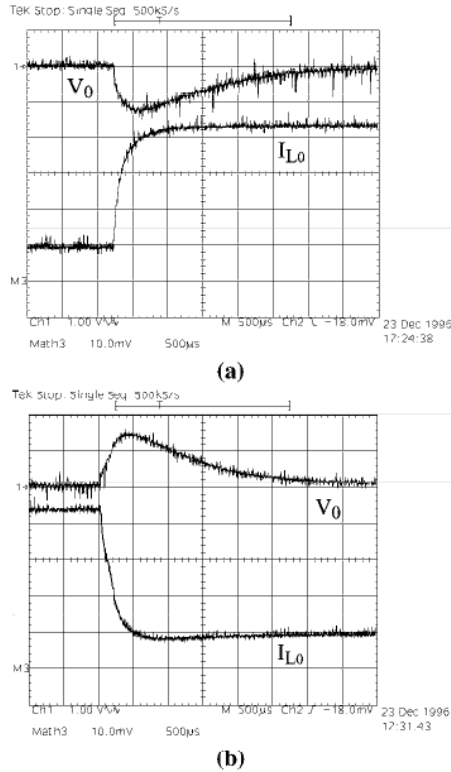


Fig. 23 - Formas de onda de saída para variação de carga, com $V_0=20V$: (a) V_0 (1V/div) e I_{L0} (2A/div) para um degrau de 2A para 9A em I_{L0} , e (b) V_0 (1V/div) e I_{L0} (2A/div) para um degrau de 9A to 2A em I_{L0} ; escala de tempo: 500µs/div.

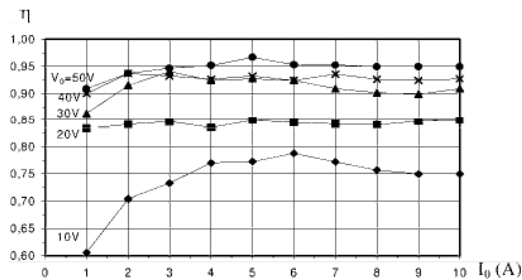


Fig. 24 - Rendimento da fonte de alimentação ajustável.

V. CONCLUSÃO

Este artigo apresentou uma fonte chaveada ajustável de alto desempenho e confiabilidade. Esta fonte utiliza um circuito de grampeamento para reduzir as oscilações e sobretensões nos diodos retificadores de saída. Para se obter comutação "ZVS" em toda faixa de carga foram incorporados indutores auxiliares no estágio de potência da fonte. Para possibilitar o ajuste de tensão e de corrente foi utilizado duas malhas de controle operando em cascata. A malha interna mantém a corrente de saída regulada num valor de referência, enquanto a malha externa mantém a tensão de saída constante num valor especificado, independente das variações de carga e da tensão de entrada. A confiabilidade desta fonte é aumentada pelo uso de somente dois CIs para implementação do circuito de controle. Os resultados experimentais demonstram o alto desempenho desta fonte, e mostram a rápida atuação das malhas de controle.

DADOS BIOGRÁFICOS

Marcelo Brunoro, nasceu em Cachoeiro de Itapemirim, Espírito Santo em 05/08/71. Formou-se em Engenharia Elétrica pela UFES em 1994. Obteve o título de Mestre em Engenharia Elétrica pela UFES em 1997. É Instrutor do SENAI/ES onde atua também no Laboratório de Metrologia Elétrica. Seu interesse em pesquisa inclui fontes de alimentação chaveadas, acionamento de motores e metrologia elétrica.

José Luiz F. Vieira, nasceu em Muqui, Espírito Santo em 30/12/58. Formou-se em Engenharia Elétrica pela UFES em 1981. Obteve o título de Mestre pela COPPE/UFRJ em 1986 e o título de Doutor pela UFSC em 1993, ambos em Engenharia Elétrica. Atualmente, é professor titular da Engenharia Elétrica da UFES, onde atua desde 1982 desenvolvendo atividades de pesquisa e orientando trabalhos de graduação e pós-graduação. Seu interesse compreende conversões estáticos e para correção de fator de potência e sistemas eletrônicos de iluminação. É membro do SOBRAEP, SBA e IEEE.