

# NOVO INVERSOR ZVS PWM COM GRAMPEAMENTO ATIVO UTILIZANDO UM ÚNICO INTERRUPTOR AUXILIAR

Marcello Mezaroba<sup>1</sup>, Denizar Cruz Martins<sup>2</sup> e Ivo Barbi<sup>2</sup>

<sup>1</sup>Universidade do Estado de Santa Catarina – UDESC  
Caixa Postal 631, CEP: 89223-100, Joinville, SC, Brasil.  
[mezaroba@joinville.udesc.br](mailto:mezaroba@joinville.udesc.br)

<sup>2</sup>Universidade Federal de Santa Catarina – UFSC  
Caixa Postal 5119, CEP 88040-970, Florianópolis, SC, Brasil.  
[denizar@inep.ufsc.br](mailto:denizar@inep.ufsc.br), [ivobarbi@inep.ufsc.br](mailto:ivobarbi@inep.ufsc.br)

**Resumo** - Este artigo apresenta um Inversor ZVS PWM com grampeamento ativo de tensão que utiliza um único interruptor auxiliar. A estrutura é particularmente simples e robusta. Ela é muito atrativa para aplicações monofásicas de alta potência. As perdas por comutação e condução são reduzidas com a implementação de um circuito “snubber” simples e regenerativo que provém comutação ZVS para todos os interruptores. Suas principais vantagens são: Estratégia de comando simples, robustez, baixo peso e volume, baixo conteúdo de distorção harmônica da corrente de saída e alta eficiência. Princípio de operação em regime permanente, análise matemática, procedimento de projeto e resultados experimentais de um protótipo de laboratório são apresentados.

**Palavras chave** – Inversores, comutação suave, grampeamento ativo.

## A ZVS PWM INVERTER WITH ACTIVE VOLTAGE CLAMPING TECHNIQUE USING ONLY A SINGLE AUXILIARY SWITCH

**Abstract** - This paper presents a ZVS PWM inverter with voltage clamping technique using only a single auxiliary switch. The structure is particularly simple and robust. It is very attractive for single-phase high power applications. Conduction and switching losses are reduced due to implementation of the simple active snubber circuit that provides ZVS conditions for all switches, including the auxiliary one. Its main features are: Simple modulation strategy, robustness, lower weight and volume, lower harmonic distortion of the output current, and high efficiency. The principle of operation for steady-state conditions, mathematical analysis and experimental results from a laboratory prototype are presented.

**Keywords** – Inverters, soft-commutation, active clamping technique.

---

Artigo Submetido em 18/12/2003. Primeira Revisão em 21/04/2004. Segunda Revisão em 06/07/2004. Aceito sob recomendação do Editor Geral Prof. Carlos Alberto Canesin.

## I. INTRODUÇÃO

A história recente nos revela um grande esforço por parte dos pesquisadores de todo o mundo na tentativa de reduzir o conteúdo harmônico e o ruído audível na saída de inversores.

Este objetivo tem sido alcançado com a elevação da frequência de comutação dos inversores e com estratégias de modulação adequadas.

Essa medida traz benefícios como a redução do peso e volume dos elementos magnéticos, mas passa a criar algumas dificuldades como as elevadas perdas por comutação e o surgimento de interferência eletromagnética. Esses fatores ocorrem principalmente em topologias inversoras que utilizam as configurações de interruptores em braço. No momento da entrada em condução, o interruptor principal faz com que ocorra o fenômeno de recuperação reversa do diodo anti-paralelo do interruptor complementar. Esse fenômeno caracteriza-se por submeter os interruptores a grandes derivadas e picos de corrente, que elevam as perdas por comutação e causam interferência eletromagnética.

Para tentar solucionar este problema diversos trabalhos foram desenvolvidos pela comunidade científica nos últimos anos e podem ser divididos em dois grupos: técnicas passivas e técnicas ativas. As técnicas passivas são caracterizadas pela ausência de chaves controladas no circuito de ajuda à comutação, enquanto as técnicas ativas são caracterizadas por circuitos que utilizam chaves controladas. Dentre as técnicas passivas a mais conhecida é a do “snubber” de Undeland [1]. Esse “snubber” apresenta uma boa performance na maioria das aplicações mas não é capaz de regenerar a energia perdida durante a comutação. Para tentar minimizar essas perdas alguns trabalhos propuseram modificações no “snubber” de Undeland, buscando a regeneração da energia perdida no chaveamento [2], [3], [4] e [5]. Já as soluções ativas distinguem-se pela utilização de interruptores controlados para obter a comutação suave. As principais delas são as que utilizam modulação PWM sem a necessidade de circuitos de controle complexos. Um desses trabalhos é o inversor AR-DPI (Auxiliary Resonant Diode Pole Inverter) [6]. Esta topologia combina a utilização da modulação PWM com a obtenção da comutação suave através de um circuito relativamente simples. Em contrapartida, ele necessita de uma corrente elevada circulando no circuito, que deve ser da ordem de 2,5 vezes a corrente de carga, elevando muito os esforços de corrente nos interruptores. Uma topologia muito parecida com a anterior é a ARPI (Auxiliary Resonant Pole

Inverter [7]. Teoricamente, esse circuito reduz os níveis de corrente necessários para se obter a comutação, mas na prática a comutação suave fica comprometida devido a ação de resistências presentes no circuito que fazem com que a corrente ressonante, que é responsável pela comutação suave, sofra uma queda. Para compensar isso, é necessário que se faça uma compensação dessa corrente através de uma estratégia de comando complexa que inclui monitoração de corrente. Outro circuito encontrado na literatura é o ARCPI (Auxiliary Resonant Commutated Pole Inverter) [8], [9] e [10]. Nesse inversor os interruptores auxiliares são acionados somente quando a corrente de carga não é suficiente para efetuar a comutação, tornando o circuito de controle complexo e dependente de sensores.

Recentemente, foi proposto um inversor com comutação ZVS na entrada em condução e ZCS no bloqueio [14]. Essa proposta possui resultados satisfatórios, mas o circuito de ajuda à comutação possui um considerável número de componentes, incluindo duas chaves controladas e dois pares LC.

Nos últimos anos, diversos trabalhos apresentam a possibilidade de utilização da energia de recuperação reversa dos diodos para a obtenção de comutação suave de retificadores controlados com alto fator de potência [11] e [12].

Nesse artigo, é proposto um Inversor ZVS PWM com grameamento ativo da tensão sobre os interruptores usando somente uma chave auxiliar. A estrutura proposta utiliza a energia de recuperação reversa dos diodos para obter comutação suave em todos os interruptores, inclusive o auxiliar.

## II. APRESENTAÇÃO DO CIRCUITO

O conversor proposto é apresentado na Fig.1. Ele possui a configuração de inversor meia-ponte com a inclusão de uma chave, um capacitor e um indutor com ponto médio. O capacitor  $C_S$  é responsável pelo armazenamento da energia de recuperação reversa dos diodos e grameamento da tensão nas chaves. Os indutores  $L_{S1}$  e  $L_{S2}$  podem ser construídos sobre o mesmo núcleo e são responsáveis pelo controle da derivada de corrente na recuperação dos diodos.

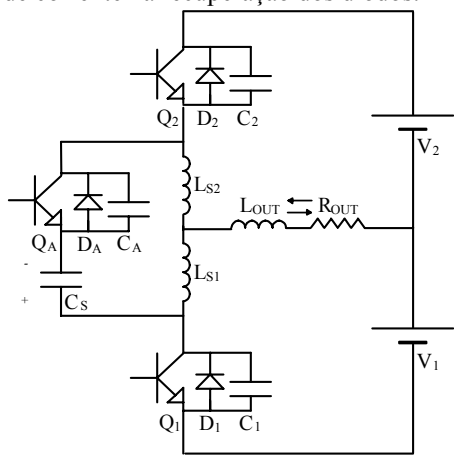


Figura 1. Inversor Proposto.

As principais vantagens deste conversor são a utilização de apenas um interruptor auxiliar, o grameamento da tensão

e a comutação ZVS em todos os interruptores, incluindo o interruptor auxiliar.

## III. ETAPAS DE OPERAÇÃO (SEMICICLO POSITIVO)

O inversor possui simetria de funcionamento para os dois semiciclos de corrente de carga. Sendo assim, será feita a análise apenas para o semiciclo positivo.

Para a análise das etapas de operação do conversor são consideradas algumas simplificações: A tensão no capacitor  $C_S$  e a corrente no indutor  $L_{OUT}$  são consideradas constantes durante um período de chaveamento. Define-se  $E$  a tensão total de barramento ( $E = V_1 + V_2$ ) e  $v_{C_S}$  a tensão sobre o capacitor de grameamento  $C_S$ . Define-se  $L_S$  a soma dos indutores auxiliares ( $L_S = L_{S1} + L_{S2}$ ).

**Primeira etapa ( $t_0-t_1$ ):** Este intervalo inicia com a corrente de saída circulando pela fonte  $V_2$  através do diodo  $D_2$ . Ao mesmo tempo a corrente adicional  $i_{L_{S1}}$  está fluindo no laço formado por  $L_{S2}$ ,  $Q_A$ ,  $C_S$  e  $L_{S1}$ .

**Segunda etapa ( $t_1-t_2$ ):** Inicia com o bloqueio do interruptor auxiliar  $Q_A$ . A corrente  $i_{L_{S1}}$  inicia a carga da capacitância  $C_A$  de zero à  $E + v_{C_S}$  e a descarga de  $C_1$  de  $E + v_{C_S}$  à zero.

**Terceira etapa ( $t_2-t_3$ ):** Inicia quando a tensão sobre  $C_1$  atinge zero e é grameada pelo diodo antiparalelo  $D_1$ , possibilitando a entrada em condução ZVS para  $Q_1$ . É aplicada sobre os indutores  $L_{S1}$  e  $L_{S2}$  a tensão de entrada  $E = V_1 + V_2$ , fazendo com que ambas as correntes decresçam linearmente.

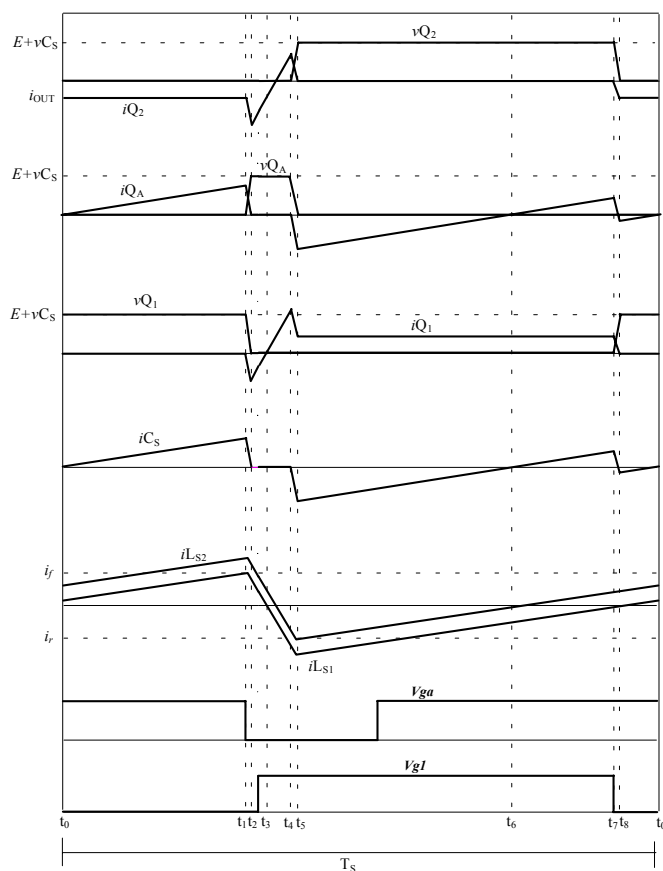


Figura 2. Principais Formas de Onda.

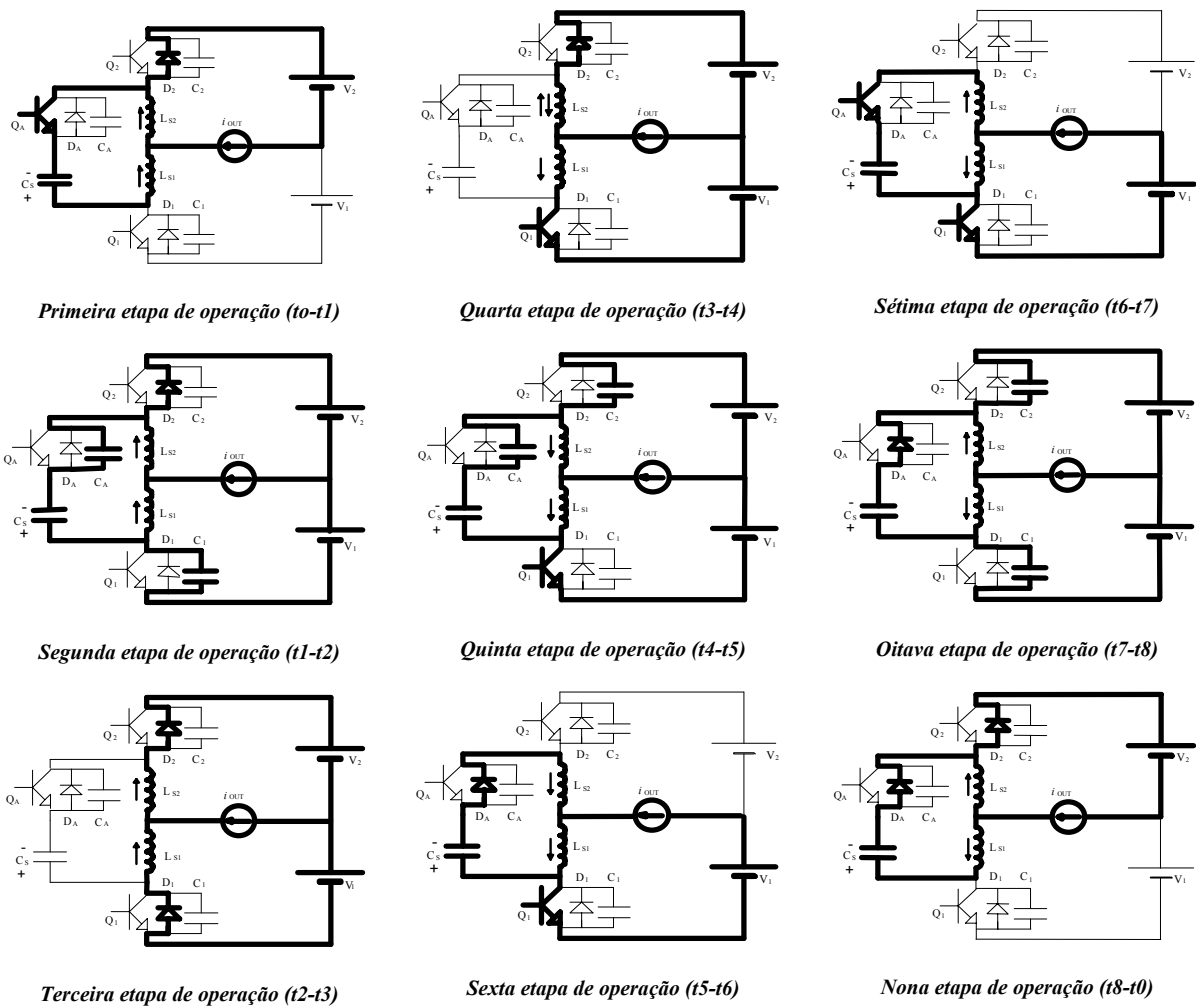


Figura 3. Etapas de Operação.

**Quarta etapa (t3-t4):** Inicia quando a corrente em  $L_{S1}$  inverte de sentido e passa a circular por  $Q_1$ . A corrente  $i_{L_{S2}}$  continua a decrescer até inverter de sentido, iniciando a recuperação de  $D_2$  com sua corrente reversa limitada pela derivada de corrente no indutor.

**Quinta etapa (t4-t5):** Inicia com o término da recuperação de  $D_2$ . A corrente  $i_{L_{S1}}$  inicia a carga de  $C_2$  de zero a  $E + vC_S$  e a descarga de  $C_A$  de  $E + vC_S$  a zero.

**Sexta etapa (t5-t6):** Inicia quando a tensão sobre o capacitor  $C_A$  zera e é grampeada pela entrada em condução de  $D_A$ , possibilitando a entrada em condução de  $Q_A$  com comutação ZVS. As correntes  $i_{L_{S1}}$  e  $i_{L_{S2}}$  crescem devido a aplicação da tensão  $vC_S$ .

**Sétima etapa (t6-t7):** Inicia quando a corrente  $i_{L_{S2}}$  inverte seu sentido e passa a circular pelo interruptor  $Q_A$ . A corrente  $i_{L_{S1}}$  continua a crescer linearmente.

**Oitava etapa (t7-t8):** Inicia quando a chave principal  $Q_1$  é bloqueada. Neste momento a corrente em  $C_S$  muda de sentido tornando a passar por  $D_A$ . O capacitor  $C_1$  passa a se carregar de zero a  $E + vC_S$  e o capacitor  $C_2$  passa a se descarregar de  $E + vC_S$  a zero.

**Nona etapa (t8-t0):** Inicia quando  $C_2$  se descarrega e é grampeado pelo diodo  $D_2$ . A corrente  $i_{L_{S1}}$  continua crescendo. Este intervalo termina quando a corrente  $i_{L_{S1}}$  inverte de sentido e passa a circular por  $Q_A$ , retornando à primeira etapa de operação.

As principais formas de onda são apresentadas na Fig. 2. Na Fig.3 pode-se observar os circuitos equivalentes das etapas de operação descritas.

#### IV. EQUACIONAMENTO BÁSICO

Para garantir a comutação sob tensão nula é necessário que na etapa 2 exista energia suficiente, armazenada em  $L_S = L_{S1} + L_{S2}$ , para a descarga de  $C_1$  e carga de  $C_A$ . Desta forma, por inspeção a seguinte condição pode ser formulada:

$$L_S \cdot i_f^2 \geq (C_A + C_1)(E + vC_S)^2 \quad (1)$$

onde  $i_f$  é a corrente máxima em  $L_{S2}$  e  $vC_S$  é aproximadamente constante para um período de chaveamento. Assumindo  $vC_S \ll E$  tem-se:

$$i_{f \min} \geq E \sqrt{\frac{C_1 + C_A}{L_S}} \quad (2)$$

Para o dimensionamento dos interruptores e do capacitor é necessário que se conheça o comportamento da tensão de grampeamento  $vC_S$ .

A corrente média no capacitor de grampeamento deve ser zero para um período de chaveamento em regime permanente. Assim:

$$iC_{Smed} = \frac{1}{T_S} \left[ \int_0^{t_1} \left( \frac{vC_S}{L_S} \cdot t - i_r \right) dt + \int_{t_1}^{t_2} \left( \frac{vC_S}{L_S} \cdot t - i_{OUT} - i_r \right) dt \right] \quad (3)$$

onde  $T_S$  representa o período de chaveamento.

Resolvendo a integral da Eq. (3) e considerando:

$$D = \frac{t_1}{T_S} \quad (4)$$

$$t_1 \approx T_S \quad (5)$$

$$iC_{Smed} = 0 \quad (6)$$

tem-se:

$$vC_S = \frac{2 \cdot L_S}{T_S} [i_r + i_{OUT}(1-D)] \quad (7)$$

Considerando que a corrente de saída seja senoidal e em fase com a tensão obtém-se:

$$i_{OUT}(\omega t) = \frac{E \cdot ma}{2 \cdot Z_{OUT}} \cdot \text{sen}\omega t \quad (8)$$

onde  $ma$  representa o índice de modulação de amplitude e  $Z_{OUT}$  é a impedância de carga expressa por:

$$Z_{OUT} = \sqrt{R_{OUT}^2 + (\omega \cdot L_{OUT})^2} \quad (9)$$

$R_{OUT}$  – Resistência de Carga

$L_{OUT}$  – Indutância de Carga

A razão cíclica é determinada através da seguinte expressão:

$$D(\omega t) = \frac{ma}{2} \cdot \text{sen}\omega t + \frac{1}{2} \quad (10)$$

Combinando as Eqs. 7, 8 e 10 obtém-se a expressão para tensão em  $C_S$ .

$$vC_S(\omega t) = \frac{2 \cdot L_S}{T_S} \left[ i_r + \frac{E \cdot ma}{4 \cdot Z_{OUT}} \cdot \text{sen}\omega t - \frac{E \cdot ma^2}{4 \cdot Z_{OUT}} \cdot \text{sen}^2\omega t \right] \quad (11)$$

Sendo  $i_r$  o pico de recuperação reversa do diodo antiparalelo, que pode ser definido pela seguinte expressão[13]:

$$i_r = \sqrt{\frac{4}{3} \cdot Q_{rr} \cdot \frac{E}{L_S}} \quad (12)$$

$Q_{rr}$  – Carga de Recuperação Reversa

A expressão do comportamento da corrente  $i_f$  pode ser obtida analisando o comportamento da corrente no capacitor  $C_S$ .

$$i_f(\omega t) = \frac{vC_S(\omega t)}{L_S} \cdot T_S - i_{OUT}(\omega t) - i_r \quad (13)$$

Combinando a Eq. 11 com a Eq. 13 e fazendo algumas simplificações obtém-se a expressão que representa a evolução da corrente  $i_f$ .

$$i_f(\omega t) = i_r - \frac{E \cdot ma^2}{2 \cdot Z_{OUT}} \cdot \text{sen}^2\omega t \quad (14)$$

Para garantir a comutação suave em toda faixa de carga o valor mínimo da corrente  $i_f$  deve ser obtido a partir da Eq. 14 e esse valor deve ser superior ao encontrado a partir da Eq. 2.

## V. EXEMPLO DE PROJETO

$E = 400V$	Tensão de Barramento
$V_{OUT} = 127V$	Tensão Eficaz de Saída
$P_{OUT} = 1000VA$	Potência de Saída
$I_{OUT} = 7,88A$	Corrente Eficaz de Saída
$f_S = 20kHz$	Frequência de Comutação
$f_{OUT} = 60Hz$	Frequência de Saída
$L_{OUT} = 2,5mH$	Indutância de Carga
$R_{OUT} = 16\Omega$	Resistência de Carga
$ma=0,9$	Índice de Modulação

### A. Cálculo do Indutor Auxiliar

Os indutores auxiliares são responsáveis pela derivada de corrente no funcionamento do inversor. A derivada de corrente está diretamente relacionada com o máximo valor que atingirá a corrente de recuperação reversa dos diodos antiparalelos. Além disso, uma derivada de corrente muito alta implica em uma elevada taxa de interferência eletromagnética emitida.

Para tornar possível o projeto, foi escolhida uma derivada de corrente que seja usual em catálogos de diodos fornecidos pelos fabricantes, de maneira a facilitar a obtenção de parâmetros fundamentais para o dimensionamento do inversor. Sendo assim, optou-se pela utilização de uma derivada de 40A/ $\mu s$ .

Sabendo que:

$$L_S = \frac{E}{\frac{di}{dt}} = \frac{400V}{40 \frac{A}{\mu s}} = 10\mu H \quad (15)$$

### B. Impedância de Carga

A impedância de carga é dada pela Eq. 9.

$$Z_{OUT} = \sqrt{16\Omega^2 + (2 \cdot \pi \cdot 60Hz \cdot 2,5mH)^2} \cong 16\Omega \quad (16)$$

É interessante, para o desempenho do inversor que o diodo escolhido seja lento. Isso pode ser explicado com a análise da Eq. 14, que representa o comportamento da corrente  $i_f$ . Essa corrente é responsável pela comutação dos interruptores. Quanto maior for o valor da corrente de recuperação reversa  $i_r$ , maior é o valor de  $i_f$  e conseqüentemente, maior é a faixa de potência em que o conversor pode operar com comutação suave. Optou-se pela utilização do diodo intrínseco do Mosfet IRFP 460 que possui as características abaixo relacionadas.

$V_{dss} = 500V$	Tensão reversa máxima do diodo
$I_S = 20A$	Corrente média do diodo
$Q_{rr} = 5.7\mu C$	Carga de recuperação reversa

C. Calculando o Período de Comutação:

$$T_s = \frac{1}{f_s} = \frac{1}{20\text{kHz}} = 50\mu\text{s} \quad (17)$$

D. Corrente de Recuperação Reversa

A corrente de recuperação é obtida com a Eq. 12.

$$i_r = \sqrt{\frac{4}{3} \cdot 5,7\mu\text{C} \cdot \frac{400\text{V}}{10\mu\text{H}}} = 17,4\text{A} \quad (18)$$

E. Tensão de Grampeamento

Utilizando a Eq. 11 obtém-se o gráfico da Fig. 4.

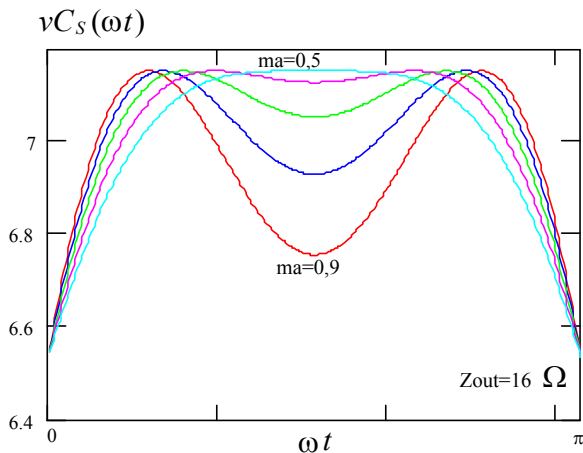


Figura 4. Variação da Tensão de Grampeamento.

Observa-se que para  $Z_{OUT}=16\Omega$  e  $ma=0,9$  a tensão máxima é de aproximadamente 8V.

Como já se destacou anteriormente, o acréscimo de tensão nos interruptores é muito pequeno em relação aos inversores convencionais.

F. Comutação Suave

O comportamento da corrente  $i_f$  é obtido com a utilização da Eq. 14 e da Eq. 2, e pode ser visto na Fig. 5.

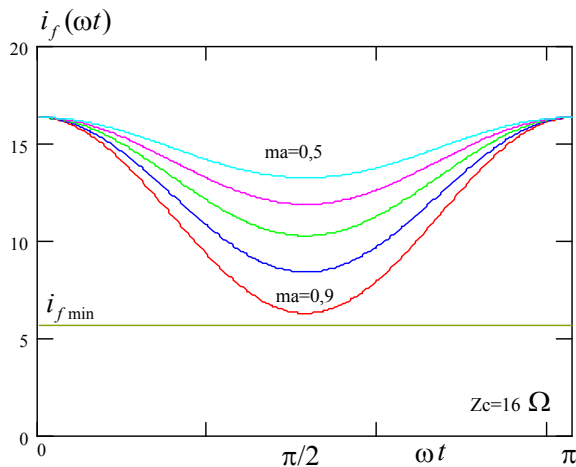


Figura 5. Comportamento da corrente  $i_f$ .

Observa-se que a corrente  $i_f$  possui um ponto de mínimo que está situado em  $\pi/2$ , para razão de modulação nominal.

Para garantir a comutação suave em toda faixa de carga o valor mínimo da corrente  $i_f$ , obtido a partir da Eq. 14, deve ser superior ao valor de  $i_{fmin}$  traçado a partir da Eq. 2.

Quando for necessário diminuir a taxa de crescimento e decrescimento da tensão sobre os interruptores, podem ser adicionados capacitores em paralelo com as chaves sem que isso traga implicações no desempenho do inversor. De acordo com a Eq. 2, a adição desses capacitores mudará um pouco o valor da corrente  $i_f$  mínima necessária para obter comutação suave. Analisando as Eqs. 14 e 12, o valor da corrente  $i_f$  pode ser alterado com uma variação do indutor auxiliar ou com a escolha de um diodo com maior energia de recuperação reversa.

## VI. RESULTADOS EXPERIMENTAIS

Um protótipo de 1kVA do inversor proposto, operando com modulação PWM, foi construído com o objetivo de comprovar os estudos teóricos. Para a implementação foram utilizados os seguintes parâmetros:

### A. Especificações do Protótipo

$P_{OUT} = 1000\text{ W}$	Potência de Saída
$E = 400\text{ V}$	Tensão de Barramento
$V_{OUT} = 127\text{ V}$	Tensão Eficaz de Saída
$f_{OUT} = 60\text{ Hz}$	Frequência de Saída
$f_s = 20\text{ kHz}$	Frequência de Chaveamento
$Q_1, Q_2, Q_A$	Interruptores IGBT <b>IRG4PC50W</b>
$D_1, D_2, D_A$	Diodo Intrínseco do Mosfet <b>IRFP460</b>
$C_1, C_2, C_A$	Capacitância Intrínseca dos Interruptores
$L_{S1}, L_{S2}$	Núcleo EE30/7 8 voltas 6 fios 20AWG em paralelo.
$C_s$	Capacitor Eletrolítico 2 x 220uF/35V
$L_{OUT}$	Indutor de Carga $L = 2,5\text{ mH}$
$R_{out}$	Resistor de Carga $R = 16\Omega$

### B. Formas de Onda Experimentais

Nas Figs. 6, 7 e 8 são apresentadas as formas de ondas de tensões e correntes nos interruptores. Pode-se observar que para todas as chaves, incluindo a auxiliar, ocorre a comutação ZVS comprovando a análise teórica.

Na Fig. 9 pode ser observada a corrente nos indutores de auxílio a comutação em um período de chaveamento. Observa-se a proporcionalidade de corrente entre os dois indutores. A diferença de corrente entre os dois é a corrente de carga.

A Fig. 10 apresenta a tensão sobre o capacitor de grampeamento  $C_s$  durante um período completo da carga. Observa-se que a tensão sobre o capacitor é bem reduzida. Isso faz com que a tensão total sobre os interruptores se mantenha baixa, não trazendo esforços adicionais significativos aos interruptores.

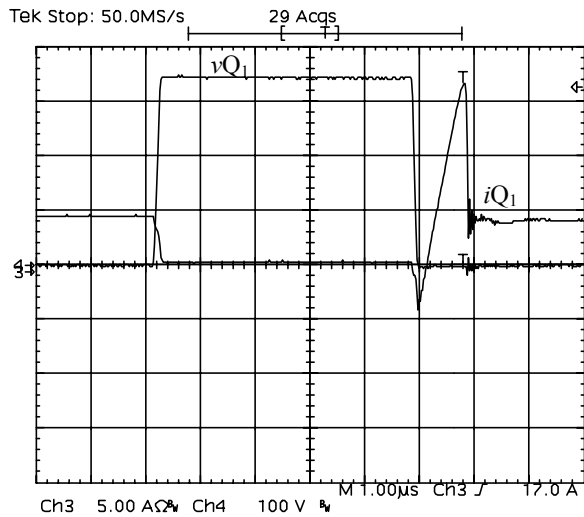


Figura 6. Tensão e corrente em Q<sub>1</sub>, D<sub>1</sub> e C<sub>1</sub>.

Escalas: 100V/div, 5A/div, 1us/div.

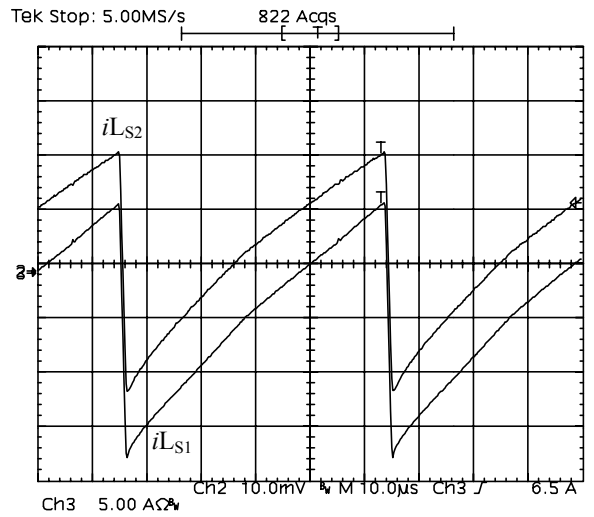


Figura 9. Corrente em L<sub>S1</sub> e L<sub>S2</sub>.

Escalas: 5A/div, 10us/div.

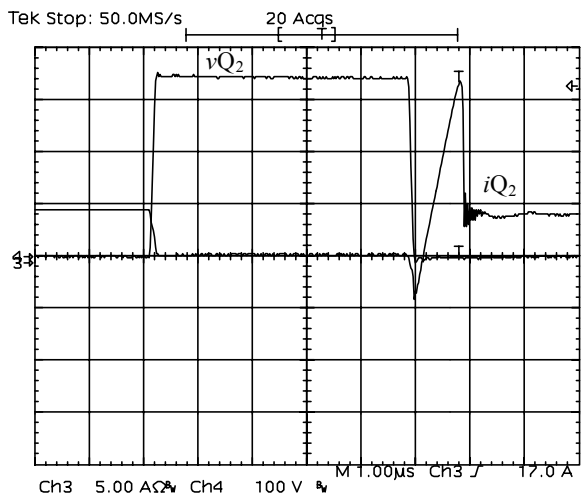


Figura 7. Tensão e corrente em Q<sub>2</sub>, D<sub>2</sub> e C<sub>2</sub>.

Escalas: 100V/div, 5A/div, 1us/div.

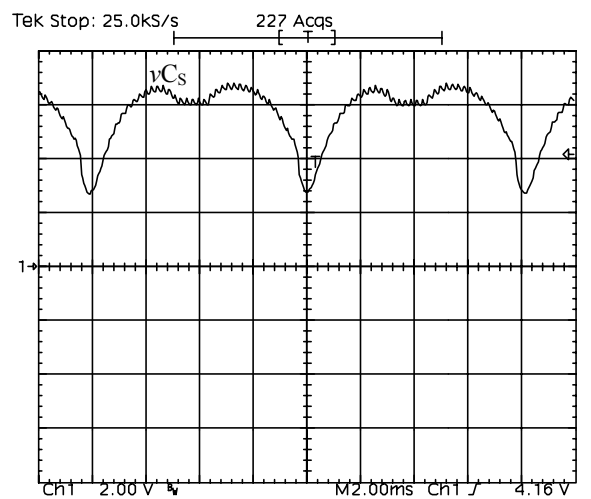


Figura 10. Tensão em C<sub>3</sub>.

Escalas: 2V/div, 2ms/div.

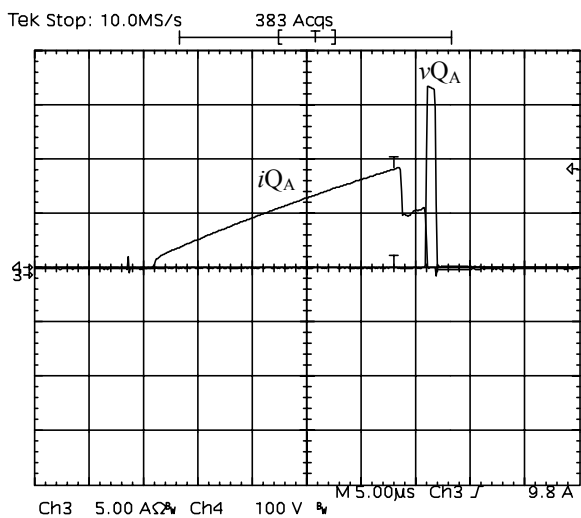


Figura 8. Tensão e corrente em Q<sub>A</sub> e C<sub>A</sub>.

Escalas: 100V/div, 5A/div, 1us/div.

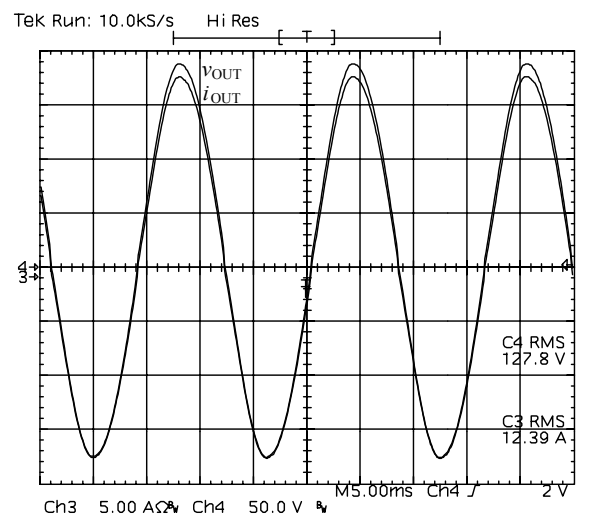


Figura 11. Tensão e corrente de saída.

Escalas: 50V/div, 5A/div, 5ms/div.

A tensão e corrente sobre a carga podem ser observadas na Fig. 11.

Na Fig. 12 pode ser vista a curva de rendimento versus potência de saída para diversas situações de carga. Para efeito de comparação, também foi apresentada a curva de rendimento do inversor com comutação dissipativa. Observa-se que o inversor com comutação suave proposto possui o rendimento acrescido de 5% em praticamente em toda a faixa de operação.

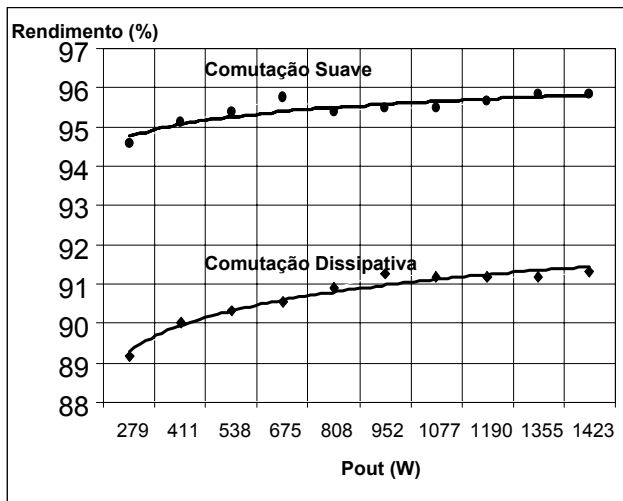


Figura 12. Rendimento do Inversor Proposto.

## VII. CONCLUSÕES

Este artigo mostrou um novo inversor PWM com comutação ZVS e grampeamento ativo da tensão nos interruptores com o auxílio de apenas um interruptor controlado. Foram apresentadas as etapas de operação, equacionamento básico, principais formas de onda e resultados experimentais.

A tensão no capacitor de grampeamento mostrou-se baixa, privilegiando o dimensionamento dos interruptores, que não vêm acrescidos seus esforços de tensão.

O inversor proposto apresentou comutação suave em toda a faixa de carga confirmando os estudos teóricos. Isso traz ganhos significativos em relação ao peso e volume do inversor se comparado com os inversores convencionais. As perdas nos interruptores diminuem consideravelmente, implicando na utilização de dissipadores menores, reduzindo peso, volume e custos. Esse ganho pode ser ainda mais significativo em aplicações que necessitam da utilização de filtros de saída. Em inversores convencionais, a utilização de uma frequência mais alta propicia a diminuição dos indutores e capacitores de filtragem, mas eleva muito as perdas por comutação nos interruptores, tornando necessária a utilização de chaves com maior capacidade de corrente e dissipadores maiores. Com a utilização de comutação suave, as perdas por comutação são eliminadas propiciando uma considerável diminuição no peso, volume e custos do inversor.

Além do que foi dito anteriormente, pode-se afirmar que a comutação suave traz inerentemente uma diminuição da interferência eletromagnética gerada pelo conversor.

A topologia proposta apresenta inúmeras vantagens sobre os inversores com comutação suave estudados na literatura, dentre elas destacam-se:

- Comutação suave para toda a faixa de carga;
- Topologia simples e com número reduzido de componentes; Utilização de apenas um interruptor auxiliar;
- Utilização de modulação PWM clássica;
- Interruptor auxiliar opera com razão cíclica fixa em toda a faixa de operação;
- Utilização de diodos lentos e de baixo custo;
- Tensão de grampeamento reduzida;
- Procedimento de projeto simples e com poucas restrições;
- Alto rendimento.

Com essas características, os autores acreditam que a estrutura proposta pode ser muito interessante para aplicações industriais, dentre elas: Acionamento Elétrico, Correção de Fator de Potência, Sistemas Ininterruptos de Energia, Filtros Ativos, Co-geração de Energia, Equipamentos de Solda, Aquecimento Indutivo, entre outras.

## REFERÊNCIAS BIBLIOGRÁFICAS

- [1] T. M. Undeland, "Switching Stress Reduction in Power Transistor Converters". IEEE Industry Applications Society 1976, pp. 383-391.
- [2] J. Holtz, S. F. Salama, K. Werner, "A Nondissipative Snubber Circuit for High-Power GTO-Inverters". IEEE Industry Applications 1987, pp. 613-618.
- [3] D. Tardiff; T.H. Barton, "A Summary of Resonant Snubbers Circuits for Transistors and GTOs" IEEE 1989, pp. 1176-1180.
- [4] H.G. Langer, G. Fregien; H.C. Skudelny, "A Low Loss Turn-on Turn-off Snubber for GTO-Inverters". IEEE 1987, pp. 607-612.
- [5] J. A. Taufiq, "Advanced Inverters Drivers For Traction". 1993.
- [6] A. Cheriti, "A Rugged Soft Commutated PWM Inverter for AC Drivers". IEEE PESC 1990, pp. 656-662.
- [7] Foch, M. Cheron, M. Metz, T. Meynard, "Commutation Mechanisms and Soft Commutation in Static Converters". COBEP 91, pp. 338-346.
- [8] Bingen, "High Current and Voltage Transistor Utilization". Proceedings of First European Conference on Power Electronics and Applications, 1985, pp. 1.15-1.20.
- [9] W. McMurray, "Resonant Snubbers with Auxiliary Switches". Conference Records of IEEE IAS Annual Meeting, 1990, pp. 829-834.
- [10] R. W. De Doncker, J. P. Lyons, "The Auxiliary Resonant Commuted Pole Converter". Conference Records of IEEE IAS Annual Meeting, 1990, pp. 1228-1235.
- [11] Bassett, "New Zero Voltage Switching, High Frequency Boost Converter Topology for Power Factor Correction." INTELELEC'95, pp 813-820.
- [12] Pietkiewicz, D. Tollik, "New High Power Single-Phase Power Factor Corrector with Soft-Switching." INTELELEC'96, pp 114 - 119.

- [13] Barbi, I.; “Eletrônica de Potência”. Florianópolis: INEP/UFSC, Ed. do Autor, 4ª Edição, 2002.
- [14] Hey, H. L., Stein, C. M. O., Pinheiro, J. R., Pinheiro, H., Gründling, H. A. “Zero-Current and Zero-Voltage Soft-Transition Commutation Cell for PWM Inverters.” IEEE Transactions on Power Electronics. , v.19, n.2, 2004.

#### DADOS BIOGRÁFICOS

**Marcello Mezaroba**, nascido em Videira, SC em 20 de novembro de 1972. Recebeu os graus de Engenheiro Eletricista, Mestre e Doutor em Engenharia Elétrica em 1996, 1998 e 2001 respectivamente, pela Universidade Federal de Santa Catarina. Atualmente é Professor Titular no Departamento de Engenharia Elétrica da Universidade Estadual de Santa Catarina. Suas áreas de interesse incluem comutação suave, processamento de energias alternativas, fontes de alimentação chaveadas, correção do fator de potência, acionamento elétrico, e controle de conversores estáticos.

**Denizar Cruz Martins**, nascido em São Paulo, SP em 24 de abril de 1955. Recebeu os graus de Engenheiro Eletricista e Mestre em Engenharia Elétrica em 1978, 1981 respectivamente, pela Universidade Federal de Santa

Catarina . Concluiu seu Doutorado em Engenharia Elétrica no Instituto Politécnico Nacional de Toulouse, França em 1986. Atualmente é Professor Titular no Departamento de Engenharia Elétrica da Universidade Federal de Santa Catarina. Suas áreas de interesse incluem conversores em alta frequência, simulação de conversores estáticos e acionamento elétrico.

**Ivo Barbi**, nascido em Gaspar, SC em 1949. Recebeu os graus de Engenheiro Eletricista e Mestre em Engenharia Elétrica em 1973, 1976 respectivamente, pela Universidade Federal de Santa Catarina . Concluiu seu Doutorado em Engenharia Elétrica no Instituto Politécnico Nacional de Toulouse, França em 1979. Atualmente é Professor Titular no Departamento de Engenharia Elétrica da Universidade Federal de Santa Catarina. Fundou a Sociedade Brasileira de Eletrônica de Potência, o Instituto de Eletronica de Potencia e criou o Congresso Brasileiro de Eletrônica de Potência. Atualmente é Professor Titular no Departamento de Engenharia Elétrica da Universidade Federal de Santa Catarina.