

Received December 21, 2023; accepted April 05, 2024; Date of publication April 16, 2024.   
The review of this paper was arranged by Associate Editor Allan F. Cupertino  and Editor-in-Chief Telles Brunelli Lazzarin .

Digital Object Identifier <http://doi.org/10.18618/REP.2024.1.0040>

# Otimização de Controladores Baseada em Meta-heurística Aplicada a Conversores CC-CC com Validação em *Hardware-in-the-loop*

Robert U. M. Viaro <sup>1</sup>, Lucas C. Borin <sup>1</sup>, Renan Medke <sup>1</sup>, Everson Mattos <sup>1</sup>, Caio R. D. Osório <sup>2</sup>, Vinícius F. Montagner <sup>1</sup>

<sup>1</sup>Universidade Federal de Santa Maria, Programa de Pós-Graduação em Engenharia Elétrica, Santa Maria – RS, Brasil.

<sup>2</sup>Typhoon HIL, Novi Sad – Sérvia

e-mail: robertviaro.eletrica@gmail.com, lukasciolo@gmail.com, renanmedke@gmail.com, everson.mattos@gmail.com, caio.osorio@gmail.com, vfmontagner@gmail.com

**RESUMO** Uma dificuldade no projeto de controladores para conversores de potência é otimizar múltiplos objetivos de desempenho respeitando múltiplas restrições de operação, dispondo de um conjunto de poucos ganhos de controle. Este trabalho propõe um procedimento *off-line* de sintonia automática otimizada de controladores proporcional-integral-derivativos aplicados a conversores CC-CC. A proposta é baseada na otimização de uma função custo que visa atingir margem de fase e frequência de cruzamento desejadas, respeitando restrições de desigualdade no máximo sobressinal e no tempo de acomodação das respostas transitórias. Um algoritmo de otimização por enxame de partículas evolui os ganhos de controle até obter um mínimo da função custo, garantindo a estabilidade frente a incertezas na carga e na tensão de entrada sem violar as restrições de projeto. Os resultados para a regulação da tensão de saída de um conversor *buck*, descrito por um modelo de fase não mínima quando incluído o atraso na implementação do controle, mostram a superioridade do controlador proposto em comparação a um controlador obtido utilizando uma função especializada do MATLAB. Avaliações experimentais em *Hardware-in-the-loop* confirmam a viabilidade prática da abordagem para o controle implementado em tempo real em um processador digital de baixo custo e amplo uso.

**PALAVRAS-CHAVE** Controlador PID, *Hardware-in-the-Loop*, Conversores CC-CC, Otimização por Enxame de Partículas, Robustez.

## Optimization of Controllers Based on Metaheuristics Applied to dc-dc Converters with Validation in *Hardware-in-the-loop*

**ABSTRACT** One difficulty in the design of controllers for power converters is to optimize multiple performance objectives and respect multiple operation constraints, for a set of few control gains. This work proposes an off-line procedure to optimize the tuning of proportional-integral-derivative controllers applied to DC-DC converters. The proposal is based on the optimization of a cost function that aims to reach desired phase margin and crossover frequency, respecting inequality constraints on the overshoot and settling time of the transient responses. A particle swarm optimization algorithm evolves the control gains to minimize the cost function, ensuring stability under uncertainty of the load and of the input voltage, and not violating the design constraints. The results for the regulation of the output voltage of a buck converter, described by a non-minimum phase model when including the control implementation delay, show the superiority of the proposed controller when compared to a controller obtained using an specialized MATLAB function. Experimental evaluations in *Hardware-in-the-loop* confirm the practical viability of the proposed approach for the control implemented in real time by a digital processor of low cost and wide use.

**KEYWORDS** DC-DC Converters, PID Controller, Particle Swarm Optimization, Robustness, *Hardware-in-the-Loop*.

### I. INTRODUÇÃO

O controlador proporcional-integral-derivativo (do inglês, *Proportional-Integral-Derivative* – PID) continua sendo uma

das opções mais utilizadas em aplicações industriais, inclusive em Eletrônica de Potência [1]–[7]. Com uma estrutura simples, se bem projetado, este controlador permite erro

nulo de regime permanente a referências do tipo degrau e boa rejeição de distúrbios de baixa frequência, por exemplo. Entretanto, para um projeto baseado no domínio da frequência, a correlação entre os índices de desempenho no domínio da frequência e no domínio do tempo não é exata quando a planta não é aproximável por um modelo específico de segunda ordem. Nestes casos, encontrar os ganhos de controladores PIDs que atendam simultaneamente requisitos de projeto no domínio da frequência (e.g. frequência de cruzamento e margem de fase) e no domínio do tempo (e.g. máximo sobressinal e tempo de acomodação), e que assegurem robustez contra incertezas paramétricas, pode ser uma tarefa difícil. Técnicas de sintonia mais avançadas têm sido utilizadas para tentar obter um melhor compromisso entre estabilidade e robustez [6], [8]–[12].

Nas últimas décadas, meta-heurísticas vêm sendo cada vez mais empregadas para a otimização do projeto de conversores, na síntese de sequências de comutação otimizadas e para o projeto de controladores ótimos aplicados a conversores de potência [13]–[15]. Para a sintonia de controladores, as meta-heurísticas mais utilizadas são o algoritmo genético (do inglês, *Genetic Algorithm – GA*) e o algoritmo de otimização por enxame de partículas (do inglês, *Particle Swarm Optimization – PSO*). Uma vantagem destes algoritmos é a busca dos ganhos de controle baseada em simulações, sem necessidade de modelos matemáticos mais detalhados do conversor e sem necessidade de expressões complexas para o projeto dos ganhos de controle. Os ganhos são evoluídos para atender a testes de desempenho e robustez típicos, podendo levar em conta simultaneamente várias restrições de projeto, incluindo margens de estabilidade, limites de desempenho e incertezas paramétricas no projeto do controlador. Entretanto, meta-heurísticas ainda não foram exploradas suficientemente para o projeto otimizado de controladores com uma validação experimental adequada, tendo, portanto, potencial de melhorar o desempenho de controladores aplicados a conversores de potência [16]–[20].

Após obtido um controlador otimizado, é importante validá-lo experimentalmente, nas condições operacionais do conversor. Neste cenário, destaca-se atualmente a possibilidade de testes em *Controller Hardware-In-The-Loop (C-HIL)* [21]–[23]. Em um método de teste de C-HIL, o desempenho de um *hardware*, *firmware* e *software* de controle é verificado com um modelo matemático de alta fidelidade da planta, simulado em tempo real. Esta abordagem tem sido utilizada por décadas nas indústrias automotiva e aeroespacial para teste de sistemas de controle complexos. Conectando controladores físicos a um modelo virtual da planta, simulada em tempo real, é possível inclusive testar condições operacionais que são difíceis de realizar em laboratório, ou realizar testes que podem ser muito custosos em termos de tempo ou de exigência de recursos materiais. O uso de C-HIL pode reduzir o tempo do estágio de desenvolvimento de controladores, com bom potencial de aplicação em conversores de potência, atraindo interesse tanto acadêmico como industrial [20], [24].

Este artigo traz como contribuição um procedimento de sintonia automática *off-line* de um controlador PID aplicado ao controle de tensão de saída conversores CC-CC com validação em C-HIL. O conversor utilizado é do tipo *buck*, com resistências parasitas no filtro e atraso no sinal de controle, o que leva a um modelo de planta de fase não mínima. Especificamente, um algoritmo PSO é utilizado para evoluir os ganhos do PID até encontrar um conjunto de ganhos que minimiza uma função custo baseada no erro em relação a valores de referência de margem de fase e de frequência de cruzamento. Os ganhos otimizados também atendem simultaneamente a restrições de desigualdade sobre máximo sobressinal e tempo de acomodação. A estabilidade do sistema em malha fechada também é garantida para uma faixa de incerteza na carga e na tensão de entrada do conversor. Resultados com o controle operando em tempo real em C-HIL indicam a viabilidade prática dos ganhos projetados com o procedimento proposto.

## II. MODELAGEM DO CONVERSOR

Considere o conversor CC-CC do tipo *buck* com resistências parasitas nos elementos do filtro, apresentado na Figura 1. Assume-se aqui operação no modo de condução contínua e o objetivo é controlar a tensão sobre a carga,  $v_{C_o}$ , a partir da síntese da razão cíclica.

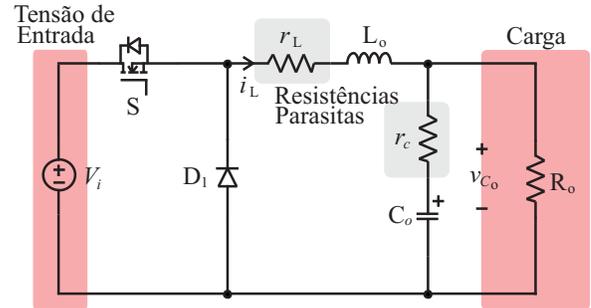


FIGURA 1. Conversor *buck* CC-CC com resistências parasitas no filtro.

Na primeira etapa de operação, o interruptor S está em condução e o diodo  $D_1$  está bloqueado. O modelo em espaço de estados que descreve esta etapa de operação é dado por

$$\dot{\mathbf{x}} = \mathbf{A}_1 \mathbf{x} + \mathbf{B}_1 u, \quad \mathbf{y} = \mathbf{C}_1 \mathbf{x}, \quad (1)$$

em que, as matrizes  $\mathbf{A}_1$ ,  $\mathbf{B}_1$ ,  $\mathbf{C}_1$  e o vetor de estados  $\mathbf{x}$  são dados por

$$\mathbf{A}_1 = \begin{bmatrix} -\frac{(R_o r_c r_L)}{L_o} & -\frac{R_o}{L_o(r_c + R_o)} \\ \frac{R_o}{C_o(r_c + R_o)} & -\frac{1}{C_o(r_c + R_o)} \end{bmatrix}, \quad \mathbf{B}_1 = \begin{bmatrix} \frac{1}{L_o} \\ 0 \end{bmatrix}, \quad (2)$$

$$\mathbf{C}_1 = \begin{bmatrix} R_o r_c & \frac{R_o}{R_o + r_c} \end{bmatrix}, \quad \mathbf{x} = \begin{bmatrix} i_L & v_{C_o} \end{bmatrix}^T.$$

Na segunda etapa de operação, o interruptor S está bloqueado e  $D_1$  está em condução. O modelo no espaço de estados resultante é dado por

$$\dot{\mathbf{x}} = \mathbf{A}_2 \mathbf{x} + \mathbf{B}_2 u, \quad \mathbf{y} = \mathbf{C}_2 \mathbf{x}, \quad (3)$$

em que as matrizes  $\mathbf{A}_2$ ,  $\mathbf{B}_2$  e  $\mathbf{C}_2$  são dadas por

$$\mathbf{A}_2 = \mathbf{A}_1, \quad \mathbf{B}_2 = \begin{bmatrix} 0 \\ 0 \end{bmatrix}, \quad \mathbf{C}_2 = \mathbf{C}_1. \quad (4)$$

Considerando uma razão cíclica nominal  $D$ , as matrizes médias são dadas por

$$\begin{aligned} \mathbf{A} &= D\mathbf{A}_1 + (1-D)\mathbf{A}_2 \\ \mathbf{B} &= D\mathbf{B}_1 + (1-D)\mathbf{B}_2 \\ \mathbf{C} &= D\mathbf{C}_1 + (1-D)\mathbf{C}_2. \end{aligned} \quad (5)$$

O ponto de operação do sistema é calculado como (para mais detalhes veja, por exemplo, [4], [5])

$$\mathbf{X} = -\mathbf{A}^{-1}\mathbf{B}\mathbf{U}, \quad \mathbf{Y} = -\mathbf{C}\mathbf{A}^{-1}\mathbf{B}\mathbf{U}, \quad (6)$$

com  $\mathbf{U} = V_i$ .

Uma representação para o modelo médio de pequenos sinais, linearizando em torno do ponto de operação é dada por

$$\dot{\tilde{\mathbf{x}}} = \mathbf{A}_p\tilde{\mathbf{x}} + \mathbf{B}_p\tilde{\mathbf{d}}, \quad \tilde{\mathbf{y}} = \mathbf{C}_p\tilde{\mathbf{x}}, \quad (7)$$

com matrizes

$$\mathbf{A}_p = \mathbf{A}, \quad \mathbf{B}_p = (\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)V_i, \quad \mathbf{C}_p = \mathbf{C}. \quad (8)$$

Utilizando a transformada de Laplace no modelo em espaço de estados, encontra-se a função de transferência que relaciona a entrada  $\tilde{\mathbf{d}}$  (perturbação na razão cíclica) com a saída  $\tilde{v}_{Co}$  (perturbação na tensão de saída), dada por

$$G_p(s) = \mathbf{C}_m(s\mathbf{I} - \mathbf{A}_m)^{-1}\mathbf{B}_m. \quad (9)$$

Para uma validação do modelo médio de pequenos sinais, considere os parâmetros do conversor mostrados na Tabela 1, levando à função de transferência da planta

$$G_p(s) = \frac{50000s + 6,331 \times 10^9}{s^2 + 4812s + 2,111 \times 10^8}. \quad (10)$$

TABELA 1. Parâmetros do Conversor Buck

Parâmetro	Descrição	Valor
L	indutor	37,5 $\mu\text{H}$
$r_L$	resistência do indutor	0,001 $\Omega$
$C_o$	capacitor	127 $\mu\text{F}$
$r_C$	resistência do capacitor	0,025 $\Omega$
$R_o$	carga nominal	2,5 $\Omega$
$V_i$	tensão de entrada	30 V
$v_{Co}$	tensão de saída	12 V
D	razão cíclica	$V_i/v_{Co}$
$f_s$	frequência de comutação	50 kHz

O conversor e o modelo (10) foram simulados no Simulink, com os resultados mostrados na Figura 2.

Primeiramente, a razão cíclica é igual a 0,4, e a saída tem o seu valor médio igual a 12 V. No instante 0,1 s, uma adição de 1% na razão cíclica é realizada (chamada perturbação  $\tilde{d}_1$ ), levando a tensão de saída para o valor médio de 12,12 V. No instante 0,105 s, retorna-se ao valor nominal de razão

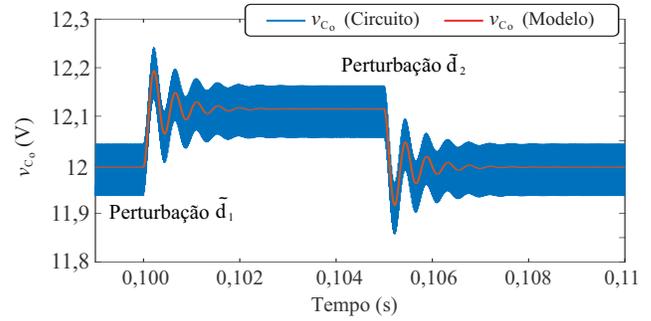


FIGURA 2. Resposta do modelo em função de transferência e da simulação do circuito da Figura 1, com os parâmetros da Tabela 1.

cíclica de 0,4 (perturbação  $\tilde{d}_2$ ), e a tensão de saída retorna ao valor médio de 12 V.

Pode-se observar que a tensão de saída do conversor, que possui ondulações devido à modulação por largura de pulso, tem o seu comportamento médio reproduzido com boa qualidade pelo modelo em função de transferência (10), tanto nos transitórios como nos períodos de tempo em regime permanente. Portanto, o modelo médio pode ser utilizado para fins de projeto de controladores.

### III. PROCEDIMENTO DE PROJETO PROPOSTO

O objetivo desta seção é apresentar o controlador PID utilizado, a função custo a ser minimizada e os limites da variável de saída que não devem ser violados (i.e. as restrições a serem obedecidas). Esta seção também fornece as equações de funcionamento do algoritmo PSO, mostra o modelo da planta de fase não mínima e o controlador obtido, como resultado da aplicação do procedimento proposto.

#### A. Controlador, função custo e restrições

Considere um controlador PID com ganhos fixos,  $K_p$ ,  $K_I$  e  $K_D$ , e com um polo adicional,  $p$ , para tornar o controlador causal, conforme o modelo

$$G_c(s) = \left[ K_p + \frac{K_I}{s} + K_D s \right] \times \left[ \frac{p}{s+p} \right]. \quad (11)$$

O objetivo neste ponto é encontrar os ganhos de controle e o polo adicional, de modo a otimizar uma função custo  $J_1$  sujeita às seguintes restrições

$$\begin{aligned} &\min_{[K_p, K_I, K_D, p] \in \mathcal{K}} J_1 \\ &s.a. \\ &SS \leq \bar{SS} \\ &TA \leq \bar{TA}. \end{aligned} \quad (12)$$

O conjunto  $\mathcal{K}$  é o espaço de busca dos ganhos de controle e do polo adicional. Este conjunto pode ser, por exemplo, um hiper-retângulo, estabelecido pelo projetista.

$\bar{SS}$  é o limitante superior para o máximo sobressinal e  $\bar{TA}$  é o limitante superior para o tempo de acomodação da

resposta do sistema em malha fechada dado por

$$\frac{Y(s)}{R(s)} = \frac{G_c(s)G_p(s)}{1 + G_c(s)G_p(s)}, \quad (13)$$

para uma referência  $R(s)$  do tipo degrau.

A função custo  $J_1$  aqui é calculada como

$$J_1 = \left( \left| \frac{MF - MF^*}{MF^*} \right| + \left| \frac{FC - FC^*}{FC^*} \right| \right), \quad (14)$$

quando o sistema em malha fechada for estável e quando respeitar os limitantes pré-determinados para máximo sobressinal e tempo de acomodação.

Para o cômputo de (14),  $MF$  é a margem de fase e  $FC$  é a frequência de cruzamento por 0 dB da função  $G_c(s)G_p(s)$ , para um dado controlador PID.  $MF^*$  e  $FC^*$  são os valores desejados (valores de referência) para a margem de fase e frequência de cruzamento, respectivamente.

A função custo em (14) foi escolhida devido ao amplo uso em Eletrônica de Potência de especificações do desempenho do controle em termos de margem de fase e frequência de cruzamento. As restrições em termos de máximo sobressinal e tempo de acomodação foram incluídas para garantir respostas transitórias adequadas.

Para incluir a estabilidade e as restrições sobre o máximo sobressinal e o tempo de acomodação na função custo, pode-se resolver o seguinte problema de otimização

$$\min_{[K_p, K_i, K_D, p] \in \mathcal{K}} J_2, \quad (15)$$

com

$$J_2 = \begin{cases} 10^{10}, & \text{se o sistema em malha fechada for instável,} \\ \left( \left| \frac{MF - MF^*}{MF^*} \right| + \left| \frac{FC - FC^*}{FC^*} \right| \right) \Pi_{SS} \Pi_{TA}, & \text{caso contrário.} \end{cases} \quad (16)$$

A estabilidade do sistema em malha fechada é avaliada para um intervalo de valores de resistência de carga e um intervalo de valores de tensão de entrada.

Os fatores de penalização sobre o máximo sobressinal e o tempo de acomodação são dados por

$$\Pi_{SS} = \begin{cases} 1, & \text{se } SS \leq \bar{SS} \\ 10^3, & \text{caso contrário} \end{cases} \quad (17)$$

$$\Pi_{TA} = \begin{cases} 1, & \text{se } TA \leq \bar{TA} \\ 10^3, & \text{caso contrário} \end{cases} \quad (18)$$

O problema de otimização (15)–(18) pode ser resolvido de forma computacionalmente eficiente por meio de meta-heurísticas. Para cada conjunto de ganhos de controle e de polo adicional de um PID, a função custo  $J_2$  é calculada, retornando um número real positivo que, quanto menor, mais próximo o conjunto controlador e planta está de atingir a margem de fase e a frequência de cruzamento de referência. Utilizando uma meta-heurística, os ganhos do PID são atualizados visando minimizar a função custo  $J_2$ , otimizando o desempenho do sistema, respeitando as restrições de operação. A meta-heurística escolhida aqui é o algoritmo PSO, devido à simplicidade de implementação,

contando com funções prontas de execução disponíveis na literatura.

## B. Funcionamento Básico do PSO

O PSO é um algoritmo de otimização estocástica, capaz de encontrar mínimos ou máximos em problemas que possuem múltiplas variáveis de decisão e restrições, que vem sendo utilizado com sucesso em Eletrônica de Potência [14], [15].

No PSO, várias soluções candidatas (as partículas) são geradas aleatoriamente em um espaço de busca definido. A cada iteração (épocas), as partículas se movem em busca de pontos de mínimo, a partir da avaliação da função custo. Para cada ponto investigado do espaço, um valor de função custo é associado, chamado *fitness* [25].

Para utilizar o PSO neste trabalho, considere que um vetor de ganhos de controle  $\mathbf{K}$  será representado pela posição de uma partícula, ou seja, a posição de uma partícula pode ser vista como um candidato a controlador PID, expresso por

$$\mathbf{K}_i^m = [ (K_p)_i^m \quad (K_i)_i^m \quad (K_D)_i^m \quad (p)_i^m ] \quad (19)$$

$$i = 1, \dots, N, \quad m = 1, \dots, M,$$

em que  $N$  é o número de partículas,  $m$  é a época atual e  $M$  é o número máximo de épocas.

Cada partícula  $i$  tem sua posição futura,  $\mathbf{K}_i^{m+1}$ , calculada a partir da sua posição atual  $\mathbf{K}_i^m$  e de um vetor de velocidades  $\mathbf{v}_i^m$ , de modo que

$$\mathbf{K}_i^{m+1} = \mathbf{K}_i^m + \mathbf{v}_i^{m+1} \quad (20)$$

$$\mathbf{v}_i^{m+1} = \mathbf{v}_i^m w^m + \phi_1 r_1 (\mathcal{P}_i - \mathbf{K}_i^m) + \phi_2 r_2 (\mathcal{G} - \mathbf{K}_i^m). \quad (21)$$

Em (21),  $\phi_1$  é o coeficiente cognitivo,  $\phi_2$  é o coeficiente social,  $\mathcal{P}_i$  é a posição com melhor *fitness* encontrada pela partícula  $i$ ,  $\mathcal{G}$  é a posição com melhor *fitness* encontrada considerando todas as partículas,  $r_1$  e  $r_2$  são números aleatórios entre 0 e 1 e  $w^m$  é o fator de inércia [26].

Para executar o algoritmo PSO, deve-se informar  $N$ ,  $M$ ,  $\phi_1$ ,  $\phi_2$ , o espaço de busca e a função custo. O critério de parada usual é atingir  $M$  épocas, mas o algoritmo também pode parar pela estagnação do *fitness*.

## C. Projeto dos Ganhos pelo PSO

O controlador PID será projetado aqui no domínio do tempo contínuo e, após, discretizado, para implementação em um processador digital de sinais. O período de discretização utilizado será de  $T_s = 1/f_s = 1/50000 = 20 \mu\text{s}$ .

Na prática, existe o atraso inerente à implementação digital do controle. Este atraso será levado em conta no projeto do controlador transformando o modelo da planta  $G_p(s)$  para o domínio discreto, com um segurador de ordem zero (do inglês, *Zero-Order Hold* – ZOH) e, na sequência, retornando-se a um modelo da planta no domínio contínuo utilizando a transformada de Tustin. Desta forma, tem-se o modelo da planta com o ZOH, para os parâmetros da

Tabela 1, dado por

$$G_p^{delay}(s) = \frac{-0,5135s^2 - 1,281 \times 10^4 s + 6,416 \times 10^9}{s^2 + 4911s + 2,14 \times 10^8}. \quad (22)$$

Este modelo será utilizado para a obtenção dos controladores PID mostrados a seguir, sendo um modelo de fase não mínima, o que dificulta o projeto.

Para a função custo  $J_2$ , foram escolhidos os seguintes valores:  $MF^* = 60^\circ$ ,  $FC^* = 2\pi f_s/25$ ,  $\bar{S}\bar{S} = 5\%$  e  $\bar{T}\bar{A} = 0,01$  s. Os valores escolhidos para  $MF^*$  e  $\bar{S}\bar{S}$  são típicos para projeto de controladores, e os valores escolhidos para  $FC^*$  e  $\bar{T}\bar{A}$  são adequados para a operação do conversor *buck* com os parâmetros da Tabela 1.

Sobre a escolha dos parâmetros do PSO, o valor do número de partículas  $N$  pode ser escolhido entre 20 e 50 [27]. O número de épocas  $M$  pode ser escolhido como um valor suficientemente grande para garantir a convergência do PSO [27], [28]. Para evitar a execução até o número final de épocas, quando o PSO já indica convergência antes, o critério de parada por estagnação pode ser usado, parando o algoritmo quando o *fitness* apresenta pouca redução em um número de épocas sucessivas escolhido pelo usuário. Os coeficientes  $\phi_1$  e  $\phi_2$  devem ser escolhidos entre 0,5 e 4 e, para o fator de inércia  $w$ , é usual iniciar com valor 0,9 e reduzir este valor, com o decorrer das épocas, até o valor 0,4, utilizando uma equação adequada. Neste trabalho, utilizou-se uma fórmula linear decrescente [26]–[29].

Para o projeto dos ganhos do PID otimizado para o controle do conversor *buck* tratado aqui, o PSO foi executado usando a função *particleswarm*, do MATLAB, com  $N = 50$ ,  $M = 50$ ,  $\phi_1 = 1,5$ ,  $\phi_2 = 1,5$ . Com estes valores, uma execução produziu convergência para um mínimo da função custo em tempo computacional de 25 s, utilizando um *Notebook* com processador Intel Core i7 11th Gen 2.8 GHz e 8 GB de memória RAM. Este tempo é demandado totalmente *off-line* e pode ser considerado menor do que o tempo demandado em um projeto manual, baseado em tentativa e erro.

O vetor de ganhos do PID e do polo adicional, obtidos com o procedimento proposto, é dado por

$$\mathbf{K}_{PID}^{PSO} = \left[ 0,00712 \quad 85,3877 \quad 1,1178 \times 10^{-6} \quad 50264 \right]. \quad (23)$$

#### IV. COMPARAÇÕES

Para uma comparação de desempenho com o controlador PID projetado pelo procedimento proposto, um controlador PID foi sintonizado para os parâmetros da Tabela 1 utilizando a função especializada *pidtune* do MATLAB, incluindo, *a posteriori*, o polo adicional, na função de transferência do controlador (11). A função de transferência da planta, para fins de projeto do controlador, é dada em (22).

Os motivos para a escolha da função *pidtune* foram: i) a fácil reprodutibilidade do controlador PID fornecido por esta função, mesmo por um projetista com pouca experiência, evitando projetos heurísticos (por tentativa e erro) que não

permitem reprodutibilidade exata do controlador; ii) a fácil sintaxe desta função, que permite obter PID com bom compromisso entre desempenho e robustez; iii) a possibilidade de a função fornecer um primeiro PID competitivo para *benchmark* com outras técnicas de projeto.

Os parâmetros de entrada da função *pidtune* foram escolhidos como margem de fase de 60 graus e frequência de cruzamento de  $f_s/150 = 333,33$  Hz, por ser o maior valor que resultou em um controlador estável na simulação do sistema em malha fechada com os ganhos provenientes da função *pidtune*. Adicionalmente, utilizou-se no projeto o *Design Focus: balanced*, para orientar a sintonia do PID encontrando um bom compromisso entre rastreamento de referência e rejeição de distúrbio (para mais detalhes, vide Apêndice A). O controlador PID resultante é mostrado na Tabela 2, na linha identificada com *pidtune*. O outro controlador na Tabela 2 é o PID fornecido pelo procedimento proposto baseado no PSO, projetado na seção anterior.

TABELA 2. Ganhos e Polo Adicional dos Controladores em Comparação

Controlador	$K_P$	$K_I$	$K_D$	$p$
<i>pidtune</i>	0,011	110,0	$1,95 \times 10^{-7}$	62832
Proposto	0,00712	85,3877	$1,1178 \times 10^{-6}$	50264

Para uma comparação das respostas em frequência, têm-se os diagramas de Bode da Figura 3, que mostram a superioridade do controlador proposto em termos de maior frequência de cruzamento por 0 dB e maior margem de fase.

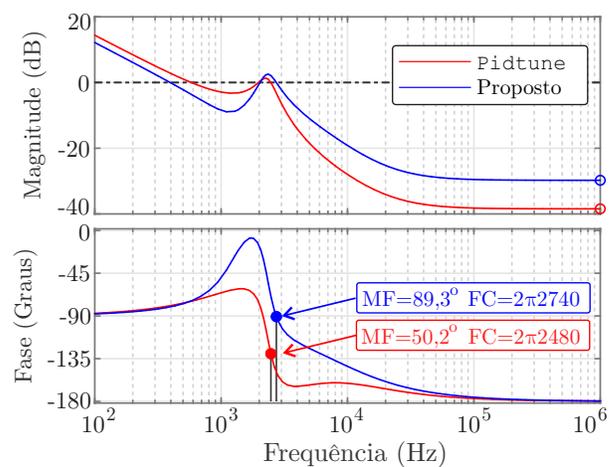


FIGURA 3. Diagramas de Bode de malha aberta para o PID projetado com o procedimento proposto e para o PID projetado com a função *pidtune*.

Para avaliar a estabilidade dos controladores sob variação da carga e da tensão de entrada, são obtidos os polos de malha fechada para cada um dos controladores, para a carga de 2,5  $\Omega$  até 5  $\Omega$  e para a tensão de entrada de 24 V até 36 V. A análise indica que os polos de malha fechada permanecem sempre no semiplano esquerdo do plano complexo, confirmando a estabilidade para ambos os controladores em comparação.



resultados, uma vez que tanto GA como PSO são algoritmos estocásticos, contendo termos randômicos na sua solução. A superioridade do PSO também pode ser observada no menor tempo de execução, praticamente metade do tempo demandado pelo GA, para encontrar um controlador otimizado. Portanto, o PSO, para o estudo de caso no artigo, é mais eficiente, fornecendo resultados com menor dispersão e em um tempo de execução significativamente menor.

## V. RESULTADOS EXPERIMENTAIS EM HARDWARE-IN-THE-LOOP

Simulações convencionais *off-line* são úteis e largamente empregadas para o projeto e análise de conversores e controladores em Eletrônica de Potência, especialmente nos estágios iniciais de desenvolvimento. Por outro lado, simulações em tempo real permitem a interface dos modelos simulados com componentes físicos reais, em uma estrutura denominada *Hardware-in-the-loop*. Neste cenário, o dispositivo sob teste interage com a simulação em tempo real propiciando resultados com maior fidelidade e testes mais completos. Quando o dispositivo sob teste é o controlador, incluindo *hardware*, *firmware* e *software*, tem-se o que se chama de *Controller Hardware-in-the-loop (C-HIL)*.

O propósito principal da abordagem C-HIL é testar e validar o *hardware*, *firmware* e *software* de controle por meio de testes nas mais diversas condições operacionais, incluindo, por exemplo, transitórios típicos de referência, de carga, etc.

### A. Plataforma C-HIL Utilizada e Resultados

A plataforma de validação experimental do sistema de controle do conversor *buck* é apresentada na Figura 6. O conversor é simulado em tempo real, utilizando a plataforma HIL 404 e a placa de interface u-grid 2.0, ambas da Typhoon HIL. O controlador é implementado no processador de sinais digitais (do inglês, *Digital Signal Processor – DSP*) TMS320F28335, da Texas Instruments. As tensões e correntes são capturadas com um osciloscópio Tektronix, modelo MOD3034, sendo as escalas mostradas na tela do osciloscópio para cada um dos ensaios apresentados a seguir. A conexão entre DSP, osciloscópio e HIL é realizada pela placa de interface.

A Figura 7 apresenta um ensaio de variações em degrau da referência para a tensão de saída, iniciando em 0 V, aumentando para 12 V, depois, para 18 V, e então retornando para 12 V. O controlador em teste neste ensaio é o PID projetado com o procedimento proposto baseado no PSO. Pode-se observar transitórios rápidos, sem sobressinais nem afundamentos, e com tempos de acomodação de 1,72 ms, respeitando as especificações de projeto.

A Figura 8.a mostra a repetição do ensaio da Figura 7 utilizando o simulador de circuitos PSIM. Para melhorar a comparação entre os resultados da Figura 7 e da Figura 8.a, a Figura 8.b mostra a tensão de saída no PSIM, sobreposta com a tensão de saída no C-HIL. Pode-se notar que a forma de

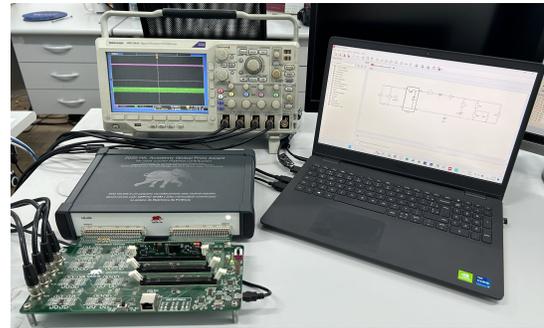


FIGURA 6. Bancada de teste de validação no C-HIL: DSP, placa de interface, simulador em tempo real e osciloscópio.

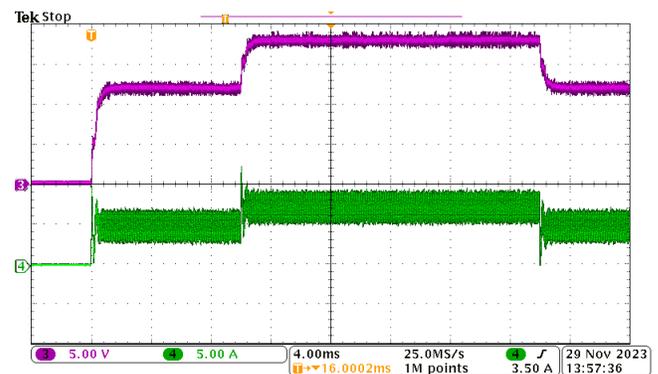
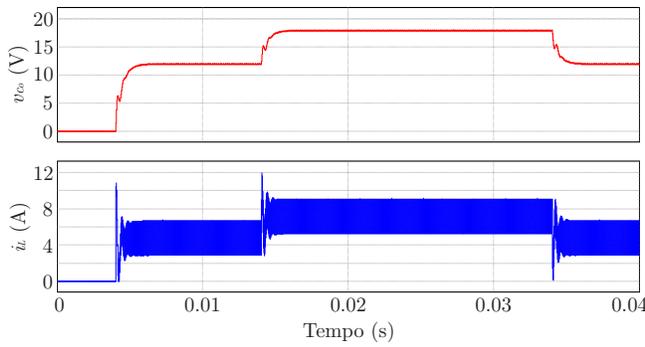


FIGURA 7. Ensaio de degraus de referência para o controlador PID projetado com o procedimento proposto: forma de onda da tensão de saída (superior) e da corrente no indutor (inferior).

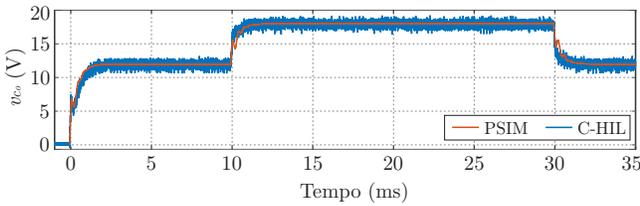
onda do PSIM descreve o comportamento médio da forma de onda do C-HIL. Portanto, confirma-se a boa correspondência das formas de onda nos simuladores.

Entretanto, uma diferença importante é o tempo que os simuladores demoram para exibir os resultados. Para avaliar 40 ms de operação do conversor, gerando as respostas mostradas na Figura 8.a, o simulador PSIM demora 10 s. A plataforma computacional utilizada para a simulação no PSIM foi um *Notebook* com processador Intel Core i7 11th Gen 2.8 GHz e 8 GB de memória RAM. O PSIM foi configurado com *Time step* =  $10^{-7}$  s. Por outro lado, a implementação em C-HIL demora 40 ms (i.e. tempo real), para exibir as respostas na Figura 7. Portanto, para este exemplo, o tempo de espera do usuário para receber as respostas das simulações, que cobrem uma mesma janela de observação, é 250 vezes menor utilizando C-HIL.

Para uma comparação entre controladores, o mesmo ensaio de degrau de referência da Figura 7, obtido com o PID fornecido pelo procedimento proposto, é repetido para o controlador PID projetado com a função *pidtune*, fornecendo, neste caso, os resultados na Figura 9. Em termos de eixos horizontais, estas figuras mostram ensaios realizados na mesma janela de tempo, com os mesmos instantes de mudança da referência de tensão e com a mesma escala de tempo (4ms/div). Em termos de eixos verticais, as figuras



(a)



(b)

FIGURA 8. (a) Ensaio no simulador PSIM de degraus de referência para o controlador PID projetado com o procedimento proposto: tensão de saída (superior) e corrente no indutor (inferior); (b) Comparativo entre as formas de onda da tensão de saída da Figura 7 (C-HIL) e da Figura 8.a (PSIM).

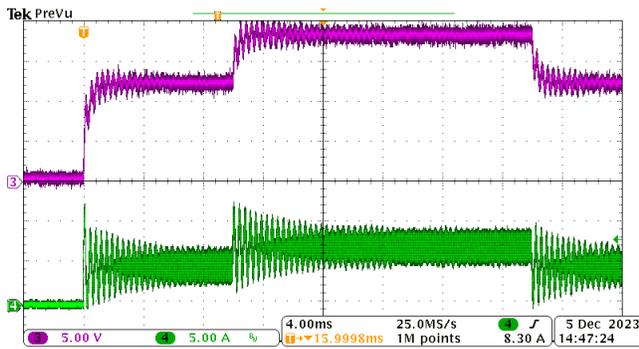
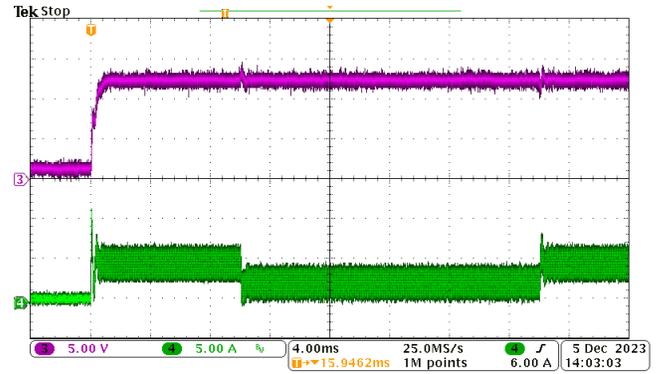


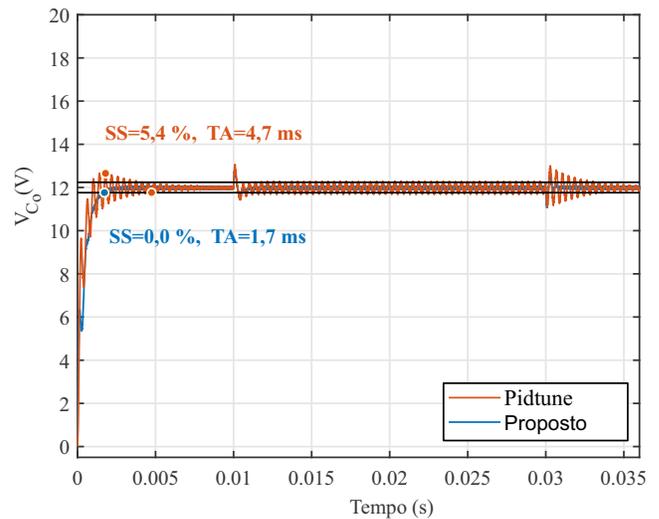
FIGURA 9. Ensaio de degraus de referência para o controlador PID projetado com a função `pidtune` do MATLAB: forma de onda da tensão de saída (superior) e da corrente no indutor (inferior).

têm as mesmas escalas para as formas de onda de corrente (5A/div) e de tensão (5V/div). Apenas foi utilizado um *offset* maior para a corrente da Figura 9, devido à maior ondulação nesta forma de onda, quando comparada com a corrente da Figura 7. Pode-se observar uma pior qualidade dos resultados com o PID fornecido pela função `pidtune`, na Figura 9, quando comparado com os resultados com o controlador PID projetado com o procedimento proposto, mostrados na Figura 7, em termos de maiores oscilações nos transitórios.

A Figura 10.a apresenta um ensaio de transitório de partida e, após, uma variação de carga, de 2,5  $\Omega$  para 5  $\Omega$  e, então, retornando para 2,5  $\Omega$ , para o PID projetado com o procedimento proposto baseado no PSO. Os instantes de comutação de carga podem ser verificados na forma de onda de corrente do indutor. Nestes instantes, pode-se observar, na



(a)



(b)

FIGURA 10. (a) Ensaio de variação de carga para o controlador PID projetado com o procedimento proposto: forma de onda da tensão de saída (superior) e da corrente no indutor (inferior). (b) Formas de onda de tensão de saída para os controladores sintonizados com a função `pidtune` e com o procedimento proposto, com medição dos sobressinais e dos tempos de acomodação no transitório de partida.

forma de onda da tensão de saída, uma rápida rejeição dos distúrbios de carga, com tempos de acomodação menores que 1 ms, e com boa regulação da tensão. A Figura 10.b mostra o transitório de partida da tensão de saída, para o controlador proposto, apresentando um sobressinal nulo, com tempo de acomodação de 1,7 ms, dentro dos limites especificados para o projeto. Para uma comparação, ainda na Figura 10.b, tem-se a forma de onda de tensão de saída para o controlador obtido com a função `pidtune`, mostrando, no transitório de partida, um sobressinal de 5,4 % e um tempo de acomodação de 4,7 ms, o que confirma a superioridade do controlador obtido com o procedimento proposto.

A Figura 11 apresenta um ensaio de variação do barramento de entrada, de 36 V para 30 V, para o PID projetado com o procedimento proposto baseado no PSO. Pode-se observar a boa regulação da tensão de saída para ambos os valores do barramento de entrada. Também é possível

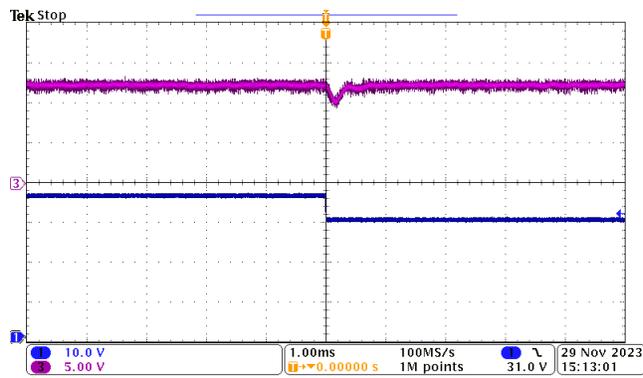


FIGURA 11. Ensaio de variação do barramento da tensão de entrada para o controlador PID projetado com o procedimento proposto: forma de onda da tensão de saída (superior) e da tensão de entrada (inferior).

observar a rápida rejeição do distúrbio, com tempo de acomodação de 1 ms na forma de onda da tensão de saída após a ocorrência do afundamento da tensão do barramento de entrada, confirmando um bom desempenho em malha fechada.

Para sintetizar as vantagens da validação com C-HIL, tem-se, como característica geral, que a utilização de C-HIL permite a automação de testes durante todo o ciclo de desenvolvimento do controle do conversor. Como vantagens específicas da validação em C-HIL, podem-se citar:

- em comparação com uma simulação convencional, executada *off-line*, o teste em C-HIL oferece: i) estrutura completa do controlador incluída na validação, ii) possibilidade de interação com o modelo em tempo real e iii) redução do tempo de execução;
- em comparação com a validação em um protótipo, o teste em C-HIL oferece: i) maior flexibilidade, ii) maior repetibilidade dos resultados, iii) maior cobertura de testes, iv) maior segurança e v) menor custo.

## VI. CONCLUSÕES E PERSPECTIVAS

A contribuição deste trabalho é um procedimento de projeto de controladores PIDs aplicados a conversores CC-CC em que os ganhos de controle são obtidos por meio de um algoritmo PSO e validados experimentalmente em C-HIL. O PSO minimiza uma função custo baseada nos desvios da margem de fase e da frequência de cruzamento em relação a valores desejados para estes parâmetros. A função custo também é penalizada se a estabilidade frente a incertezas na carga e na tensão de entrada é violada ou se o máximo sobressinal e o tempo de acomodação da resposta à referência de grau superam limitantes informados pelo projetista. Desta forma, múltiplos critérios são verificados para cada partícula do PSO (controlador PID sob teste), em um procedimento de projeto automático, executado *off-line*, evitando executar o projeto manualmente, por tentativa e erro, o que tende a

demandar um longo tempo do projetista. O procedimento é aplicado a um conversor CC-CC do tipo *buck*, com resistências parasitas no filtro, levando em conta o atraso da implementação do controle na forma digital, o que resulta em um modelo da planta de fase não mínima. Utilizando C-HIL, o controle PID obtido pelo procedimento proposto é implementado em tempo real no DSP físico, fornecendo resultados experimentais com rápido tempo de acomodação, sem máximo sobressinal nem afundamento nas variações de referência, com boas rejeições de distúrbios e com boa regulação de tensão em regime permanente. O controlador PID otimizado obtido apresenta desempenho superior a um controlador PID sintonizado com a função especializada *pidtune* do MATLAB. A validação dos controladores em C-HIL habilita testes de diversas condições de operação, como variação de referência, variação de carga e variação do barramento de entrada, permitindo a interação com o usuário durante a simulação e a realização de testes de desempenho automatizados, seguros e repetíveis.

Para estender a proposta para outros conversores e controladores, basta substituir as equações do conversor e encontrar a função de transferência da razão cíclica para a variável de saída para o conversor, estabelecer a estrutura de controle (ex. PID) e utilizar os ganhos de controle como variáveis de decisão do problema de otimização. Também é necessário estabelecer a função custo e as restrições, que podem ser as mesmas utilizadas na seção III, se o conversor for do tipo CC-CC, e utilizar o PSO para buscar os ganhos de controle otimizados. Outra possível extensão é a aplicação da proposta ao projeto de controladores em cascata (por exemplo, dois controladores PIs em cascata: um PI para a malha interna de corrente e outro PI para a malha externa de tensão), bastando estabelecer os ganhos dos controladores como variáveis de decisão do problema de otimização, escolher a função custo e as restrições da malha interna, e o mesmo para a malha externa. Portanto, extensões do procedimento de projeto proposto, baseado no algoritmo PSO e com validação em C-HIL, para outros controladores e para outros conversores de potência têm bom potencial para serem exploradas em trabalhos futuros.

## AGRADECIMENTOS

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES/PROEX) - Código de Financiamento 001. Os autores agradecem ao INCT-GD, CNPq (465640/2014-1, 303992/2022-0 e 166608/2020-3), CAPES (23038.000776/2017-54), FAPERGS (17/2551-0000517-1). Os autores também agradecem ao projeto DITARTIS - *Network of Excellence in Digital Technologies and AI Solutions for Electromechanical and Power Systems Applications* - Grant Agreement number: 101079242.

## CONTRIBUIÇÕES DOS AUTORES

Conceitualização, Curadoria de dados, Análise de dados, Pesquisa, Metodologia, Desenvolvimento, implementação e

teste de software, Design da apresentação de dados, Redação do manuscrito original, Redação - revisão e edição: VIARO, R. U. M.; Curadoria de dados, Análise de dados, Metodologia, Desenvolvimento, implementação e teste de software, Redação - revisão e edição: BORIN, L.C.; Curadoria de dados, Metodologia, Desenvolvimento, implementação e teste de software, Validação de dados e experimentos, Redação - revisão e edição: MEDKE, R.; Conceitualização, Curadoria de dados, Recebimento de financiamento, Metodologia, Administração do projeto, Disponibilização de ferramentas, Supervisão, Validação de dados e experimentos, Redação - revisão e edição: MATOS, E.; Conceitualização, Recebimento de financiamento, Administração do projeto, Disponibilização de ferramentas: OSÓRIO, C.R.D.; MONTAGNER, V. F.

### PLÁGIO E SIMILARIDADE

O artigo foi submetido para verificação de similaridade no sistema Crossref Similarity Check (iThenticate).

### REFERÊNCIAS

- [1] K. J. Åström, T. Hägglund, *PID Controllers: Theory, Design, and Tuning*, Instrument Society of America, Research Triangle Park, NC, 1995.
- [2] K. Astrom, T. Hagglund, *PID Controllers*, International Society for Measurement and Control, 1995.
- [3] T. Hägglund, K. J. Åström, "Revisiting the Ziegler-Nichols step response method for PID control", *Journal of Process Control*, vol. 14, no. 6, pp. 635–650, set. 2004, doi:10.1016/j.jprocont.2004.01.002.
- [4] J. G. Kassakian, M. F. Schlecht, G. C. Verghese, *Principles of Power Electronics*, Addison-Wesley, Boston, MA, 1991, doi:10.1017/9781009023894.
- [5] R. W. Erickson, *Fundamentals of Power Electronics*, Chapman & Hall, New York, NY, 1997, doi:10.1007/978-0-306-48048-5.
- [6] R. Priewasser, M. Agostinelli, C. Unterrieder, S. Marsili, M. Huemer, "Modeling, Control, and Implementation of DC-DC Converters for Variable Frequency Operation", *IEEE Transactions on Power Electronics*, vol. 29, no. 1, pp. 287–301, mar. 2014, doi:10.1109/TPEL.2013.2248751.
- [7] J. Sandoval-Moreno, E. Franco-Mejia, "Performance Comparison Between  $H_{\infty}$  and PID Control Strategies Applied to Boost Power Converters", in *IEEE ANDESCON*, pp. 1–6, IEEE, 2010, doi:10.1109/ANDESCON.2010.5633301.
- [8] X. Ding, Z. Qian, S. Yang, B. Cui, F. Peng, "A direct DC-link boost voltage PID-like fuzzy control strategy in Z-source inverter", in *Power Electronics Specialists Conference*, pp. 405–411, 2008, doi:10.1109/PESC.2008.4591963.
- [9] M. Ge, M. Chiu, Q. Wang, "Robust PID controller design via LMI approach", *Journal of Process Control*, vol. 21, pp. 3–13, dez. 2002, doi:10.1016/S0959-1524(00)00057-3.
- [10] Y. Nishikawa, N. Sannomiya, T. Ohta, H. Tanaka, "A method for autotuning of PID control parameters", *Automatica*, vol. 20, no. 3, pp. 321–332, fev. 1984, doi:10.1016/0005-1098(84)90047-5.
- [11] L. Guo, J. Y. Hung, R. M. Nelms, "Evaluation of DSP-Based PID and fuzzy controllers for DC-DC converters", *IEEE Transactions on Industrial Electronics*, vol. 56, no. 6, pp. 2237–2248, jun. 2009, doi:10.1109/TIE.2009.2016955.
- [12] E. Zurita-Bustamante, J. Linares-Flores, E. Guzman-Ramirez, H. Sira-Ramirez, "A Comparison Between the GPI and PID Controllers for the Stabilization of a DC-DC 'Buck' Converter: A Field Programmable Gate Array Implementation", *IEEE Transactions on Industrial Electronics*, vol. 58, no. 11, pp. 5251–5262, mar. 2011, doi:10.1109/TIE.2011.2123857.
- [13] S. E. De León-Aldaco, H. Calleja, J. A. Alquicira, "Metaheuristic optimization methods applied to power converters: A review", *IEEE Transactions on Power Electronics*, vol. 30, no. 12, pp. 6791–6803, dez. 2015, doi:10.1109/TPEL.2015.2397311.
- [14] S. Zhao, F. Blaabjerg, H. Wang, "An overview of artificial intelligence applications for power electronics", *IEEE Transactions on Power Electronics*, vol. 36, no. 4, pp. 4633–4658, Sep. 2020, doi:10.1109/TPEL.2020.3024914.
- [15] K. Vasudevan, "Applications of artificial intelligence in power electronics and drives systems: a comprehensive review", *Journal of Power Electronics*, vol. 1, no. 1, jan. 2023, doi:10.17605/OSF.IO/68SQR.
- [16] A. F. Zobaa, A. Lecci, "Particle swarm optimisation of resonant controller parameters for power converters", *IET Power Electronics*, vol. 4, no. 2, pp. 235–241, fev. 2011, doi:10.1049/iet-pel.2009.0201.
- [17] B. Ufnalski, A. Kaszewski, L. M. Grzesiak, "Particle Swarm Optimization of the Multioscillatory LQR for a Three-Phase Four-Wire Voltage-Source Inverter With an LC Output Filter", *IEEE Transactions on Industrial Electronics*, vol. 62, no. 1, pp. 484–493, jul. 2015, doi:10.1109/TIE.2014.2334669.
- [18] L. C. Borin, C. R. D. Osório, G. G. Koch, R. C. L. F. Oliveira, V. F. Montagner, "Realimentação Parcial de Estados Baseada em LMIs para Controle Robusto de Conversores Conectados à Rede", *Eletrônica de Potência*, vol. 26, no. 4, pp. 369–378, nov. 2021, doi:10.18618/REP.2021.4.0011.
- [19] L. C. Borin, C. R. D. Osório, G. G. Koch, R. C. L. F. Oliveira, V. F. Montagner, "Robust Control of GTIs under wide grid impedance ranges: An approach combining metaheuristics and LMIs", *Control Eng Practice*, vol. 120, p. 105010, dez. 2022, doi:10.1016/j.conengprac.2021.105010.
- [20] E. Mattos, L. C. Borin, C. R. D. Osório, G. G. Koch, R. C. L. F. Oliveira, V. F. Montagner, "Robust Optimized Current Controller Based on a Two-Step Procedure for Grid-Connected Converters", *IEEE Transaction on Industry Applications*, vol. 54, no. 1, pp. 1024–1034, out. 2022, doi:10.1109/TIA.2022.3211251.
- [21] D. Majstorovic, I. Celanovic, N. D. Teslic, N. Celanovic, V. A. Katic, "Ultralow-latency hardware-in-the-loop platform for rapid validation of power electronics designs", *IEEE Transactions on Industrial Electronics*, vol. 58, no. 10, pp. 4708–4716, mai. 2011, doi:10.1109/TIE.2011.2112318.
- [22] M. S. Vekic, S. U. Grabic, D. P. Majstorovic, I. L. Celanovic, N. L. Celanovic, V. A. Katic, "Ultralow Latency HIL Platform for Rapid Development of Complex Power Electronics Systems", *IEEE Transactions on Power Electronics*, vol. 27, no. 11, pp. 4436–4444, nov. 2012, doi:10.1109/TPEL.2012.2190097.
- [23] Z. Ivanovic, E. Adzic, M. Vekic, S. Grabic, N. Celanovic, V. Katic, "HIL Evaluation of Power Flow Control Strategies for Energy Storage Connected to Smart Grid Under Unbalanced Conditions", *IEEE Transactions on Power Electronics*, vol. 27, no. 11, pp. 4699–4710, nov. 2012, doi:10.1109/TPEL.2012.2184772.
- [24] C. R. D. Osório, G. G. Koch, R. C. L. F. Oliveira, V. F. Montagner, "A Practical Design Procedure for Robust  $\mathcal{H}_2$  Controllers Applied to Grid-Connected Inverters", *Control Eng Practice*, vol. 92, p. 104157, set. 2019, doi:10.1016/j.conengprac.2019.104157.
- [25] R. Eberhart, J. Kennedy, "A new optimizer using particle swarm theory", in *Proceedings of the Sixth International Symposium on Micro Machine and Human Science*, pp. 39–43, IEEE, 1995, doi:10.1109/MHS.1995.494215.
- [26] J. C. Bansal, P. Singh, M. Saraswat, A. Verma, S. S. Jadon, A. Abraham, "Inertia weight strategies in particle swarm optimization", in *Third world congress on nature and biologically inspired computing*, pp. 633–640, IEEE, 2011, doi:10.1109/NaBIC.2011.6089659.
- [27] Y. Shi, R. C. Eberhart, "Empirical study of particle swarm optimization", in *Proceedings of the 1999 Congress on Evolutionary Computation*, vol. 3, pp. 1945–1950, 1999, doi:10.1109/CEC.1999.785511.
- [28] Y. Shi, R. C. Eberhart, "Parameter selection in particle swarm optimization", in *Evolutionary Programming VII: 7th International Conference*, pp. 591–600, Springer, 1998, doi:10.1007/BFb0040810.
- [29] M. E. H. Pedersen, "Good parameters for particle swarm optimization", *Hvass Lab, Copenhagen, Denmark*, pp. 1551–3203, jan. 2010.

### APÊNDICE A: FUNÇÃO pidtune

A função `pidtune` é uma função criada e patenteada pela *MathWorks*. Esta função proprietária é utilizada para criar controladores P, PI ou PIDs, sintonizados para um dado sistema, que pode ser contínuo ou discreto, estável ou

instável. Entretanto, o sistema deve ser do tipo uma entrada e uma saída (do inglês, *Single Input Single Output* – SISO).

A sintaxe é `C=pidtune(sys,type,opts)`, em que:

- ‘sys’ é o modelo SISO da planta;
- ‘type’ deve ser escolhido ‘pid’ para a rotina projetar um controlador PID;
- ‘opts’ contém a margem de fase desejada e o foco do projeto, que, no exemplo do artigo, foi considerado como ‘balanced’, para o PID projetado pela função *pidtune* fornecer bom compromisso entre rastreamento de referência e rejeição de distúrbio.

Para o estudo de caso no artigo, a sintaxe MATLAB da função *pidtune* foi:

```
opts = pidtuneOptions('PhaseMargin',60,
    'DesignFocus','balance');
wpi = 2*pi*50e3/150;
Gc = pidtune(Gp,'pid',wpi,opts);
```

sendo  $G_p$  o modelo de fase não mínima da planta, dado em (22).

#### DADOS BIográficos

**Robert Uiliam Marin Viaro** possui graduação em Engenharia Elétrica (2022) pela Universidade Federal de Santa Maria (UFSM), onde atualmente realiza o mestrado em Engenharia Elétrica, atuando junto ao Grupo de

Eletrônica de Potência e Controle (GEPOC). Tem interesse em controle aplicado a eletrônica de potência.

**Lucas Cielo Borin** possui graduação em Engenharia de Computação (2018) e mestrado em Engenharia Elétrica (2020) pela UFSM, onde atualmente realiza o doutorado em Engenharia Elétrica, atuando junto ao GEPOC. Suas áreas de interesse incluem otimização e controle aplicado.

**Renan Medke** possui graduação em Engenharia Elétrica (2017) pela Universidade Federal do Pampa (Unipampa). Atualmente realiza o mestrado em Engenharia Elétrica na UFSM, atuando junto ao GEPOC.

**Everson Mattos** possui graduação em Engenharia de Elétrica (1999) pela Universidade Federal de Santa Catarina (UFSC). mestrado e doutorado em Engenharia Elétrica (2018 e 2023) pela UFSM. Suas áreas de interesse incluem algoritmos de otimização, controle aplicado e controle robusto.

**Caio Ruviano Dantas Osório** possui graduação, mestrado e doutorado em Engenharia de Elétrica (2015, 2017 e 2021), pela UFSM. Atualmente é Engenheiro de Aplicações, na Typhoon HIL. Suas áreas de interesse incluem soluções de teste baseadas em modelos de alta fidelidade, controle aplicado a eletrônica de potência e controle robusto.

**Vinicius Foletto Montagner** possui graduação e mestrado em Engenharia Elétrica pela UFSM (1996 e 2000), e doutorado em Engenharia Elétrica pela Universidade Estadual de Campinas (Unicamp) (2005). Atualmente é professor da UFSM. Seus interesses de pesquisa incluem controle robusto e aplicações de controle em eletrônica de potência.