




Received 23 January, 2023; accepted 17 April, 2024; Date of publication 06 May, 2024. 
The review of this paper was arranged by Associate Editor Roberto Coelho  and Editor-in-Chief Telles Lazzarin 

Digital Object Identifier <http://doi.org/10.18618/REP.2024.1.0001>

Família de Conversores c.c./c.c. de Alto Ganho com Chave Única

Aline V. C. Pereira ¹, Marcelo C. Cavalcanti ¹, Gustavo M. S. Azevedo ¹, Fabricio Bradaschia ¹, Carolina Albuquerque Caldeira ¹, Eduardo Augusto Oliveira Barbosa ¹

¹ Universidade Federal de Pernambuco, Departamento de Eletrônica e Sistemas, Recife – PE, Brasil

e-mail: aline.cavalcantipereira@ufpe.br, marcelo.cavalcanti@ufpe.br, gustavo.msazevedo@ufpe.br, fabricio.bradaschia@ufpe.br, carolina.caldeira@ufpe.br, eduardo.obarbosa@ufpe.br

RESUMO Neste trabalho é apresentada uma família de conversores C.C./C.C. de alto ganho com chave única semicondutora. A variação dos conversores propostos é obtida ao alterar o posicionamento dos capacitores e o alto ganho é atingido através do acoplamento magnético. As perdas por condução são minimizadas devido à redução dos esforços de tensão na chave pelos circuitos grampeadores. Ainda, todos os diodos operam com comutação sob zero de corrente, eliminando as perdas por recuperação reversa. O artigo apresenta a descrição dos conversores propostos, suas principais equações, formas de onda em modo de condução contínua e uma análise comparativa com conversores similares publicados na literatura. Além disso, os resultados experimentais obtidos de um protótipo projetado para operar com potência nominal de 140 W, frequência de comutação de 100 kHz, tensão de entrada de 14,8 V e tensão de saída de 220 V validam os conversores propostos. A eficiência a carga plena é de 91,84% e a eficiência máxima 93,77% foi atingida com 51,27 W.

PALAVRAS-CHAVE Chaves Semicondutoras de Potência, Conversores c.c./c.c. de Potência.

Family of Single Switch High Step-up dc/dc Converters

ABSTRACT This paper proposes a family of high step-up DC-DC converters with single switch. The variation of topologies is obtained by modifying the positions of the capacitors and the high gain is achieved through magnetic coupling. The conduction losses are minimized due to reduced switch voltage stress achieved by passive clamp circuits. In addition, all diodes operate with zero-current switching at their turn-off transition, eliminating the reverse recovery losses. The paper presents the description of the proposed converters, their main equations, the waveforms in continuous conduction mode and a comparative analysis with similar published topologies in literature. Furthermore, experimental results extracted from a prototype designed to operate with a rated power of 140 W, switching frequency of 100 kHz, input voltage of 14.8 V and output voltage of 220 V validate the proposed converters. The highest efficiency obtained is 93.77% at 51.27 W, while at full load, the efficiency is 91.84%.

KEYWORDS DC-DC Power Converters, Power Semiconductor Switches.

I. INTRODUÇÃO

Atualmente há um elevado número de aplicações em corrente contínua, gerando grande interesse em conversores C.C./C.C. de alto desempenho. Entre estas aplicações, pode-se citar microrredes C.C., veículos elétricos, Fontes de Alimentação Ininterrupta (*Uninterruptible Power Supply* - UPS), sistemas alimentados por células de combustível e geração de energia solar fotovoltaica [1]–[4]. A expansão da capacidade instalada de fontes de energia renováveis, em especial na forma solar fotovoltaica, vem fomentando os estudos de conversores C.C./C.C. elevadores de tensão.

Em aplicações fotovoltaicas é necessário elevar a tensão do módulo fotovoltaico para conectá-lo à rede elétrica. Neste caso, aplicações típicas incluem otimizadores solares conectados em paralelo e microinversores empregam conversores C.C./C.C. com alto ganho [5], [6]. O conversor boost convencional não é capaz de operar nestas condições.

Este fato se deve a elevadas perdas nos componentes para valores elevados de razão cíclica, limitando o valor do ganho estático [7], [8].

Há na literatura um grande número de conversores C.C./C.C. com alto ganho e, conseqüentemente, diversos estudos de revisão sistemática. Nos últimos anos, trabalhos de classificação definidos pelas principais técnicas para promover o alto ganho foram realizados por [9]–[15].

Dentre as principais estratégias de obtenção de alto ganho, destaca-se a IPOS (do inglês *Input-parallel output-series*) estabelecida pela conexão em série nas saídas dos conversores enquanto que suas entradas compartilham a mesma fonte. O paralelismo na entrada permite a redução da ondulação da corrente, tornando essa técnica bastante popular nas aplicações fotovoltaicas.

Ao executar essa estratégia para os conversores desenvolvidos por [16]–[19], são encontrados na literatura os conver-

sores IPOS com terra flutuante. Apesar de não desejável, a ausência de referência de terra comum à entrada e à saída não é imprescindível em aplicações de alto ganho [20]–[22].

Em aplicações que não exigem isolamento galvânico, a técnica de indutor acoplado se destaca. O uso de componentes magnéticos promove flexibilidade e liberdade para aumentar valores de ganho. Os conversores com indutor acoplado propostos por [23] e [24] possuem descontinuidade de corrente na entrada. Para contornar dessa desvantagem, pode-se utilizar um filtro capacitivo na entrada [8].

A fim de extrair um ganho elevado é possível combinar a estratégia IPOS com indutor acoplado. Ainda, como descrito por [25], o acoplamento magnético pode ser realizado com três enrolamentos. Desta maneira, o número de chaves semicondutoras é redução e a estrutura paralela é mantida.

O objetivo principal deste trabalho é propor uma nova família de conversores C.C./C.C. de alto ganho com chave única e indutor acoplado de três enrolamentos. A célula que permite um elevado ganho de tensão é baseada em capacitores chaveados, no qual são agregados enrolamentos magneticamente acoplados. Os diferentes conversores introduzidos são equivalentes, apresentando mesmo ganho estático e esforços de tensão sobre os semicondutores, diferindo nos esforços de tensão e corrente sobre seus capacitores. Os diodos possuem operação com comutação suave sob corrente nula durante o bloqueio, limitando as perdas nesses semicondutores. Devido a tensão de bloqueio reduzida sobre os componentes, é possível utilizar semicondutores com pequena resistência interna. O indutor na saída é adicionado ao conversor para impedir o surgimento de picos de corrente durante a operação do conversor. Adicionalmente, a presença do indutor de saída forma, em conjunto com o capacitor de saída, um filtro passivo de segunda ordem, o que resulta em menor ondulação nas formas de onda de corrente e tensão de saída. Ainda, os conversores discutidos têm número de componentes competitivo quando comparado aos conversores com características similares.

II. CONVERSORES PROPOSTOS

A estrutura dos conversores propostos é obtida pela modificação de conversores IPOS com duas chaves através de acoplamento magnético com três enrolamentos, conforme apresentado em [25]. O posicionamento dos capacitores define as variações. Contudo, o mesmo princípio de funcionamento e ganho estático são observados, distinguindo-se apenas em algumas características como tensão e corrente nos capacitores.

Os conversores propostos são ilustrados na Figura 1. Os conversores são compostos por um indutor acoplado de três enrolamentos (N_1 , N_2 e N_3), uma chave semicondutora (S), dois diodos associados ao circuito de grameamento (D_1 e D_4), dois diodos associados às células multiplicadoras de tensão (D_2 e D_3), dois capacitores associados ao circuito de grameamento (C_1 e C_4), dois capacitores associados às células multiplicadoras de tensão (C_2 e C_3), um indutor de

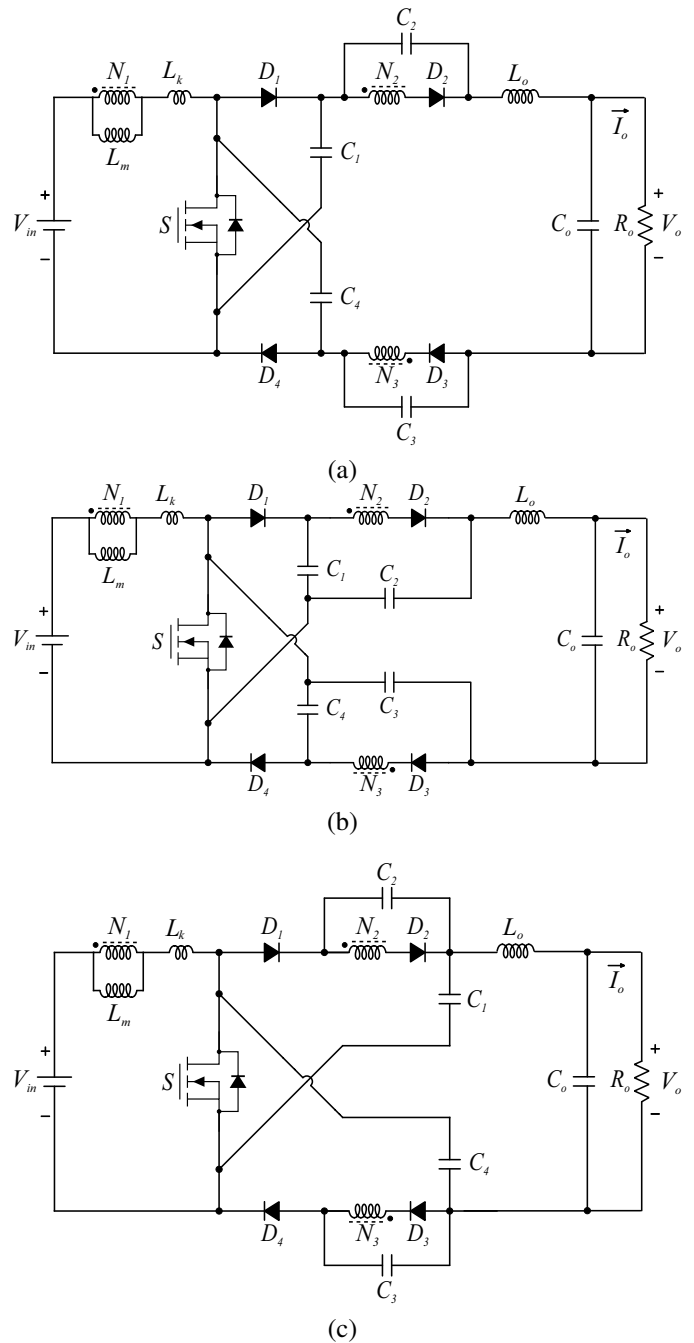


FIGURA 1. Família de conversores propostos: (a) Tipo 1; (b) Tipo 2; e (c) Tipo 3.

saída (L_o) e um capacitor de saída (C_o). A tensão de entrada é definida por V_{in} e a tensão de saída por V_o .

A energia do indutor de dispersão do indutor acoplado é recuperada por dois circuitos de grameamento regenerativos conectados a chave S . Desta forma, o estresse de tensão na chave é reduzida, possibilitando o uso de MOSFET com baixa resistência interna. Ademais, todos os diodos operam com comutação sob corrente nula (ZCS – Zero Current Switching), eliminando as perdas por recuperação reversa.

A. Etapas de Operação

Os estados topológicos relacionados aos conversores propostos com componentes ideais (exceto o indutor acoplado) são apresentados na Figura 3, enquanto a Figura 2 ilustra as principais formas de onda no modo de condução contínua (MCC). Durante um período de chaveamento, há quatro etapas de operação caracterizadas pelos estados de condução dos diodos e da chave S . Uma vez que as correntes e tensões sobre os semicondutores e indutâncias são idênticas para os três conversores propostos, são mostradas apenas as descrições dos eventos e expressões para as correntes em cada etapa para o conversor Tipo 1. As formas de onda de tensão e corrente nos semicondutores e indutores são mostradas na Figura 2. Para as análises realizadas a seguir, considera-se que:

- Não há perdas de potência durante a operação do conversor;
- O conversor opera em regime permanente;
- A tensão sobre os capacitores (V_{C1} , V_{C2} , V_{C3} , V_{C4} e V_{Co}) é invariante;
- O indutor acoplado apresenta relação de transformação $n = \frac{N_2}{N_1} = \frac{N_3}{N_1}$.
- D corresponde a razão cíclica da chave S e T_S ao período de chaveamento.

1) Etapa 1 ($t_0 < t < t_1$)

Em t_0 , a chave entra em condução e o indutor L_m é magnetizado por meio da fonte de entrada, acumulando energia. Os diodos D_1 e D_4 estão reversamente polarizados. Devido a simetria dos capacitores, as tensões de bloqueio sobre os diodos associados ao circuito de grampeamento são iguais. Os diodos D_2 e D_3 estão polarizados diretamente através dos enrolamentos secundários, N_2 e N_3 , respectivamente, e a corrente no enrolamento primário i_{N_1} é refletida para os enrolamentos secundários, dividindo-se igualmente. Esses diodos permanecerão conduzindo enquanto a corrente no indutor de dispersão i_{L_k} for menor que a corrente no indutor de magnetização i_{L_m} . A etapa 1 finaliza quando os valores dessas correntes são igualados. Portanto, a duração desta etapa está relacionada com as taxas de variação de i_{L_k} e i_{L_m} que, por sua vez, dependem dos valores dos indutores de dispersão e de magnetização L_k e L_m , respectivamente. As seguintes equações descrevem o comportamento das principais correntes durante esta etapa:

$$i_{L_m}(t) = -\frac{V_{C2}}{nL_m}(t - t_0) + i_{L_m}(t_0) \quad (1)$$

$$i_{L_k}(t) = -\frac{V_{in} + V_{C2}/n}{L_k}(t - t_0) \quad (2)$$

$$i_{L_o}(t) = -\frac{V_{C1} + V_{C2} + V_{C3} + V_{C4} - V_o}{L_o}(t - t_0) \quad (3)$$

$$+ i_{L_o}(t_0) \quad (4)$$

$$i_S(t) = i_{L_k}(t) + i_{L_o}(t) \quad (5)$$

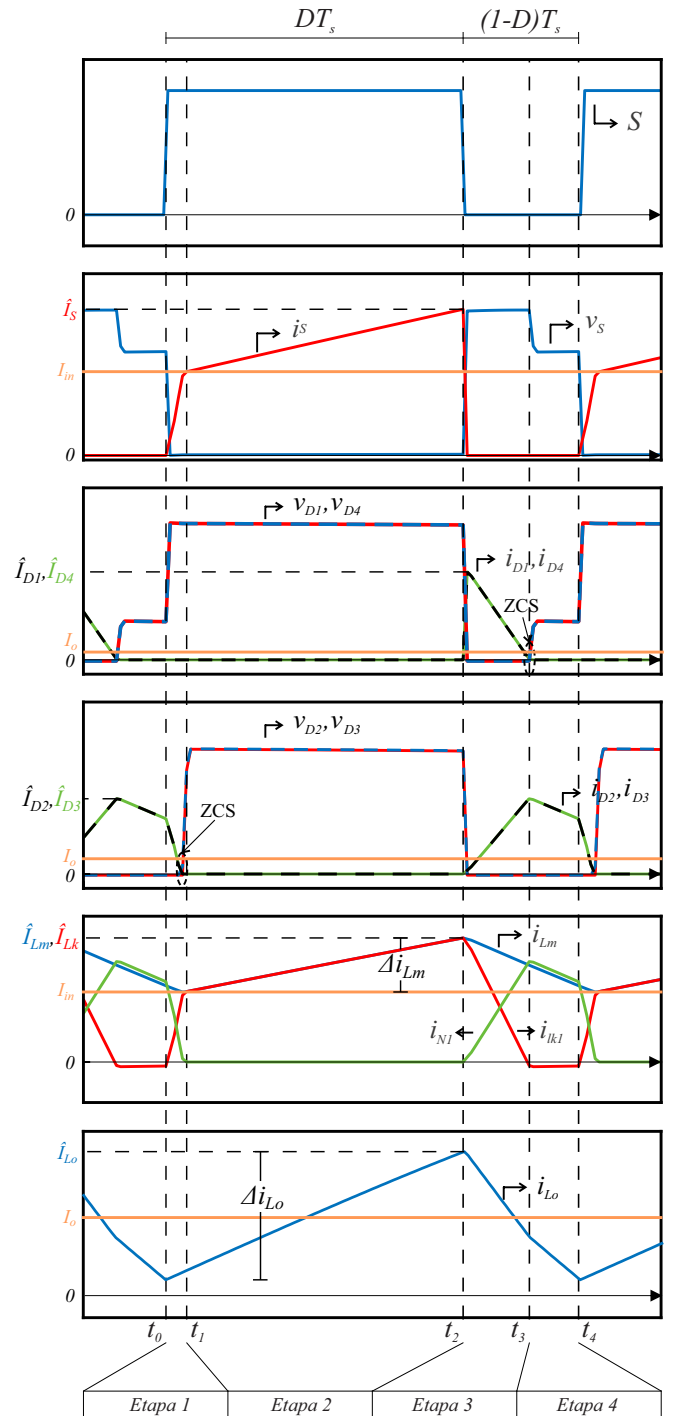


FIGURA 2. Principais formas de onda de tensão e corrente do conversor Tipo 1.

$$i_{D2}(t) = i_{D3}(t) = \frac{i_{L_m}(t) - i_{L_k}(t)}{2n} \quad (5)$$

em que i_{L_o} define a corrente no indutor L_o ; i_S é a corrente na chave S ; as correntes nos diodos D_2 e D_3 são representadas por i_{D2} e i_{D3} ; e $k = \frac{L_m}{L_m + L_k}$ é o coeficiente de acoplamento do indutor acoplado.

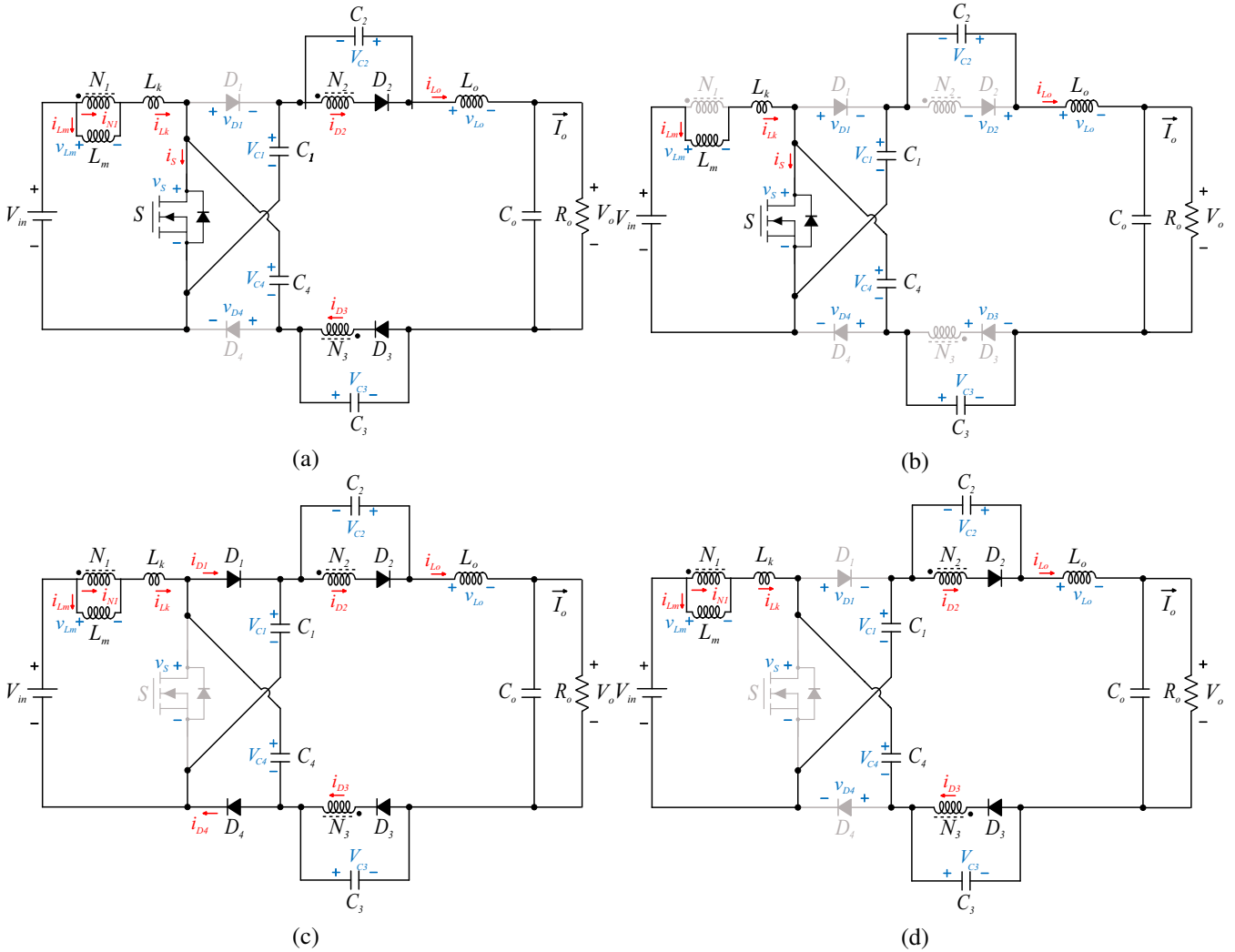


FIGURA 3. Etapas de operação do conversor Tipo 1: (a) Etapa 1; (b) Etapa 2; (c) Etapa 3; e (d) Etapa 4.

2) Etapa 2 ($t_1 < t < t_2$)

O início desta etapa é definido quando o valor de i_{Lk} atinge o valor de i_{Lm} . Neste instante, as correntes em D_2 e D_3 se anulam e esses diodos deixam de conduzir, caracterizando o ZCS. A chave S permanece ligada e os diodos D_1 e D_4 continuam reversamente polarizados. O alto ganho é definido nesta etapa quando os capacitores são descarregados em série. Nesta etapa, as correntes sobre L_m e L_k são dadas pela expressão abaixo, enquanto as correntes em L_o e S ainda são definidas por (3) e (4), respectivamente.

$$i_{Lm}(t) = i_{Lk}(t) = \frac{V_{in}}{L_m + L_k}(t - t_1) + i_{Lm}(t_1). \quad (6)$$

3) Etapa 3 ($t_2 < t < t_3$)

Em t_2 , a chave é desligada e a tensão neste componente aumenta rapidamente, forçando a polarização dos diodos D_1 e D_4 através de L_k . Nesta etapa, a energia acumulada no indutor de dispersão é reciclada através dos capacitores C_1 ,

C_2 , C_3 e C_4 . Como consequência, a corrente i_{Lk} começa a decair linearmente. A corrente i_{Lk} atinge valor menor que i_{Lm} . Como i_{N1} é definida pela diferença entre as correntes através dos indutores de dispersão e magnetização, a corrente no enrolamento primário cresce linearmente. Durante esta etapa, as principais correntes do conversor são descritas pelas seguintes equações:

$$i_{Lm}(t) = -\frac{V_{C2}}{nL_m}(t - t_2) + i_{Lm}(t_2) \quad (7)$$

$$i_{Lk}(t) = \frac{V_{in} + V_{C2}/n - V_{C4}}{L_k}(t - t_2) + i_{Lm}(t_2) \quad (8)$$

$$i_{Lo}(t) = \frac{V_{C1} + V_{C2} + V_{C3} - V_o}{L_o}(t - t_2) + i_{Lo}(t_2) \quad (9)$$

$$i_{D1}(t) = i_{D4}(t) = \frac{i_{Lk}(t) + i_{Lo}(t)}{2} \quad (10)$$

em que i_{D1} e i_{D4} são as correntes nos diodos D_1 e D_4 . O comportamento da corrente sobre os diodos D_2 e D_3 pode ser descrito por (5).

4) Etapa 4 ($t_3 < t < t_4$)

A chave permanece desligada e o indutor L_m continua transferindo energia para os enrolamentos secundários, mantendo a polarização direta dos diodos D_2 e D_3 . Neste intervalo, a corrente i_{L_k} circula retornando a entrada do conversor devido a descarga dos capacitores C_1 e C_4 e se mantém constante devido ao indutor L_o . Por causa do valor negativo da corrente i_{L_k} , a corrente i_{N_1} atinge valor maior que i_{L_m} . A etapa 4 é finalizada quando S volta a conduzir e o ciclo reinicia. A expressão para as correntes em L_k e L_o durante esta etapa é mostrada abaixo enquanto as expressões para i_{L_m} e i_{D_2} são dadas por (7) e (5), respectivamente.

$$i_{L_o}(t) = -\frac{V_{in} + V_{C_2}(1 - 1/n) + V_{C_3} + V_{C_4} - V_o}{L_k + L_o}(t - t_2) + i_{L_o}(t_3) \quad (11)$$

III. ANÁLISE EM REGIME PERMANENTE

Esta seção tem como objetivo apresentar as principais equações de projeto. Destaca-se que as equações descrevem a operação dos conversores em regime permanente e são utilizadas para realizar o projeto dos componentes de potência.

A. Ganho Estático e Esforços de Tensão

As tensões nos capacitores C_1 , C_2 , C_3 e C_4 são obtidas aplicando o princípio do balanço volt-segundo aos indutores L_m e L_k . As seguintes equações são definidas para cada conversor proposto:

$$V_{C_1}(tp_1) = V_{C_4}(tp_1) = V_{C_1}(tp_2) = V_{C_4}(tp_2) = \frac{V_{in}}{1 - D} \quad (12)$$

$$V_{C_2}(tp_1) = V_{C_3}(tp_1) = V_{C_2}(tp_3) = V_{C_3}(tp_3) = \frac{nkDV_{in}}{1 - D} \quad (13)$$

$$V_{C_1}(tp_3) = V_{C_4}(tp_3) = V_{C_2}(tp_2) = V_{C_3}(tp_2) = \frac{(1 + nkD)V_{in}}{1 - D} \quad (14)$$

Como o circuito opera em regime permanente, o valor médio da tensão do indutor de saída L_o é nulo. Assim, determina-se o ganho de tensão.

$$M_{MCC} = \frac{1 + 2nkD + D}{1 - D} \quad (15)$$

Como pode ser observado durante a etapa 3, a chave está diretamente sujeita a tensão sobre os capacitores C_1 e C_4 enquanto está bloqueada. Assim:

$$V_S = V_{C_1} = V_{C_4} = \frac{V_{in}}{1 - D} = \frac{V_o}{1 + 2nkD + D} \quad (16)$$

Da mesma forma, os diodos D_1 e D_4 estão expostos à tensão dos capacitores C_1 e C_4 , respectivamente, durante as etapas 1 e 2:

$$V_{D_1} = V_{D_4} = -V_{C_1} = -\frac{V_{in}}{1 - D} = -\frac{V_o}{1 + 2nkD + D} \quad (17)$$

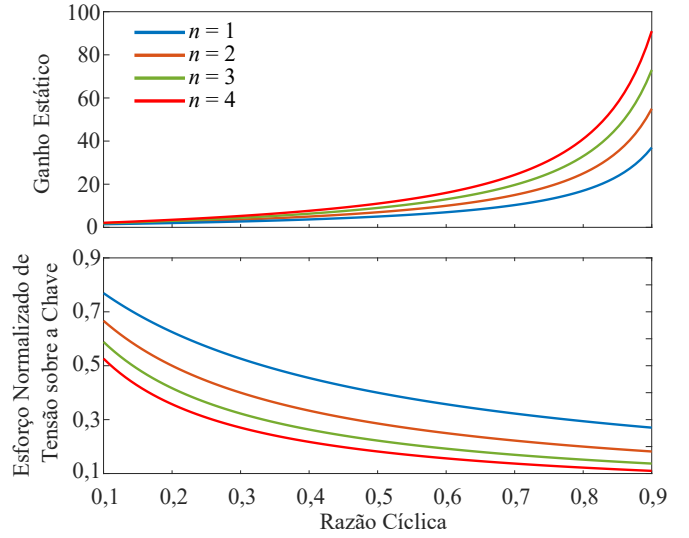


FIGURA 4. Curvas de ganho de tensão e curvas de esforço normalizado de tensão em relação a V_o sobre a chave para $k = 1$.

Durante a etapa 2, o diodo D_2 está bloqueado com tensão igual à soma das tensões sobre o enrolamento secundário e sobre o capacitor C_2 . Nota-se também a mesma situação para o diodo D_3 , dada a simetria do circuito. Portanto:

$$V_{D_2} = V_{D_3} = -(V_{N_2} + V_{C_2}) = -\frac{nkV_{in}}{1 - D} = -\frac{nkV_o}{1 + 2nkD + D} \quad (18)$$

A Figura 4 mostra as curvas de ganho e o esforço de tensão sobre a chave para diferentes valores de D e n .

B. Esforços de Corrente

A corrente média sobre os elementos do conversor pode ser deduzida através da aplicação do balanço ampère-segundo aos capacitores. Dado que as correntes dos capacitores tem valor médio nulo, nota-se então que as corrente médias nos diodos e no indutor de saída são iguais a:

$$\bar{I}_{D_1} = \bar{I}_{D_2} = \bar{I}_{D_3} = \bar{I}_{D_4} = \bar{I}_{L_o} = I_o \quad (19)$$

enquanto a corrente no indutor de dispersão é dada por:

$$\bar{I}_{L_k} = I_{in} \quad (20)$$

Como os enrolamentos N_2 e N_3 estão diretamente em série com os diodos D_2 e D_3 , respectivamente, a corrente média no enrolamento primário é dada por:

$$\bar{I}_{N_1} = -n\bar{I}_{D_2} - n\bar{I}_{D_3} = -2nI_o \quad (21)$$

Por fim, a corrente média sobre o indutor de magnetização é igual a:

$$\bar{I}_{L_m} = \bar{I}_{L_k} - \bar{I}_{N_1} = I_{in} + 2nI_o = (M_{MCC} + 2n)I_o \quad (22)$$

O valor máximo da corrente através da chave pode ser encontrado a partir de (4) em $t = t_2$. Utilizando as expressões

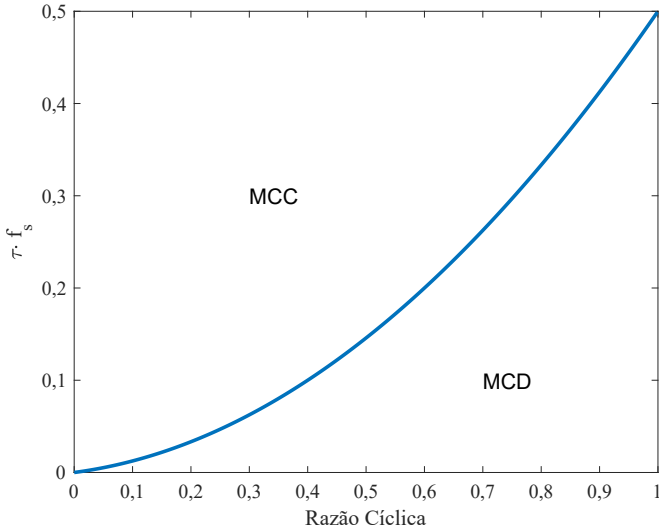


FIGURA 5. Regiões de operação do conversor para $n = 2$ e $k = 1$.

para as tensões sobre os capacitores encontradas na Seção III A., tem-se que:

$$\hat{I}_S = (M_{MCC} + 2n + 1)I_o + \frac{V_{in}D}{2(L_m + L_o)f_s}. \quad (23)$$

A corrente máxima sobre os diodos D_1 e D_4 é obtida a partir de (10) em $t = t_2$. Nota-se que, neste instante, a corrente em cada diodo é igual a metade da corrente que atravessa a chave, logo:

$$\hat{I}_{D1} = \hat{I}_{D4} = \frac{\hat{I}_S}{2} \quad (24)$$

enquanto a corrente máxima através dos diodos D_2 e D_3 é encontrada aplicando (5) em $t = t_3$. Dado que neste instante a corrente no indutor de dispersão é aproximadamente nula, tem-se então:

$$\hat{I}_{D2} = \hat{I}_{D3} \approx \frac{i_{Lm}(t_2)}{2n} - \frac{D}{(1-D)} \frac{kV_{in}}{2n(L_m + L_k)}(t_3 - t_2). \quad (25)$$

C. Projeto dos Componentes Magnéticos

O indutor de magnetização e indutor de saída devem assegurar a operação do conversor no MCC até um determinado valor mínimo de carga. Para a condução no MCC, a seguinte condição deve ser atingida:

$$\bar{I}_{Lm} - \frac{\Delta I_{Lm}}{2} > -\bar{I}_{Lo} + \frac{\Delta I_{Lo}}{2}. \quad (26)$$

Substituindo (19) e (22) em (26), encontra-se:

$$I_{in} + 2nI_o - \frac{V_{in}D}{2L_m f_s} > -I_o + \frac{V_{in}D}{L_o f_s}. \quad (27)$$

Com algumas manipulações, chega-se então a:

$$M_{MCC} + 2n + 1 > \frac{M_{MCC}RD}{2f_s} \left(\frac{L_m L_o}{L_m + L_o} \right). \quad (28)$$

Utilizando a constante de tempo τ , dada por:

$$\tau = R \left(\frac{L_m L_o}{L_m + L_o} \right) \quad (29)$$

e substituindo (29) em (28) e isolando o produto adimensional τf_s , obtém-se então:

$$\tau f_s > \frac{M_{MCC}D}{2(M_{MCC} + 2n + 1)}. \quad (30)$$

A Figura 5 ilustra as regiões de operação do conversor em função da razão cíclica, cuja curva azul representa a fronteira entre os modos de condução do conversor.

A relação de transformação do indutor acoplado é escolhida a partir de (15) isolando n e levando em consideração os valores máximos e mínimos de razão cíclica e ganho de tensão:

$$n = \frac{M_{MCC}(1-D) - (1+D)}{2kD}. \quad (31)$$

Em ambos os casos, o núcleo escolhido deve comportar o número de voltas necessário para atingir a indutância desejada e, no caso do indutor acoplado, também deve ser capaz de acomodar a relação de espiras para os enrolamentos secundário e terciário.

D. Projeto dos Capacitores

O projeto dos capacitores é determinado pelas ondulações das correntes. Para atender o requisito de ondulação da tensão, utiliza-se a relação entre capacitância e a carga do capacitor. A partir do posicionamento dos capacitores, definem-se as capacitâncias das topologias propostas.

Os capacitores associados ao circuito de grampeamento, C_1 e C_4 dos conversores tipo 1 e tipo 3 são calculados por:

$$\begin{aligned} C_{1(tp1)} = C_{4(tp1)} = C_{1(tp3)} = C_{4(tp3)} \\ \geq \frac{(1-D)D^2}{L_o f_s^2} \frac{V_{C1}}{\Delta V_{C1}} \end{aligned} \quad (32)$$

enquanto os capacitores C_1 e C_4 do conversor tipo 2 são determinados por:

$$C_{1(tp2)} \geq \frac{P}{1 + 2nkD + D} \frac{(1-D)^2}{V_{in} f_s} \frac{V_{C1}}{\Delta V_{C1}}. \quad (33)$$

O mesmo processo é realizado para os capacitores associados às células multiplicadoras de tensão, C_2 e C_3 . Nesses componentes os conversores do tipo 1 e tipo 2 possuem capacitância similar devido ao seu posicionamento no circuito.

$$C_{2(tp1)} = C_{2(tp2)} = C_{4(tp2)} \geq \frac{(1-D)D^2}{nDL_o f_s^2} \frac{V_{C2}}{\Delta V_{C2}}. \quad (34)$$

As capacitâncias C_2 e C_3 do conversor tipo 3 também são determinadas pela carga no capacitor. O comportamento é definido analogamente aos capacitores C_1 e C_4 do conversor tipo 2 e, portanto, as capacitâncias são calculadas por (33).

Através da análise dos conversores propostos, percebe-se que a tensão e a corrente no capacitor C_o são similares. Assim como realizado para os demais capacitores, calcula-se a capacitância pela variação de carga. Logo, tem-se:

$$C_o \geq \frac{D^2}{M_{MCC} L_o f_s^2} \frac{V_o}{\Delta V_o}. \quad (35)$$

IV. ANÁLISE DE PERDAS

As perdas de potência do conversor podem ser divididas em três categorias: perdas por condução, perdas por chaveamento e perdas no núcleo magnético. Cada componente do conversor apresenta um ou mais tipos de perdas.

O indutor acoplado apresenta perdas por condução devido a resistência parasita presente em seus enrolamentos. Estas perdas são calculadas a partir do valor eficaz da corrente que atravessa os enrolamentos do indutor acoplado pela seguinte expressão:

$$P_{cond.(ind.aco.)} = R_{N1}I_{lk(RMS)}^2 + R_{N2}I_{N2(RMS)}^2 + R_{N3}I_{N3(RMS)}^2 \quad (36)$$

onde R_{N1} , R_{N2} e R_{N3} representam as resistências associadas aos enrolamentos primário, secundário e terciário, respectivamente. As perdas no núcleo, por sua vez, são calculadas a partir da equação de Steinmetz, dada por:

$$P_{nucleo} = k f_s^a \hat{B}_b V_E \quad (37)$$

onde k , a e b são coeficientes fornecidos pelo fabricante do núcleo, \hat{B} é o valor máximo da densidade de fluxo magnético e V_E é o volume equivalente do núcleo.

O indutor de saída apresenta os mesmos tipos de perdas, que são calculadas de forma similar. As perdas por condução no indutor de saída são calculadas a partir da expressão:

$$P_{cond.(Lo)} = R_{Lo}I_{Lo(RMS)}^2 \quad (38)$$

enquanto as perdas no núcleo podem ser calculadas utilizando (37).

A chave apresenta perdas por condução e perdas por chaveamento. As perdas por condução são dadas por:

$$P_{cond.(S)} = R_{DS(on)}I_S^2 \quad (39)$$

As perdas por chaveamento, por sua vez, são calculadas através da seguinte expressão:

$$P_{chav.(S)} = V_S \frac{(i_S(t_1)\Delta t_r + i_S(t_2)\Delta t_f) f_s}{2} \quad (40)$$

em que V_S é a tensão de bloqueio da chave como descrito por (16); $i_S(t_1)$ e $i_S(t_2)$ representam respectivamente o valor da corrente na chave nos instantes t_1 e t_2 ; Δt_r e Δt_f são os tempos de subida e queda de tensão da chave, fornecidos pelo fabricante.

Os diodos, por operarem com comutação suave por corrente, apresentam perdas apenas na forma de condução. As perdas nos diodos são então dadas por:

$$P_{(D1)} = R_{D1}I_{D1(RMS)}^2 + V_{f(D1)}\bar{I}_{D1} \quad (41)$$

$$P_{(D2)} = R_{D2}I_{D2(RMS)}^2 + V_{f(D2)}\bar{I}_{D2} \quad (42)$$

$$P_{(D3)} = R_{D3}I_{D3(RMS)}^2 + V_{f(D3)}\bar{I}_{D3} \quad (43)$$

$$P_{(D4)} = R_{D4}I_{D4(RMS)}^2 + V_{f(D4)}\bar{I}_{D4} \quad (44)$$

onde R_D é a resistência de condução do diodo e V_f é a queda de tensão no diodo.

V. RESULTADOS EXPERIMENTAIS

Para avaliar o comportamento do conversor em situações reais, construiu-se o protótipo ilustrado na Figura 6, a partir das especificações listadas na Tabela 1. O protótipo foi desenvolvido de forma universal, isto é, todos os conversores da família podem ser adaptados a ele. A modificação é realizada de acordo com a conexão dos capacitores. O conversor proposto tipo 1 foi escolhido para obtenção dos resultados experimentais.

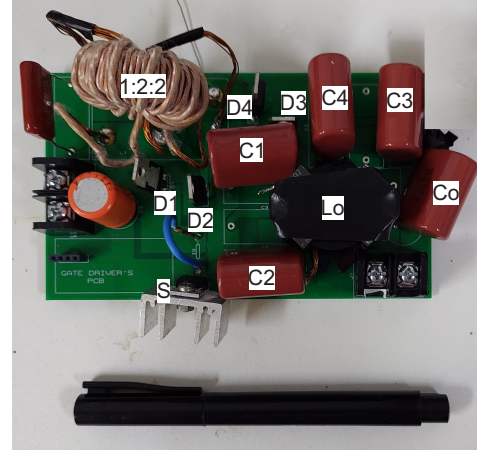


FIGURA 6. Visão geral do protótipo.

TABELA 1. Especificações Elétricas do Protótipo

Parâmetros	Valores
Potência nominal de entrada	140 W
Tensão de entrada	14,8 V
Tensão de saída	220 V
Frequência de chaveamento	100 KHz
C_1, C_2, C_3, C_4	10 μ F / 250 V
C_o	5 μ F / 400 V
L_o	100 μ H / 500 V
Indutância de magnetização L_m	15 μ H
Indutância de dispersão L_k	1,5 μ H
Indutor acoplado	1:2:2, C055071A2
Chave semicondutora	IPP048N12N3, $R_{DS(on)} = 4,8 \text{ m}\Omega$
Diodos D_1 e D_4	STTH1202, $V_{F(t_{yp})} = 0,82 \text{ V}$
Diodos D_2 e D_3	STTH802, $V_{F(t_{yp})} = 0,8 \text{ V}$

Para validar a operação estática do conversor foram realizados ensaios em malha aberta, com ciclo de trabalho nominal (teórico) de operação. A Figura 7 ilustra o sinal de gatilho e as tensões de entrada e saída. Observa-se que o ganho de tensão é aproximadamente 16 para um ciclo de trabalho igual a 0,72.

A tensão e corrente na chave semicondutora são mostradas na Figura 8. O valor teórico das correntes de pico e médio é de 16,83 A e 8,83 A, respectivamente. Já o valor medido pelo osciloscópio é de 17,27 A e 9,98 A. Ademais, a tensão máxima neste componente é de aproximadamente 50 V,

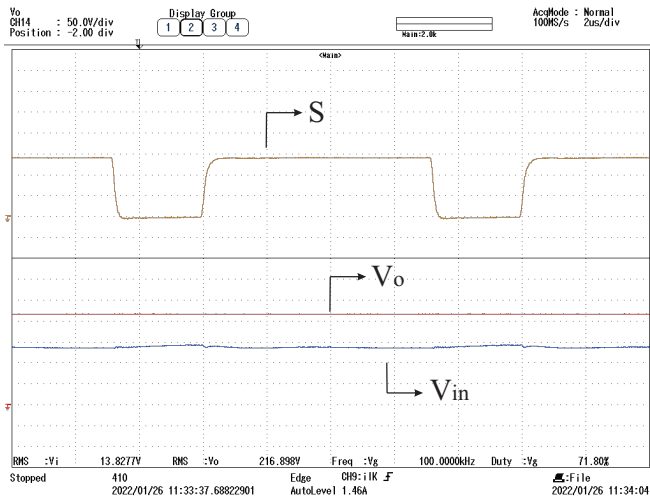


FIGURA 7. Janela superior: sinal de gatilho V_g (5 V/div); Janela inferior: tensão de saída V_o (50 V/div) e tensão de entrada V_{in} (5 V/div).

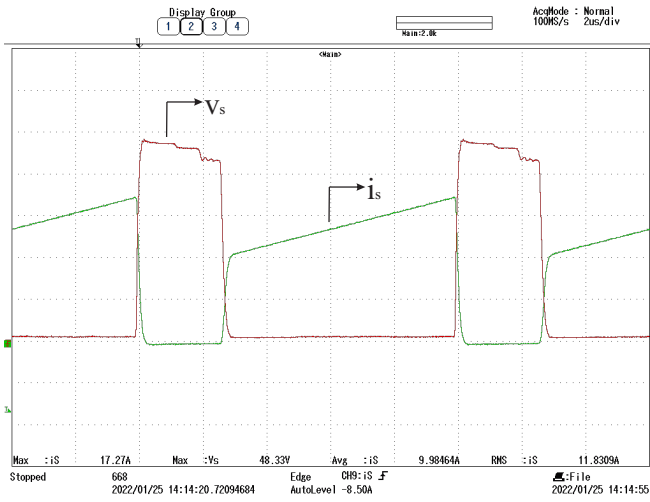


FIGURA 8. Tensão na chave V_S (10 V/div) e corrente na chave i_S (5 A/div).

corroborando (16). Esse esforço de tensão representa menos que um quarto do valor da tensão de saída. Por isso, as perdas por condução podem ser reduzidas com a utilização de MOSFET com baixa resistência interna.

A Figura 9 mostra a tensão e a corrente dos diodos de grameamento D_1 e D_4 . A tensão máxima sobre estes componentes é de aproximadamente 50 V, conforme descrito em (17). As correntes média e máxima possuem valor teórico igual a 0,64 A e 7,91 A, na devida ordem. Já o valor medido é 0,62 A e 8,4 A. Percebe-se que a corrente nos diodos é nula durante o bloqueio, isto é, os diodos operam com comutação de corrente zero ao desligar. Portanto, as perdas de recuperação reversas são nulas.

As formas de onda dos diodos das células multiplicadoras de tensão, D_2 e D_3 , são apresentadas na Figura 10. Conforme definido em (18), a tensão máxima é de aproximadamente 106 V. Os valores calculados das correntes média e máxima são 0,34 A e 3,4 A, respectivamente, enquanto os val-

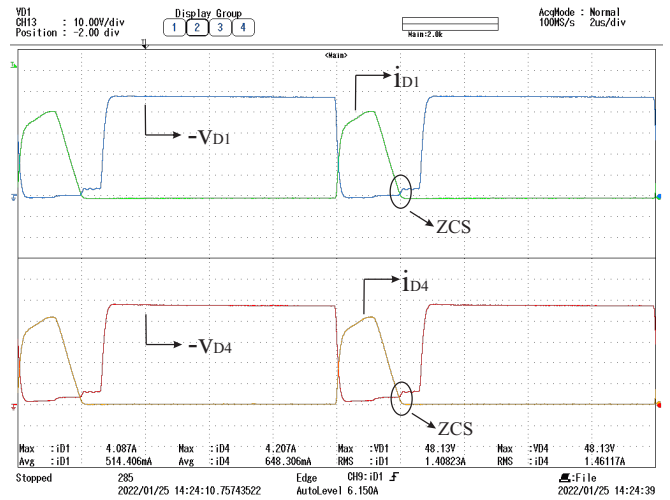


FIGURA 9. Janela superior: tensão no diodo V_{D1} (10 V/div) e corrente no diodo i_{D1} (2 A/div); Janela inferior: tensão no diodo V_{D4} (10 V/div) e corrente no diodo i_{D4} (2 A/div).

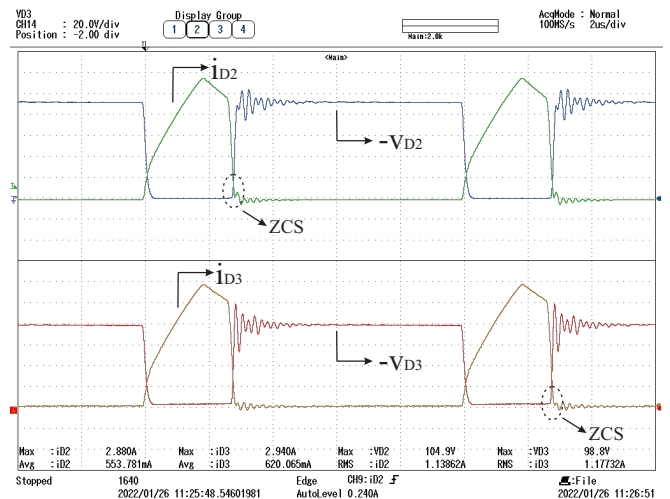


FIGURA 10. Janela superior: tensão no diodo V_{D2} (50 V/div) e corrente no diodo i_{D2} (1 A/div); Janela inferior: tensão no diodo V_{D3} (50 V/div) e corrente no diodo i_{D3} (1 A/div).

ores medidos são 0,62 A e 2,88 A. Assim como os diodos de grameamento, estes componentes são bloqueados com comutação de corrente zero. Portanto, as perdas de recuperação reversas também são canceladas.

As formas de onda das correntes no elemento magnético são mostradas na Figura 11. O indutor de magnetização se comporta de modo que o conversor opere em MCC. Ainda, observa-se que a corrente no indutor de dispersão, i_{L_k} , é igual a i_{L_m} durante a etapa 2, descrita na Figura 3.b. Em concordância com a etapa 3, ilustrada na Figura 3.c, a corrente i_{N1} ultrapassa o valor de i_{L_m} .

A Figura 12 ilustra as formas de onda do indutor de saída, L_o . A corrente média em L_o é igual a corrente de saída, tendo valor medido de 0,61 A.

Para avaliar a eficiência do conversor em distintos pontos de operação foram realizados ensaios, em malha aberta, com

TABELA 2. Resumo Comparativo com Conversores Similares

Ref.	Componentes					Ganho de tensão (M)	Esforço máximo de tensão		Frequência de chaveamento	Potência nominal	Ganho de tensão (exp.)	Eficiência em plena carga
	I	IA	C	D/S	Total		V_S/V_{in}	V_D/V_{in}				
A	0	1	6	6/2	15	$\frac{5n+1}{1-D}$	$\frac{M}{5n+1}$	$\frac{2nM}{5n+1}$	50 KHz	1 KW	13,6	91,08%
B	1	1	3	4/2	11	$\frac{1+n}{1-D}$	$\frac{M}{1+n}$	$\frac{nM}{1+n}$	50 KHz	250 W	10	92% (PSIM)
C	0	2	5	6/2	15	$n + \frac{2+2nD-D}{1-D}$	$\frac{M}{2+2nD+n-D}$	$\frac{(1+n)M}{2+2nD+n-D}$	50 KHz	2 KW	6,7	91,32%
D	0	1	5	5/1	12	$\frac{3+3n}{1-D}$	$\frac{M}{3+3n}$	$\frac{(1+2n)M}{3+3n}$	50 KHz	216 W	14,9	94%
E	1	1	6	5/1	14	$2n + \frac{2nD+1}{1-D}$	$\frac{M}{2n+1}$	$\frac{nDM}{2n+1}$	Não apresentou resultados experimentais.			
F	0	1	6	5/1	13	$\frac{2+n(2-D)}{1-2D}$	$\frac{2M-n}{4+3n}$	$\frac{(2M-n)(1+n)}{4+3n}$	40 KHz	400 W	10,9	95%
G	0	1	4	4/1	10	$n + \frac{2-D+n}{1-D}$	$\frac{M}{2+2n-D(1+n)}$	$\frac{(1+n)M}{2+2n-D(1+n)}$	50 KHz	2 kW	7,92	92,6%
H	0	1	5	5/1	12	$\frac{2n+3}{1-D}$	$\frac{M}{2n+3}$	$\frac{(2n+1)M}{2n+3}$	40 KHz	500 W	16	Não informou.
Tp1	1	1	5	4/1	12	$\frac{1+2nD+D}{1-D}$	$\frac{M}{1+2nD+D}$	$\frac{nM}{1+2nD+D}$	100 KHz	140 W	14,8	91,04%

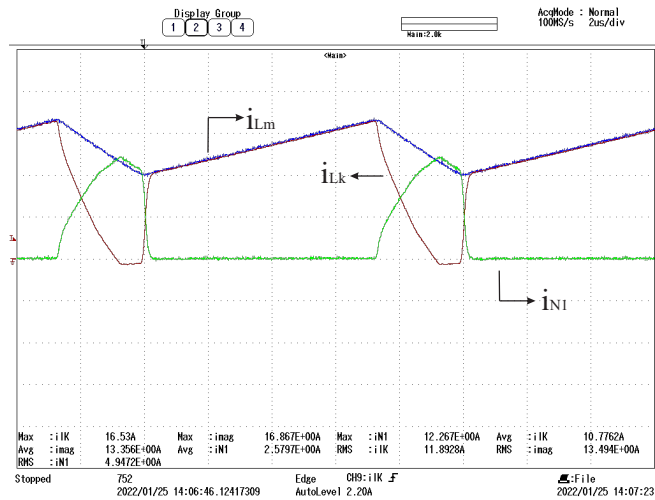


FIGURA 11. Corrente no enrolamento primário i_{N1} (5 A/div), corrente no indutor de dispersão i_{Lk} (5 A/div) e corrente no indutor de magnetização i_{Lm} (5 A/div).

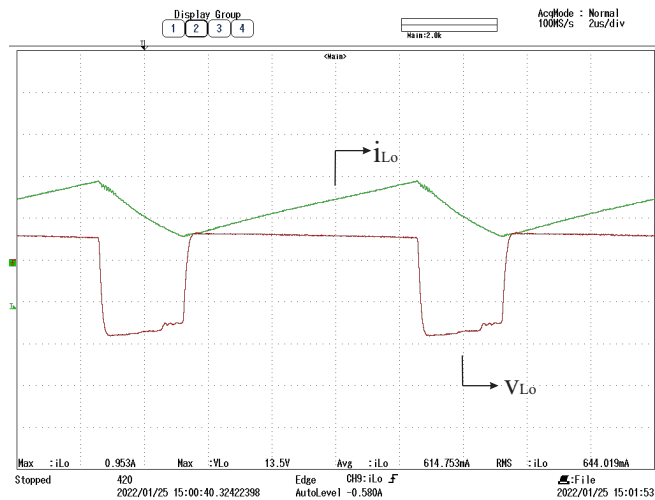


FIGURA 12. Corrente no indutor de saída i_{Lo} (0,5 A/div) e tensão no indutor de saída V_{Lo} (20 V/div).

o analisador de potência Yokogawa Modelo WT1800. Durante estes ensaios, a tensão na saída do conversor e o ciclo de

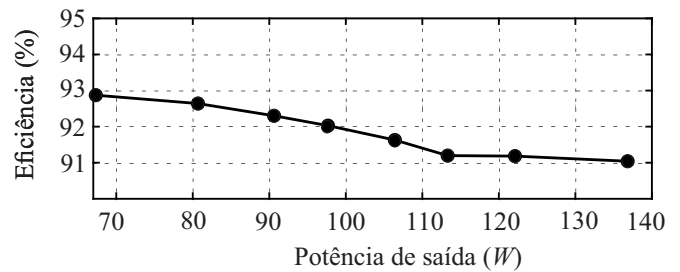


FIGURA 13. Ensaio de eficiência para variação de carga.

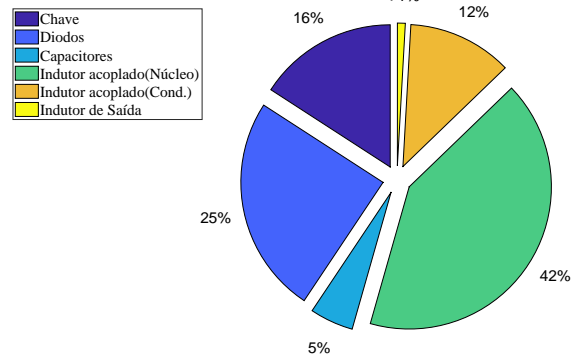


FIGURA 14. Distribuição das perdas de potência no conversor Tipo 1 em carga plena.

trabalho foram fixados em 220 V e 0,72, respectivamente. Variou-se a resistência de carga gradativamente para que drenasse potências entre 70 W e 140 W, com intervalos de 10 W.

A medições de potência de entrada e de saída foram realizadas para cada ponto de operação apenas após a temperatura ter atingido o regime permanente. A Figura 13 apresenta os pontos obtidos nos ensaios. A partir destes resultados, verifica-se que a eficiência máxima é de 92,87% a 67 W, enquanto a eficiência em carga plena é de 91,04%.

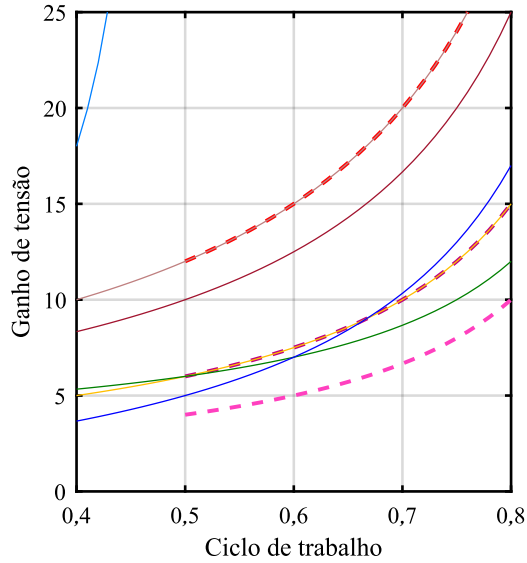


FIGURA 15. *

(a)

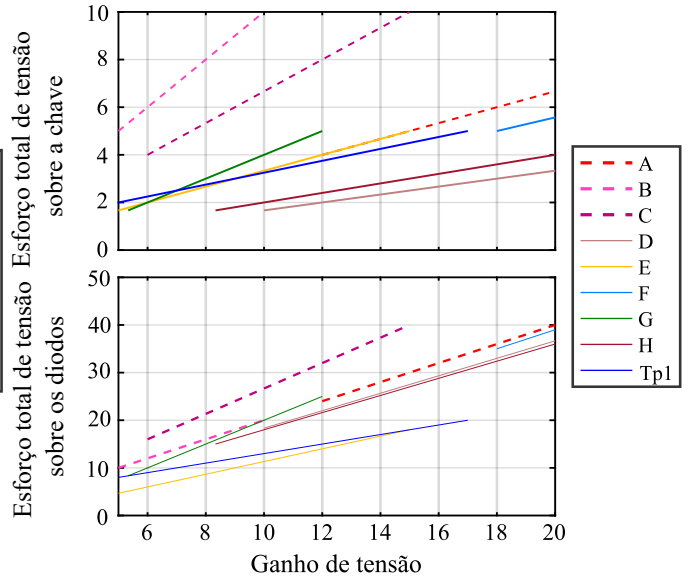


FIGURA 16. *

(b)

FIGURA 17. Comparação das principais características: (a) Ganho de tensão; (b) Esforço de tensão total nas chaves (acima) e nos diodos (abaixo). O valor desses esforços é normalizado em relação à tensão de entrada para $n = 1$ e $k = 1$.

VI. ANÁLISE COMPARATIVA

Conforme apresentado nas seções anteriores, os conversores propostos possuem comportamento semelhante. Por esta razão, o conversor tipo 1 foi escolhido para representar os conversores propostos na análise comparativa com conversores similares na literatura recente. Para tal propósito foram selecionados os seguintes conversores com indutor acoplado de três enrolamentos: [26] (A); [27] (B); [28] (C); [29] (D); [30] (E); [31] (F); [32] (G); [25] (H).

A Tabela 2 apresenta o resumo comparativo entre o conversor tipo 1 e os conversores definidos, onde as siglas I, IA, C, D e S significam indutor, indutor acoplado, capacitor, diodo e chave (*switch*). As principais características, como ganho de tensão, esforços de tensão nas chaves e nos diodos além do número total de componentes foram analisados. Observa-se que o conversor proposto tipo 1 possui o menor número de componentes semicondutores, sendo este número igual a conversor descrito em [32]. Contudo, tem um capacitor a mais que esta. Ainda, o número total é reduzido em relação a maioria dos conversores estudados.

A fim de facilitar o entendimento e permitir uma compreensão mais profunda, a análise também é ilustrada na Figura 17. Algumas limitações devem ser abordadas. Os conversores descritos por [26]–[28] apresentam estruturas intercaladas de duas chaves. Por este fato, estes conversores operam apenas com ciclo de trabalho maior que 0,5. Ainda, o conversor proposto por [31] possui limitação de projeto, atuando apenas com ciclo de trabalho inferior a 0,5. Assim, nos gráficos não são definidos estes intervalos para esses conversores.

A Figura 17.a apresenta o ganho de tensão em função do ciclo de trabalho para relação de espiras unitária. Observa-se que o conversor proposto por [31] não opera dentro da faixa desejada. O conversor proposto obtém ganho de tensão intermediário em comparação aos demais conversores. Ainda, apesar do número dobrado de indutores acoplados no conversor apresentado por [28], seu ganho de tensão é menor que o proposto em quase todo intervalo do ciclo de trabalho. Ressalta-se também que o ganho de tensão em [27], [30] e [32] é menor que o conversor tipo 1. Dentre eles, o único com número de componentes ligeiramente menor é o conversor descrito por [32].

A Figura 17.b mostra o esforço de tensão nas chaves semicondutoras e o esforço de tensão nos diodos em função do ganho de tensão. O valor desses esforços é normalizado em relação à tensão de entrada. Ainda, para conversores com duas chaves, este valor é representado pela soma das tensões máximas em ambas. Observa-se que o conversor proposto tipo 1 atinge valores intermediários de esforços na chave. Este fato viabiliza o uso de semicondutores com pequena resistência interna, minimizando as perdas de condução. Em relação aos diodos, o conversor proposto produz pequeno esforço de tensão nesses componentes em relação aos outros conversores, sendo apenas maior que o conversor desenvolvido por [30].

Assim como os conversores propostos, apenas [25] não apresenta terra comum entre a entrada e a saída do conversor. Adicionalmente, apenas [26] dentre os conversores comparados utiliza dois núcleos. Nota-se, entretanto, que os conversores propostos apresentam o menor número de componentes semicondutores e um número total reduzido

em relação a maioria dos conversores estudados. Ainda, os conversores propostos obtêm o ganho de tensão equiparável aos demais. Percebe-se também que possuem esforços de tensão medianos nas chaves e o segundo menor esforço de tensão nos diodos. Portanto, os conversores propostos são competitivos.

VII. CONCLUSÕES

Este artigo propôs uma nova família de conversores de alto ganho com chave única. Os conversores propostos apresentam alto ganho através do indutor acoplado de três enrolamentos e de células multiplicadoras de tensão. As variações topológicas são desenvolvidas a partir da modificação na posição dos capacitores.

Os resultados experimentais validaram os conversores propostos e suas principais características. Dentre elas destacam-se: todos os diodos são bloqueados em ZCS, eliminando as perdas de recuperação reversa; o pico de tensão na chave é reduzido, possibilitando o uso de MOSFET com resistência interna reduzida a fim de minimizar as perdas por condução neste componente. Ainda, uma eficiência máxima de 92,87% foi obtida a 67 W, enquanto a eficiência com potência nominal é de 91,04%.

Por fim, o conversor propostos tipo 1 foi comparado com conversores similares encontrados na literatura recente. Observou-se que os conversores propostos possuem esforços de tensão reduzidos nos semicondutores e alto ganho para ciclo de trabalho intermediário e baixa relação de transformação. Assim, são competitivos com conversores estudados e uma solução promissora para aplicações que demandam conversores de alto ganho.

AGRADECIMENTOS

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior – Brasil (CAPES), do Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPQ) e do Fundação de Amparo a Ciência e Tecnologia do Estado de PE (FACEPE) projeto IBP G-1365-3.04/16.

CONTRIBUIÇÕES DOS AUTORES

Conceitualização, Curadoria de dados, Análise de dados, Recebimento de financiamento, Pesquisa, Metodologia, Desenvolvimento, implementação e teste de software, Validação de dados e experimentos, Design da apresentação de dados, Redação do manuscrito original, Redação - revisão e edição: PEREIRA, A. V. C.; Conceitualização, Curadoria de dados, Análise de dados, Recebimento de financiamento, Metodologia, Administração do projeto, Disponibilização de ferramentas, Supervisão, Redação - revisão e edição: CAVALCANTI, M.C.; AZEVEDO, GUSTAVO, M.S.; BRADASCHIA, F.; Conceitualização, Curadoria de dados, Recebimento de financiamento, Metodologia, Redação - revisão e edição: CALDEIRA, C.A.; Conceitualização, Curadoria de dados, Análise de dados, Recebimento de financiamento, Pesquisa,

Metodologia, Desenvolvimento, implementação e teste de software, Validação de dados e experimentos, Design da apresentação de dados, Redação do manuscrito original, Redação - revisão e edição: BARBOSA, E.A.O.

PLÁGIO E SIMILARIDADE

O artigo foi submetido para verificação de similaridade no sistema Crossref Similarity Check (iThenticate).

REFERÊNCIAS

- [1] H.-W. Seong, H.-S. Kim, K.-B. Park, G.-W. Moon, M.-J. Youn, "High Step-Up DC-DC Converters Using Zero-Voltage Switching Boost Integration Technique and Light-Load Frequency Modulation Control", *IEEE Transactions on Power Electronics*, vol. 27, no. 3, pp. 1383–1400, jul. 2012, doi:10.1109/TPEL.2011.2162966.
- [2] S. Sathyan, H. M. Suryawanshi, B. Singh, C. Chakraborty, V. Verma, M. S. Ballal, "ZVS-ZCS High Voltage Gain Integrated Boost Converter for DC Microgrid", *IEEE Transactions on Industrial Electronics*, vol. 63, no. 11, pp. 6898–6908, jun. 2016, doi:10.1109/TIE.2016.2582460.
- [3] R. G. d. A. Cacau, T. B. Lazzarin, M. C. T. Villanueva, I. Barbi, "Study of High Step-Up Gain DC-DC Converters Based on Stacking of Non-Isolated Topologies", *Eletrônica de Potência*, vol. 23, no. 4, pp. 505–515, dez. 2018, doi:http://dx.doi.org/10.18618/REP.2018.4.0029.
- [4] M. D. Vecchia, J. M. d. Andrade, N. C. D. Pont, A. L. Kirsten, T. B. Lazzarin, "Proposal, Analysis and Experimental Verification of Nonisolated DC-DC Converters Conceived from an Active Switched-Capacitor Commutation Cell", *Eletrônica de Potência*, vol. 24, no. 4, pp. 403–412, dez. 2019, doi:http://dx.doi.org/10.18618/REP.2019.4.0031.
- [5] B. Andres, L. Romitti, A. M. S. S. Andrade, L. Roggia, L. Schuch, "A High Step-Up Isolated DC-DC Converter Based on Cascaded Greinacher Voltage Multiplier", *Eletrônica de Potência*, vol. 28, no. 1, pp. 52–62, fev. 2023, doi:http://dx.doi.org/10.18618/REP.2023.1.0038.
- [6] E. S. Hass, C. B. Nascimento, "A Simple Self-Clamped High Step-Up DC-DC Converter Employing Coupled Inductor", *Eletrônica de Potência*, vol. 24, no. 2, pp. 204–213, jun. 2019, doi:http://dx.doi.org/10.18618/REP.2019.2.0009.
- [7] B. G. d. Assis, E. P. C. Braga, C. B. Nascimento, E. A. Júnior, "High-Voltage-Gain Integrated Boost-SEPIC DC-DC Converter for Renewable Energy Applications", *Eletrônica de Potência*, vol. 24, no. 3, pp. 336–344, set. 2019, doi:http://dx.doi.org/10.18618/REP.2019.3.0025.
- [8] Y. Pontes, C. E. d. A. Silva, E. M. S. Júnior, "High-Voltage Gain DC-DC Converter for Photovoltaic Applications in DC Nanogrids", *Eletrônica de Potência*, vol. 25, no. 4, pp. 473–480, dez. 2020, doi:http://dx.doi.org/10.18618/REP.2020.4.0021.
- [9] A. Amir, A. Amir, H. S. Che, A. Elkhateb, N. A. Rahim, "Comparative analysis of high voltage gain DC-DC converter topologies for photovoltaic systems", *Renewable Energy*, jun. 2018, doi:10.1016/j.renene.2018.09.089.
- [10] M. Forouzes, Y. Shen, K. Yari, Y. P. Siwakoti, F. Blaabjerg, "High-Efficiency High Step-Up DC-DC Converter With Dual Coupled Inductors for Grid-Connected Photovoltaic Systems", *IEEE Transactions on Power Electronics*, vol. 33, no. 7, pp. 5967–5982, jul. 2018, doi:10.1109/TPEL.2017.2746750.
- [11] H. Liu, H. Hu, H. Wu, Y. Xing, I. Batarseh, "Overview of High-Step-Up Coupled-Inductor Boost Converters", *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 4, no. 2, pp. 689–704, fev. 2016, doi:10.1109/JESTPE.2016.2532930.
- [12] W. Li, X. He, "Review of Nonisolated High-Step-Up DC/DC Converters in Photovoltaic Grid-Connected Applications", *IEEE Transactions on Industrial Electronics*, vol. 58, no. 4, pp. 1239–1250, abr. 2011, doi:10.1109/TIE.2010.2049715.
- [13] V. B. Savakhande, C. L. Bhattar, P. L. Bhattar, "Voltage-lift DC-DC converters for photovoltaic application-a review", in *International Conference on Data Management, Analytics and Innovation (ICDMAI)*, pp. 172–176, 2017, doi:10.1109/ICDMAI.2017.8073505.
- [14] A. N. de Paula, D. de Castro Pereira, W. J. de Paula, F. L. Tofoli, "An extensive review of nonisolated DC-DC boost-based converters", in *11th IEEE/IAS International Conference on Industry Applications*, pp. 1–8, 2014, doi:10.1109/INDUSCON.2014.7059394.

- [15] F. L. Tofoli, D. d. C. Pereira, W. J. de Paula, D. d. S. Oliveira Júnior, “Survey on non-isolated high-voltage step-up dc–dc topologies based on the boost converter”, *IET Power Electronics*, vol. 8, no. 10, pp. 2044–2057, out. 2015, doi:10.1049/iet-pel.2014.0605.
- [16] Q. Zhao, F. Tao, Y. Hu, F. C. Lee, “Active-clamp DC/DC converters using magnetic switches”, in *16th IEEE Applied Power Electronics Conference and Exposition*, vol. 2, pp. 946–952, 2001.
- [17] Q. Zhao, F. C. Lee, “High-efficiency, high step-up DC-DC converters”, *IEEE Transactions on Power Electronics*, vol. 18, no. 1, pp. 65–73, jan. 2003, doi:https://doi.org/10.1109/TPEL.2002.807188.
- [18] K. C. Tseng, T. J. Liang, “Novel high-efficiency step-up converter”, *IEE Proceedings – Electric Power Applications*, vol. 151, no. 2, pp. 182–190, mar. 2004, doi:10.1049/ip-epa:20040022.
- [19] D. Van de Sype, K. De Gussemé, W. Ryckaert, A. Van de Bossche, J. Melkebeek, “A single switch buck-boost converter with a high conversion ratio”, in *European Conference on Power Electronics and Applications*, 2005, doi:10.1109/EPE.2005.219508.
- [20] H. Hatsuyado, N. Hoshi, “A high boost ratio DC-DC converter for low voltage fuel cell”, in *International Conference on Renewable Energy Research and Application (ICRERA)*, pp. 674–679, 2014.
- [21] A. Kianpour, G. Shahgholian, “A floating-output interleaved boost DC–DC converter with high step-up gain”, *Automatika*, vol. 58, pp. 18–26, abr. 2017, doi:10.1080/00051144.2017.1305605.
- [22] V. Cardoso, T. B. Lazzarin, G. Waltrich, “Conversor duplo-boost-flyback de alto ganho”, *Eletrônica De Potência*, vol. 23, no. 3, pp. 382–391, set. 2018, doi:10.18618/REP.2018.3.2794.
- [23] W. Hassan, D. Lu, W. Xiao, “Optimal Analysis and Design of DC-DC Converter to Achieve High Voltage Conversion Gain and High Efficiency for Renewable Energy Systems”, in *IEEE 27th International Symposium on Industrial Electronics (ISIE)*, pp. 439–444, 2018, doi:10.1109/ISIE.2018.8433857.
- [24] K. Yari, M. Forouzes, A. Baghrarian, “A novel high voltage gain DC-DC converter with reduced components voltage stress”, in *6th Power Electronics, Drive Systems Technologies Conference (PEDSTC2015)*, pp. 173–177, 2015, doi:10.1109/PEDSTC.2015.7093269.
- [25] X. Hu, J. Wang, L. Li, Y. Li, “A Three-Winding Coupled-Inductor DC–DC Converter Topology With High Voltage Gain and Reduced Switch Stress”, *IEEE Transactions on Power Electronics*, vol. 33, no. 2, pp. 1453–1462, fev. 2018, doi:10.1109/TPEL.2017.2689806.
- [26] S.-J. Chen, S.-P. Yang, C.-M. Huang, Y.-H. Chen, “Interleaved High Step-Up DC–DC Converter with Voltage-Lift and Voltage-Stack Techniques for Photovoltaic Systems”, *Energies*, vol. 13, no. 10, mai. 2020, doi:10.3390/en13102537.
- [27] F. Pereira, A. Martins, A. Carvalho, “Design of a DC-DC converter with high voltage gain for photovoltaic-based microgeneration”, in *40th Annual Conference of the IEEE Industrial Electronics Society*, pp. 1404–1409, 2014, doi:10.1109/IECON.2014.7048685.
- [28] K. Tseng, J. Chen, J. Lin, C. Huang, T. Yen, “High Step-Up Interleaved Forward-Flyback Boost Converter With Three-Winding Coupled Inductors”, *IEEE Transactions on Power Electronics*, vol. 30, no. 9, pp. 4696–4703, set. 2015, doi:10.1109/TPEL.2014.2364292.
- [29] M. E. Azizkandi, F. Sedaghati, H. Shayeghi, F. Blaabjerg, “A High Voltage Gain DC–DC Converter Based on Three Winding Coupled Inductor and Voltage Multiplier Cell”, *IEEE Transactions on Power Electronics*, vol. 35, no. 5, pp. 4558–4567, mai. 2020, doi:10.1109/TPEL.2019.2944518.
- [30] A. Farzin, M. Etemadi, A. Baghrarian, “A New High-Step-Up DC-DC Converter using Three-Windings Transformer and Soft-Switching for use in Photovoltaic Systems”, in *10th International Power Electronics, Drive Systems and Technologies Conference (PEDSTC)*, pp. 207–212, 2019, doi:10.1109/PEDSTC.2019.8697846.
- [31] A. Samadian, S. H. Hosseini, M. Sabahi, “A New Three-Winding Coupled Inductor Nonisolated Quasi-Z-Source High Step-Up DC–DC Converter”, *IEEE Transactions on Power Electronics*, vol. 36, no. 10, pp. 11523–11531, out. 2021, doi:10.1109/TPEL.2021.3071847.
- [32] K. Tseng, J. Lin, C. Huang, “High Step-Up Converter With Three-Winding Coupled Inductor for Fuel Cell Energy Source Applications”, *IEEE Transactions on Power Electronics*, vol. 30, no. 2, pp. 574–581, fev. 2015, doi:10.1109/TPEL.2014.2309793.

BIOGRAPHIES

Aline Victória Cavallanti Pereira recebeu o grau de Engenheira Eletricista (2014), Mestre (2017) pela Universidade de Pernambuco (UPE) e Doutor em 2021 pela Universidade Federal de Pernambuco. Atualmente atua como professora no Departamento de Engenharia Mecânica da Universidade Federal de Pernambuco. Tem experiência na área de Engenharia Elétrica, com ênfase em eletrônica de potência. É membro da SOBRAEP.

Marcelo Cabral Cavalcanti recebeu o grau de Engenheiro Eletricista em 1997 pela Universidade Federal de Pernambuco e os graus de Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Campina Grande em 1999 e 2003, respectivamente. De outubro de 2001 a agosto de 2002, fez Doutorado-sanduíche no Center for Power Electronics Systems, Virginia Tech, USA. Desde 2005, atua como professor no Departamento de Engenharia Elétrica da Universidade Federal de Pernambuco. Recebeu The Best Paper Award em duas conferências organizadas pelo IEEE: International Conference on Power Electronics and Intelligent Control for Energy Conservation, 2005, e International Symposium on Industrial Electronics, 2011. De setembro de 2012 a agosto de 2013, fez Pós-Doutorado na Universidad de Alcalá, Espanha. Foi membro da Câmara de Desenvolvimento Científico e Tecnológico da FACEPE (Engenharias) de 2013 a 2017. Foi Vice-Presidente da SOBRAEP e Editor da Revista Eletrônica de Potência durante o biênio 2016-2017. Foi Presidente da SOBRAEP durante o biênio 2018-2019. Foi Coordenador do Programa de Pós-Graduação em Engenharia Elétrica da UFPE (conceito 5 CAPES) durante o quadriênio 2016-2019. Foi membro do Comitê Assessor de Engenharia Elétrica, Eletrônica e Biomédica do CNPq de outubro de 2018 a junho de 2021. Sua área de pesquisa é aplicações de eletrônica de potência em sistemas fotovoltaicos e qualidade da energia elétrica.

Gustavo Medeiros de Souza Azevedo recebeu os graus de Engenheiro Eletricista, e de Mestre e Doutor em Engenharia Elétrica pela Universidade Federal de Pernambuco (UFPE) em 2005, 2007 e 2011, respectivamente. Trabalhou como pesquisador visitante na Universidade Politécnica da Catalunha, Espanha, de 2008 a 2009 como parte do programa de doutorado sanduíche. Desde janeiro de 2014, atua como Professor Adjunto no Departamento de Engenharia Elétrica da Universidade Federal de Pernambuco. Tem atuado na área de eletrônica de potência, principalmente nos seguintes temas: microrredes, geração distribuída, energias renováveis, sistemas fotovoltaicos e qualidade de energia.

Fabricio Bradaschia nasceu em 1983, em São Paulo, SP, Brasil, é engenheiro eletricista (2006), mestre (2008) e doutor (2012) em engenharia elétrica pela Universidade Federal de Pernambuco (UFPE), Brasil. De 2008 até 2009, atuou como professor visitante na Universidade de Alcalá (UAH), Espanha. Desde 2013, faz parte do Departamento de Engenharia Elétrica da UFPE. Suas áreas de interesse incluem sistemas FV, qualidade de energia, conversores estáticos e métodos de sincronização com a rede elétrica.

Carolina Albuquerque Caldeira recebeu os graus de técnico em Eletrônica (2012) pelo Instituto Federal da Paraíba (IFPB) e de Engenheira Eletricista (2018) e Mestre (2020) pela Universidade Federal da Paraíba (UFPB). Tem experiência na área de eletrônica de potência, com ênfase em armazenamento de energia e mobilidade elétrica.

Eduardo Augusto Oliveira Barbosa recebeu os graus de Engenheiro Eletricista (2017) e Mestre (2020) pela Universidade de Federal de Pernambuco (UFPE). Tem experiência na área de eletrônica de potência, com ênfase em energias renováveis e microinversores.