

CONTROLE RESSONANTE APLICADO NA REDUÇÃO DA CAPACITÂNCIA DE BARRAMENTO EM UM CONVERSOR DUPLO BUCK-BOOST INTEGRADO PARA ACIONAMENTO DE LEDS

Paulo Cesar Vargas Luz¹, Jhonatan Antônio Cassol¹, Matheus Farençena Righi¹, Gabriel da Silva Vargas¹, Ricardo Nederson do Prado¹, André Luís Kirsten²

¹Universidade Federal de Santa Maria, Santa Maria - RS, Brasil

²Universidade Federal de Santa Catarina, Florianópolis - SC, Brasil

e-mail: paulocesarluz@gedre.ufsm.br

Resumo – Este trabalho propõe uma técnica para a redução da capacitância de barramento em topologias de estágios de potência integrados aplicada ao acionamento de LEDs. Esta redução é possível através de um controlador Proporcional Integral Ressonante. Mesmo com a redução do capacitor de barramento, a ondulação da corrente nos LEDs é mantida constante e dentro dos limites recomendados pela IEEE Std 1789. É abordada a distorção da corrente de entrada devido à aplicação do controle, visando à concordância com a norma internacional IEC 61000-3-2 classe C para equipamentos de iluminação. São apresentados os resultados experimentais de um protótipo dedicado a acionar 32 LEDs com 700 mA, com o intuito de validar e avaliar a viabilidade da técnica proposta.

Palavras-Chave – Conversores Integrados, Correção do Fator de Potência, Iluminação Semicondutora, Redução de Capacitâncias.

RESONANT CONTROL APPLIED TO BUS CAPACITANCE REDUCTION IN INTEGRATED DOUBLE BUCK-BOOST FOR LED DRIVER

Abstract – This work presents a new technique aiming the reduction of the bus capacitance in topologies with integrated power stages to feed LEDs. This reduction is possible through the application of a Proportional Integral Resonant controller. Even with the bus capacitor reduction the LEDs current ripple is kept constant and within the limits recommended by the IEEE. The input current distortion due to the control law is also addressed, aiming at compliance with the standard IEC 61000-3-2, Class C. The experimental results are presented for an LED driver prototype devised to supply 700 mA to a string of 32 high-power LEDs, which has been implemented to prove the good performance and the feasibility of the proposed technique.

Keywords – Capacitance Reduction, Integrated Converters, LEDs, Power Factor Correction.

Artigo submetido em 27/06/2017. Primeira revisão em 12/08/2017. Aceito para publicação em 02/10/2017 por recomendação do Editor Marcelo Cabral Cavalcanti.

I. INTRODUÇÃO

Os diodos emissores de luz (LEDs) estão gradualmente se tornando a principal fonte de iluminação artificial nas mais diversas aplicações. Este fato se dá pelas características altamente atrativas desses semicondutores, quando comparado com as demais fontes artificiais de luz. Dentre estas características, destacam-se a elevada eficácia luminosa, pequeno tamanho, robustez, rápida resposta luminosa, elevado índice de reprodução de cores e elevada vida útil [1]-[3].

Em muitas aplicações, tais como iluminação pública e de exteriores, a vida útil e a baixa manutenção são certamente o principal atrativo. É estimado que a vida útil dos LEDs alcance 50.000 horas [4]. No entanto, os sistemas eletrônicos dedicados ao acionamento desses semicondutores (*drivers*) utilizam capacitores eletrolíticos. Esta tecnologia de capacitores possui reduzida vida útil, quando comparada à dos LEDs, cerca de 10.000 horas. Estes componentes, ainda são responsáveis por 50% das falhas em sistemas eletrônicos [5], [6]. Estes fatores implicam na limitação da vida útil dos *drivers* muito abaixo daquela dos LEDs.

Estes *drivers* utilizam capacitores eletrolíticos devido à grande diferença entre o valor instantâneo da potência de entrada e a potência de saída, como ilustrado na Figura 1. Esta grande diferença ocorre devido a duas características buscadas. Na entrada, é exigida uma corrente aproximadamente senoidal, com conteúdo harmônico limitado pela norma IEC 61000-3-2 classe C [7]. Na saída a corrente nos LEDs deve possuir pequena ondulação, para minimizar a ocorrência de cintilamento e danos à saúde [8], [9].

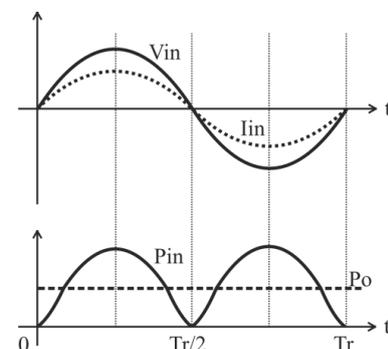


Fig. 1. Formas de onda da tensão de entrada (V_{in}), corrente de entrada (I_{in}), potência de entrada (P_{in}) e potência de saída (P_o).

Com o intuito de solucionar este problema de incompatibilidade entre a vida útil dos *drivers* e dos LEDs, é buscada a substituição dos capacitores eletrolíticos por outras tecnologias, com maior vida útil. No entanto, capacitores de maior vida útil, como os de filme, apresentam menor relação entre volume e tensão de operação. Além disso, estes capacitores, geralmente, não possuem elevados valores de capacitância.

Muitos trabalhos vêm sendo publicados visando reduzir do valor da capacitância de barramento em *drivers* para LEDs. Esta redução tem por objetivo possibilitar a substituição dos capacitores eletrolíticos destes sistemas.

Soluções apresentadas em [10]-[12] se baseiam no controle da corrente de entrada, seguindo uma referência distorcida. Isto implica na redução da diferença entre os valores instantâneos da potência de entrada e saída do *driver*. Esta solução demanda duas malhas de controle, uma rápida para o controle da corrente de entrada e outra lenta, para o controle da tensão de saída.

Outra solução é a conexão em cascata de conversores [13], [14], com um estágio dedicado à correção do fator de potência (estágio PFC) e outro para o controle de potência (estágio PC). Esta solução utiliza uma malha de controle para a corrente de entrada, com referência senoidal distorcida, e outra malha de controle para manter o valor médio da corrente nos LEDs.

Em [15] e [16] é proposta a conexão otimizada de conversores, um deles dedicado à correção do fator de potência e outro processando apenas a ondulação de baixa frequência do primeiro conversor. Em [17] é proposta uma técnica ativa para a compensação da ondulação da corrente nos LEDs para reduzir o valor do capacitor de barramento. Através da modulação da razão cíclica de um conversor de estágios integrados os autores foram capazes de reduzir o valor da capacitância de barramento em 46,3%.

Nesse trabalho é apresentada uma nova técnica para reduzir o valor do capacitor de barramento de topologias com estágios de potência integrados. É proposto um controle proporcional integral ressonante (PIR) para a corrente nos LEDs. Esta técnica de controle garante baixa ondulação da corrente de saída e ainda o valor médio da mesma. Desta forma, o valor do capacitor de barramento pode ser reduzido, sem que altere a ondulação da corrente nos LEDs.

Através dessa proposta de controle aplicada a redução da capacitância de barramento, é possível obter reduções de quase o dobro de outras soluções apresentadas na literatura. Isto é realizado apenas com alteração na lei de controle do conversor, sem a adição de circuitos extras para o processamento de energia. No entanto, a magnitude de aplicação dessa solução é limitada pela distorção máxima da corrente de entrada, dada pela IEC 61000-3-2.

A metodologia de projeto, bem como os resultados obtidos são discutidos nas próximas seções, organizadas como segue. Na Seção II é apresentada a metodologia de projeto do conversor integrado duplo *Buck-Boost* (IDBB). A Seção III apresenta a técnica de controle proposta e o projeto do compensador. A Seção IV apresenta os resultados experimentais que validam a metodologia proposta. Por fim, na Seção V são feitas as considerações finais e uma discussão acerca dos resultados obtidos.

II. PROJETO DO CONVERSOR INTEGRADO DUPLO *BUCK-BOOST* (IDBB)

O conversor utilizado é o resultado da integração de dois conversores *Buck-Boost* operando com mesma frequência e razão cíclica. Cada um destes conversores é dedicado a um dos estágios de potência, e a topologia integrada é apresentada na Figura 2, obtida através do método descrito em [14]. Este conversor foi escolhido devido a sua simplicidade e ainda por não possuir restrições quanto à escolha da tensão de barramento para que possua reduzida THD [18]. A metodologia de projeto mostrada aqui é uma alternativa para àquela apresentada em [17] e [19], propondo um método diferente para o projeto dos capacitores de barramento e saída do *driver*. Esta metodologia consiste na definição da ondulação da tensão de barramento em função da ondulação da corrente nos LEDs através da função de transferência do conversor, e não pelo ganho estático [17], [19].

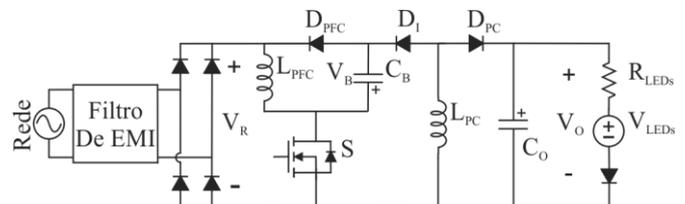


Fig. 2. Conversor integrado duplo *Buck-Boost* (IDBB).

A. Projeto do Indutor PFC (L_{PFC})

O indutor do estágio de entrada do conversor (PFC) é projetado através da definição do valor médio da potência de entrada [17], e pode ser resumida em:

$$L_{PFC} = \frac{D^2 V_P^2 \eta_{TOTAL}}{4 P_O f_S} \quad (1)$$

onde D é o valor da razão cíclica, definida de tal forma a garantir o modo de condução descontínua de ambos os estágios de potência. V_P é o valor de pico da tensão de entrada, P_O é o valor da potência de saída e f_S é a frequência de comutação do *driver*. Ainda, η_{TOTAL} é o valor do rendimento total esperado.

B. Projeto do Indutor PC (L_{PC})

Através da definição do valor médio da potência processada pelo estágio de controle de potência (PC) é possível determinar o valor do indutor L_{PC} por:

$$L_{PC} = \frac{D^2 V_B^2 \eta_{PC}}{2 P_O f_S} \quad (2)$$

onde V_B é o valor médio da tensão de barramento definida pelo projetista, e η_{PC} é o rendimento estimado para o estágio de controle de potência.

C. Projeto do Capacitor de Saída (C_O)

O valor do capacitor de saída pode ser encontrado através de:

$$C_o = \frac{1}{\Delta V_{O_{HF}}} \int_{t_{O1}}^{t_{O2}} i_{co}(t) dt \quad (3)$$

onde $\Delta V_{O_{HF}}$ é a ondulação em alta frequência da corrente nos LEDs. Os limites de integração (t_{O1} e t_{O2}) e a equação que descreve a corrente no capacitor ($i_{co}(t)$) no intervalo de integração são dados respectivamente por:

$$t_{O1} = D T_S \quad (4)$$

$$t_{O2} = \frac{V_B}{V_o} D T_S - \frac{I_o}{V_o} L_{PC} + t_{O1} \quad (5)$$

$$i_{co}(t) = \frac{V_B D}{L_{PC}} T_S - \frac{V_o}{L_{PC}} (t - D T_S) - I_o \quad (6)$$

onde I_o é valor médio da corrente de saída, T_S é o período de comutação, e V_o é o valor médio da tensão de saída do *driver*.

A ondulação da tensão de saída ($\Delta V_{O_{HF}}$) é dada por:

$$\Delta V_{O_{HF}} = \Delta i_{O_{HF}} R_{LEDS} \quad (7)$$

onde R_{LEDS} é a resistência equivalente do modelo da carga LED. $\Delta i_{O_{HF}}$ é a ondulação na frequência de comutação da corrente nos LEDs, este valor é sugerido por [8] e [9] e é dado por:

$$\Delta i_{O_{HF}} = 2 \text{Mod}\%(f) I_o \quad (8)$$

$$\text{Mod}\%(f) = 0,0333f \quad (9)$$

onde $\text{Mod}\%(f)$ é o valor da modulação da corrente nos LEDs na frequência f .

D. Projeto do Capacitor de Barramento (C_B)

O capacitor de barramento é projetado para filtrar a ondulação da tensão de barramento no dobro da frequência de alimentação do conversor, isto é, em baixa frequência (120 Hz). Como mostrado em [17] e [19], este capacitor é definido por:

$$C_B = \frac{D^2 V_P^2}{8\pi V_B L_{PFC} f_S f_R \Delta V_B} \quad (10)$$

onde f_R é o valor da frequência da rede.

No entanto, o valor da ondulação máxima da tensão de barramento, ΔV_B , é definido de uma forma diferente do que nestas referências.

Para definir o valor da ondulação da tensão de barramento, a função de transferência que relaciona as perturbações na tensão da saída com as perturbações na tensão de barramento deve ser considerada:

$$\begin{aligned} G_{\Delta v_o \Delta v_b}(s) &= \frac{\Delta v_o(s)}{\Delta v_b(s)} = \\ &= \frac{\frac{V_B D^2}{V_o L_{PC} C_o f_S}}{s + \left(\frac{1}{R_{LEDS} C_o} + \frac{V_B^2 D^2}{2 V_o^2 f_S L_{PC} C_o} \right)}. \end{aligned} \quad (11)$$

Esta consideração é feita porque a ondulação de baixa frequência da tensão de saída é definida pela ondulação na mesma frequência da corrente nos LEDs. E a ondulação da corrente de saída é limitada pelas recomendações de [8] e [9].

Este novo método considera que a ondulação da tensão de barramento é uma componente CA e, assim, não pode ser definido pelo ganho estático do conversor [17], [19]. O ganho estático relaciona apenas o valor CC, isto é, o valor médio do sinal. E então não pode ser utilizado para determinar a ondulação da tensão de barramento.

De (11) é obtida (12) que descreve o valor da ondulação da tensão de barramento, isto é, a parcela CA desta tensão:

$$\Delta v_b(s) = \frac{\Delta v_o(s)}{G_{\Delta v_o \Delta v_b}(s)} \quad (12)$$

sendo a ondulação em baixa frequência da tensão de saída dada por:

$$\Delta v_o(s) = - \frac{\Delta i_{O_{LF}} R_{LEDS}}{2} \left(\frac{2w_R}{s^2 + (2w_R)^2} \right) \quad (13)$$

onde $\Delta i_{O_{LF}}$ é a ondulação em baixa frequência (120 Hz) da corrente de saída, sugerida por [8] e [9]. O valor w_R é a frequência angular da rede ($w_R = 2\pi f_R$).

Substituindo (13) em (12) obtém-se a equação que descreve a ondulação da tensão de barramento, componente CA, no domínio da frequência:

$$\Delta v_b(s) = \frac{- \frac{\Delta i_{O_{LF}} R_{LEDS}}{2} \left(\frac{2w_R}{s^2 + (2w_R)^2} \right)}{\frac{V_B D^2}{V_o L_{PC} C_o f_S} \cdot \left(s + \left(\frac{1}{R_{LEDS} C_o} + \frac{V_B^2 D^2}{2 V_o^2 f_S L_{PC} C_o} \right) \right)}. \quad (14)$$

Fazendo a transformada inversa de Laplace de (14) encontra-se a equação que descreve a ondulação da tensão de barramento no domínio do tempo. Aplicando o teste da derivada primeira encontra-se o instante t_{MAX} em que ocorre o valor máximo desta equação, isto é, o valor de pico da parcela CA da tensão de barramento. Assim, a ondulação da tensão de barramento em 120 Hz pode ser dada por:

$$\Delta V_B = 2\Delta v_b(t_{MAX}) \quad (15)$$

onde $\Delta v_b(t_{MAX})$ é o valor de pico da parcela CA da tensão de barramento.

Um *driver* para alimentar 32 LEDs com corrente média de 700 mA foi projetado seguindo esta metodologia apresentada. A Tabela I apresenta os principais parâmetros de projeto e a Tabela II apresenta os principais resultados do projeto.

TABELA I
Especificações de Projeto

Tensão de entrada	220V RMS, 60Hz
Corrente de saída	$I_o = 700$ mA
LEDs	32 x LUXEON Rebel
	$R_{LEDS} = 0,66 \Omega$ (cada)
	$V_{LEDS} = 2,73$ V (cada)
Frequência de Comutação	$f_s = 80$ kHz
Tensão de Barramento	$V_B = 200$ V
Razão cíclica	$D = 0.3$

TABELA II
Resultados de Projeto

Descrição	Símbolo	Valor
Indutor do estágio PFC	L_{PFC}	381 μ H
Indutor do estágio PC	L_{PC}	315 μ H
Capacitor de Barramento (Nominal)	C_B	103 μ F
Capacitor de Saída	C_O	10 μ F
MOSFET	S	FQA8N100C
Diodos	D_{1-7}	UF 5408
Indutor do Filtro	L_f	1,8 mH
Capacitor do Filtro	C_f	220 nF

III. TÉCNICA DE CONTROLE PROPOSTA

Normalmente os sistemas de controle em *drivers* para LEDs são dedicados a assegurar apenas o valor médio da corrente de alimentação desses semicondutores. Este trabalho propõe utilizar a malha de controle para controlar também a ondulação em baixa frequência dessa corrente. E, assim, tornar possível a redução do capacitor de barramento sem que a ondulação da corrente nos LEDs aumente. Para alcançar tal objetivo, a lei de controle deve rastrear uma referência de corrente similar à apresentada na Figura 3, e descrita por:

$$Ref(t) = I_o + \Delta i_{OLF} \sin(4\pi f_R t + \phi) \quad (16)$$

onde I_o é o valor médio e Δi_{OLF} é a ondulação da corrente nos LEDs em 120 Hz. O ângulo ϕ é a defasagem entre a tensão da rede e a referência.

A malha de controle é apresentada na Figura 4.

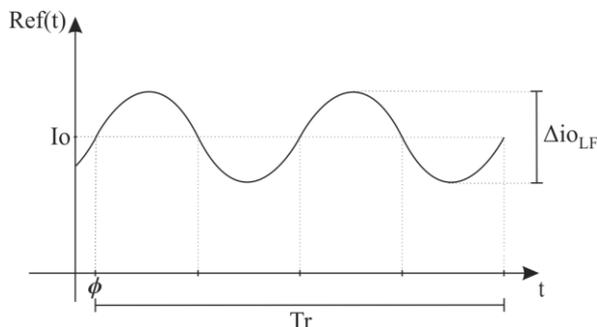


Fig. 3. Referência de corrente dos LEDs.

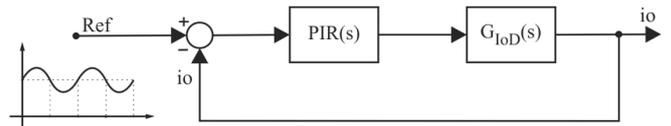


Fig. 4. Malha de controle com referência utilizada.

Dessa forma o valor da capacitância de barramento pode ser reduzido, sem que a ondulação da corrente de saída aumente, uma vez que esta está sendo controlada.

Para alcançar este objetivo é proposta a utilização de um controlador do tipo Proporcional Integral Ressonante (PIR). Este controlador possui ganho infinito nas frequências de interesse, isto é, 0 Hz (valor médio) e 120 Hz (ondulação de baixa frequência).

O estágio que controla a potência fornecida à carga é o estágio PC do *driver*. Assim, o controle PIR deve ser projetado para controlar este estágio. A planta que descreve as variações na corrente dos LEDs por variações na razão cíclica tem função de transferência dada por:

$$G_{IoD}(s) = \frac{V_B^2 D}{V_o L_{PC} f_s R_{LEDS}} \cdot \frac{1}{C_O s + \left(\frac{1}{R_{LEDS}} + \frac{V_B^2 D^2}{2 V_o^2 L_{PC} f_s} \right)} \quad (17)$$

O gráfico de Bode em malha aberta é apresentado na Figura 5. Este gráfico apresenta o comportamento do sistema sem e com o compensador PIR, dado por:

$$PIR(s) = \frac{0,458s^3 + 864s^2 + 5,429E5s + 1,137E8}{s^3 + 5,685E5s} \quad (18)$$

O polo real é alocado em 0 Hz (parcela integral). Os polos complexos conjugados são alocados em 120 Hz (parcela ressonante), com amortecimento nulo. Os zeros foram alocados de tal forma se obter maior margem de ganho possível com margem de fase mínima de 60°. Na Figura 5 é possível observar o ganho infinito em 0 Hz e em 120 Hz. Essa característica implica em erro desprezível em regime para o valor médio e para a ondulação em 120 Hz da corrente nos LEDs. As margens de fase e de ganho ficaram em 60,1° e 11,2 dB, respectivamente.

A aplicação deste compensador implica que, idealmente, a ondulação na corrente dos LEDs permanecerá igual à referência independentemente do valor do capacitor de barramento.

No entanto, esta redução implica na distorção da corrente de entrada do *driver*. Isto acontece porque a topologia analisada possui estágios de potência integrados, isto é, ambos os estágios estão sujeitos à mesma razão cíclica. A corrente de entrada é função do valor da razão cíclica, como descrito a seguir:

$$I_{in}(t) = \frac{V_{in}(t)}{R_{PFC}(t)} \quad (19)$$

$$R_{PFC}(t) = \frac{2 L_{PFC} f_s}{(d(t))^2} \quad (20)$$

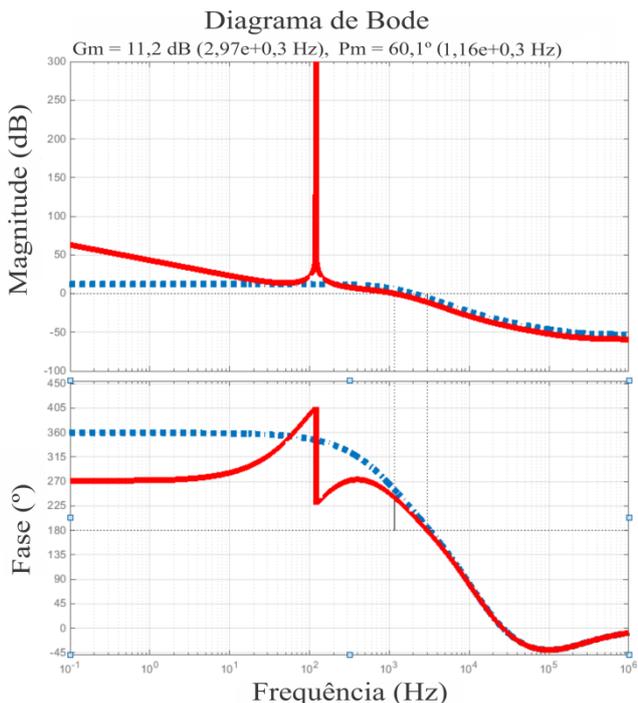


Fig. 5. Gráfico de Bode da planta não compensada (pontos) e compensada (sólida).

Assim, a redução do valor do capacitor de barramento é limitada pela distorção da corrente de entrada do *driver*. Para encontrar a relação entre tal distorção e a redução de C_B , deve ser encontrada a equação que descreve a corrente de entrada do *driver* em malha fechada, como é apresentado na próxima Seção.

Análises prévias mostram que esta técnica de controle é aplicável em qualquer sistema operando em modo de condução descontínua. No entanto não foram avaliadas as implicações da operação em CCM no desempenho do controlador.

IV. EQUAÇÃO DA CORRENTE DE ENTRADA

Para encontrar a influência do controle em malha fechada e a redução do capacitor de barramento na distorção da corrente de entrada é proposta a representação mostrada na Figura 6.

A Figura 6 representa o acréscimo da ondulação de baixa frequência na corrente nos LEDs como consequência da ondulação da tensão de barramento, que por sua vez tem origem na tensão da rede retificada (\hat{v}_i).

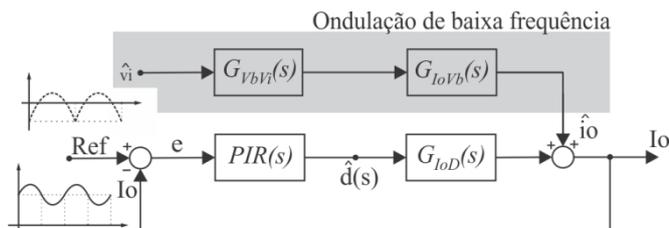


Fig. 6. Diagrama de blocos proposto.

As funções de transferência (FT) apresentadas na Figura 6 relacionam as perturbações, isto é, as componentes CA dos sinais considerados, como seguem:

- $G_{vbvi}(s)$: Esta FT relaciona a ondulação da tensão de barramento com a tensão de entrada retificada ($V_{ret}(t)$) do *driver*, dadas respectivamente por:

$$G_{vbvi}(s) = \frac{\frac{V_{ret_{AVG}} D^2}{V_B L_{PFC} f_s}}{C_B s + \left(\frac{D^2 T_S}{2 L_{PC}} + \frac{V_{ret_{AVG}}^2 D^2 T_S}{V_B^2 2 L_{PFC}} \right)} \quad (21)$$

$$V_{ret}(t) = V_p |\sin(2\pi f_R t) - V_{ret_{AVG}}| \quad (22)$$

onde $V_{ret_{AVG}}$ é o valor médio da tensão de entrada retificada.

- $G_{iovb}(s)$: Esta FT relaciona a ondulação de baixa frequência da corrente nos LEDs com a ondulação da tensão de barramento, e é dada por:

$$G_{iovb}(s) = \frac{\frac{V_B D^2}{V_o L_{PC} f_s} \frac{1}{R_{LEDs}}}{C_O s + \left(\frac{1}{R_{LEDs}} + \frac{V_B^2 D^2 T_S}{V_o^2 2 L_{PC}} \right)} \quad (23)$$

Do diagrama apresentado na Figura 6, é possível obter a equação no domínio da frequência que descreve o valor da razão cíclica do conversor integrado operando em malha fechada, considerando a ondulação da tensão de barramento, dada por:

$$d(s) = \frac{Ref(s) - \hat{V}_{ret}(s) G_{vbvi}(s) G_{iovb}(s)}{\frac{1}{PIR(s)} + G_{ioD}(s)} \quad (24)$$

Da transformada inversa de (24) resulta a equação da razão cíclica do conversor no domínio do tempo. Assim, é possível encontrar a equação que descreve a corrente de entrada do conversor integrado operando em malha fechada considerando a ondulação da tensão de barramento dada por:

$$i_{in}(t) = V_{in}(t) \frac{(d(t))^2}{2 L_{PFC} f_s} \quad (25)$$

Através da Transformada de Fourier de (25) é possível encontrar a equação que descreve a amplitude de cada uma das harmônicas da corrente de entrada, em função da capacitância de barramento.

Considerando os valores de projeto apresentados na Tabela I, a amplitude das harmônicas da corrente de entrada do conversor IDBB operando em malha fechada podem ser plotadas em função do valor de C_B e do ângulo ϕ . Estes gráficos são apresentados na Figura 7, Figura 8 e Figura 9.

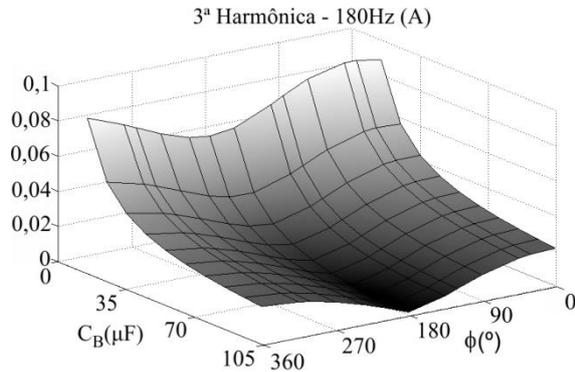


Fig. 7. Amplitude da 3ª harmônica de corrente de entrada em função do valor de C_B e ϕ .

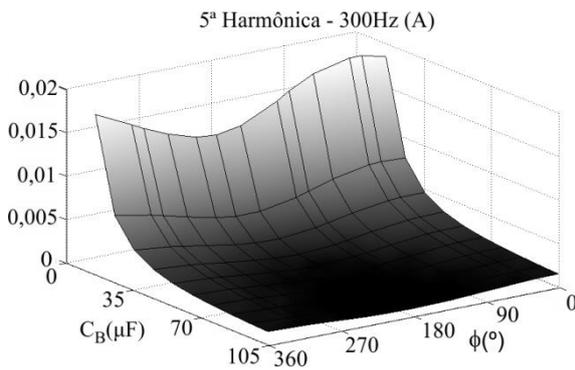


Fig. 8. Amplitude da 5ª harmônica de corrente de entrada em função do valor de C_B e ϕ .

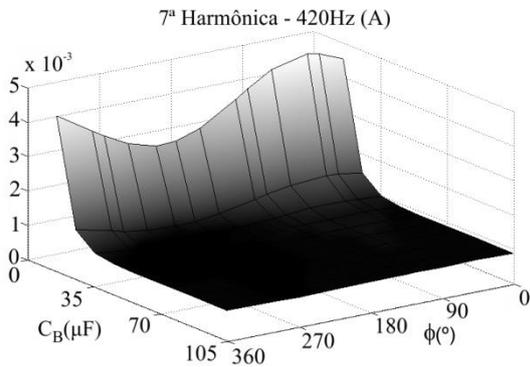


Fig. 9. Amplitude da 7ª harmônica de corrente de entrada em função do valor de C_B e ϕ .

As harmônicas de maior ordem foram omitidas devido à pequena amplitude dessas. É importante notar que estes gráficos foram obtidos através da solução numérica da Transformada de Fourier da corrente de entrada para o caso exemplo da Tabela I.

Os valores da distorção harmônica total (THD) e do fator de potência (PF) também podem ser plotados, como apresentado na Figura 10 e na Figura 11, respectivamente.

Como pode ser observado nos gráficos, a menor distorção da corrente de entrada acontece quando a defasagem angular entre a tensão de entrada e a referência da corrente de saída (ϕ) é 180° . O gráfico apresentado na Figura 12 mostra a amplitude das harmônicas da corrente de entrada (normalizadas pela valor da fundamental) em função do valor do capacitor de barramento, considerando $\phi = 180^\circ$. A Figura 12 ainda mostra os valores estabelecidos pela norma IEC 61000-3-2, para o dado caso.

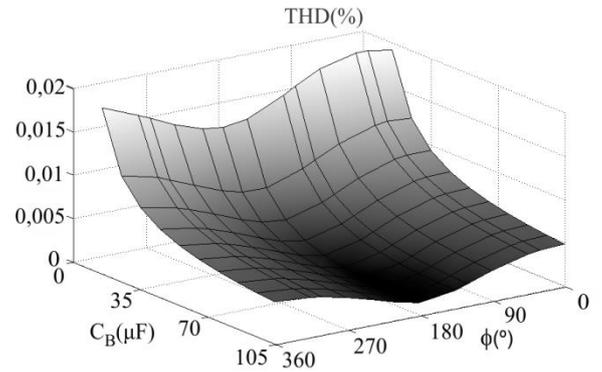


Fig. 10. Valor da THD da corrente de entrada em função de C_B e ϕ .

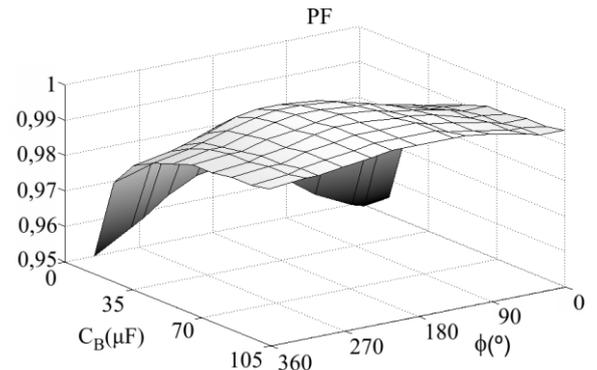


Fig. 11. Valor do fator de potência em função de C_B e ϕ .

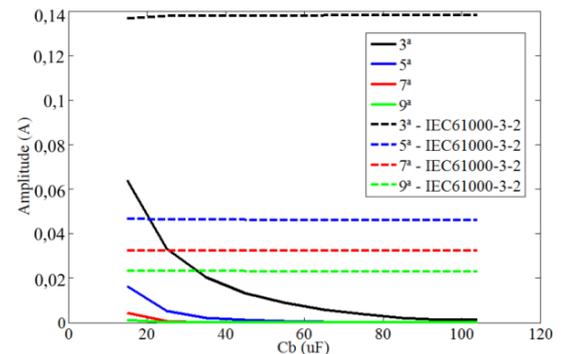


Fig. 12. Amplitude das harmônicas da corrente de entrada em função do capacitor de barramento.

Através da análise do gráfico da Figura 12, o menor valor para o capacitor de barramento pode ser definido, sem que a amplitude das harmônicas da corrente de entrada supere os limites estabelecidos pela IEC 61000-3-2, classe C.

Através da regressão exponencial das curvas apresentadas na Figura 12 é possível obter a equação que descreve a amplitude de cada uma das harmônicas da corrente de entrada, dadas respectivamente por:

$$Harm_3(C_B) = 0,053e^{-7,1E04.C_B} + 0,07e^{-4,4E04.C_B} \quad (26)$$

$$Harm_5(C_B) = 0,013e^{-9,5E04.C_B} + 0,002e^{-1,1E04.C_B} \quad (27)$$

$$Harm_7(C_B) = 0,001e^{-7,7E04.C_B} + 0,0003e^{-9,3E04.C_B}. \quad (28)$$

Da mesma forma, as equações que descrevem o valor da THD e do PF podem ser dadas respectivamente por:

$$THD(C_B) = 0,13e^{-8,0E04.C_B} + 0,16e^{-4,3E04.C_B} \quad (29)$$

$$PF(C_B) = 1,0e^{-3,61.C_B} - 0,04e^{-1,05E05.C_B}. \quad (30)$$

Ainda considerando o gráfico mostrado na Figura 12, pode ser observado que mesmo para valores de capacitância menores que 20 μF o conversor IDBB ainda está de acordo com os limites estabelecidos pela norma IEC 61000-3-2. No entanto, valores de capacitância inferiores a 20 μF implicam na operação do segundo estágio de potência em modo de condução contínua (CCM). Isso ocorre porque, ao reduzir o valor do capacitor de barramento, o valor de pico da tensão de barramento aumenta. Isto implica em um maior valor de pico na corrente do indutor L_{PC} . No entanto o tempo de descarga do indutor é limitado no complemento da razão cíclica. Esse limite implica na operação em CCM para valores reduzidos de C_B , isto é, maiores valores de pico da tensão de barramento. O valor mínimo do capacitor de barramento pode ser obtido em função do valor máximo da tensão de barramento que garante a operação do estágio PC em DCM. Para o conversor analisado, o valor mínimo do capacitor de barramento é de 19 μF , assim foi utilizado 20 μF .

V. RESULTADOS

Um conversor integrado duplo *Buck-Boost* foi projetado seguindo a metodologia de projeto proposta. Os parâmetros de projeto são apresentados na Tabela I e os principais resultados na Tabela II. A Figura 13 apresenta a topologia completa implementada, e na Figura 14 uma fotografia do mesmo.

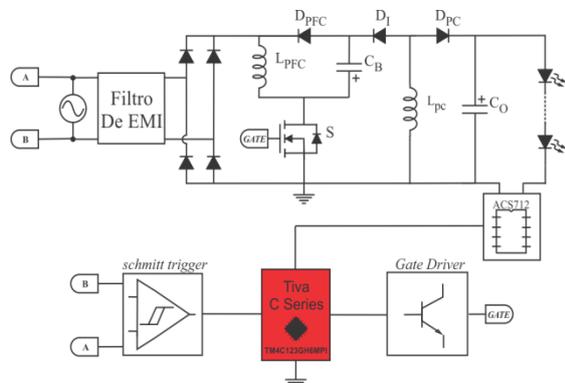


Fig. 13. Topologia implementada.

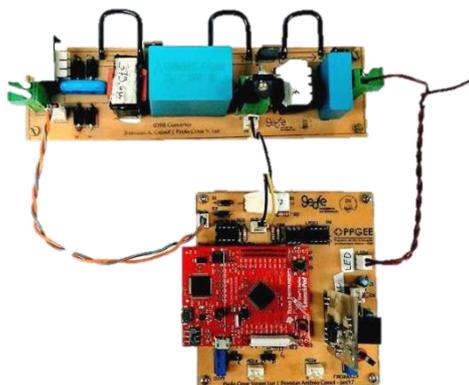


Fig. 14. Conversor implementado.

O controlador proporcional integral ressonante foi implementado de forma digital em um microcontrolador TM4C123GH6MPI, através da plataforma de testes *TIVA C series* da *Texas Instruments*. Este microcontrolador tem *clock* máximo de 80MHz, numa *CPU* de 32 bits e conversores AD de 12 bits. A frequência de amostragem utilizada foi de 40 kHz. Foi utilizado o sensor de corrente por efeito *hall* ACS712, da *Allegro MicroSystems*. Ainda foi utilizado um circuito comparador *Schmitt Trigger* para detectar o cruzamento por zero da tensão da rede, e assim definir o ângulo da referência de corrente para os LEDs.

A Figura 15 apresenta as formas de onda da tensão e corrente de entrada e saída do *driver* operando com valor nominal do capacitor de barramento (103 μF). Como pode ser observado que o conversor alcança os parâmetros de projeto, como valor médio da corrente de saída (700 mA).

Na Figura 16 são apresentadas as formas de onda da tensão e corrente de entrada e saída do *driver* operando em malha fechada com capacitor de barramento reduzido para 20 μF . Como pode ser observado, o valor médio da corrente de saída foi mantido igual ao valor de projeto (700 mA). Ainda pode se notar que a ondulação da corrente em baixa frequência foi mantida regulada pelo compensador proposto. O valor desta ondulação foi mantido em 56 mA (8% do valor médio), tanto com o capacitor nominal quanto para o capacitor reduzido. Cabe salientar que este valor está de acordo com a recomendação mais restritiva estabelecida por [8] e [9]. Assim, mesmo com uma redução de 80,5% no valor do capacitor de barramento, a ondulação da corrente de saída se manteve regulada, através da atuação da lei de controle.

A Figura 17 e a Figura 18 apresentam a tensão de barramento e a corrente nos LEDs para o *driver* operando com o capacitor nominal (103 μF) e com o capacitor reduzido (20 μF), respectivamente. Como pode ser observado, a ondulação da tensão de barramento sofreu um aumento de 12 V para 52 V, devido à redução do capacitor. Os valores previstos por (10) para estas condições são 10 V e 48 V, respectivamente. O valor médio da tensão de barramento ficou em 192 V e 190 V, para os respectivos ensaios. Estes valores ficaram próximos ao valor de projeto, 200 V.

Ainda na Figura 16 pode ser observado que a corrente de entrada sofre uma distorção com a redução do capacitor de barramento. Isto ocorre devido à atuação da lei de controle, como previsto em (25).

O conteúdo harmônico da corrente de entrada (normalizado pela amplitude da componente fundamental) pode ser observado na Figura 19, para o *driver* com o capacitor de barramento nominal (C_{BN}) e reduzido (C_{BR}). Este conteúdo harmônico é mostrado em comparação com os limites estabelecidos pela norma IEC 61000-3-2. O gráfico apresentado na Figura 19 ainda mostra os valores teóricos das harmônicas (C_{BR_T}), obtidos através da Transformada de Fourier de (25).

A Figura 19 ainda mostra as amplitudes das harmônicas da corrente de entrada aumentam com a redução do capacitor de barramento, em especial a 3ª e a 5ª harmônica. No entanto estes valores ainda são inferiores aos limites estabelecidos pela norma IEC 61000-3-2 classe C.

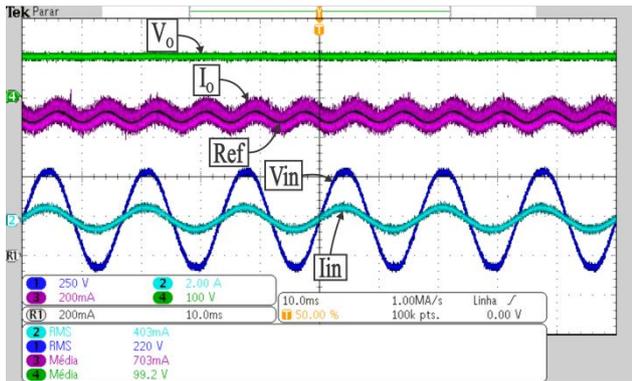


Fig. 15. Tensão de saída (Ch4 – 100 V/div), corrente nos LEDs (Ch3 – 200 mA/div), tensão de entrada (Ch1 – 250 V/div) e corrente de entrada (Ch2 – 2 A/div) – 10 ms/div. ($C_B = 103 \mu\text{F}$).

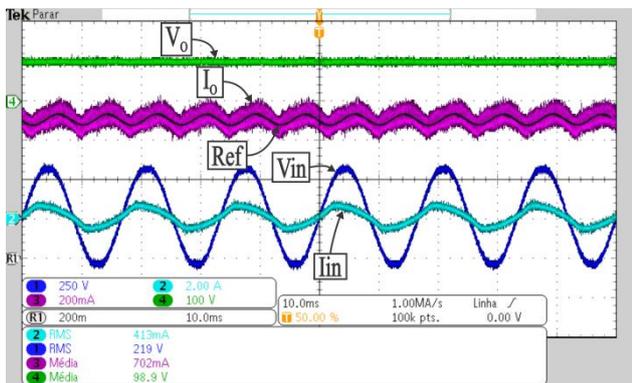


Fig. 16. Tensão de saída (Ch4 – 100 V/div), corrente nos LEDs (Ch3 – 200 mA/div), tensão de entrada (Ch1 – 250 V/div) e corrente de entrada (Ch2 – 2 A/div) – 10 ms/div. ($C_B = 20 \mu\text{F}$).

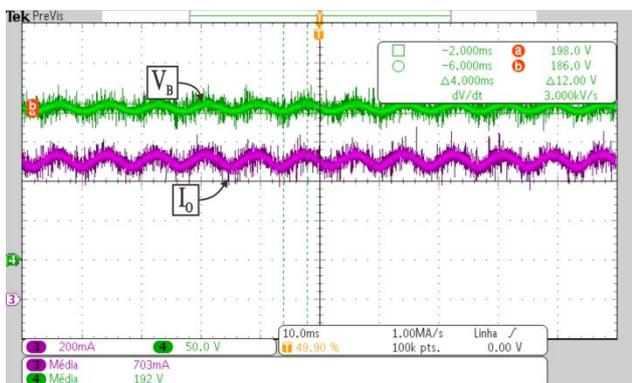


Fig. 17. Tensão de barramento (Ch4 – 50 V/div) e corrente nos LEDs (Ch3 – 200 mA/div) – 10 ms/div. ($C_B = 103 \mu\text{F}$).

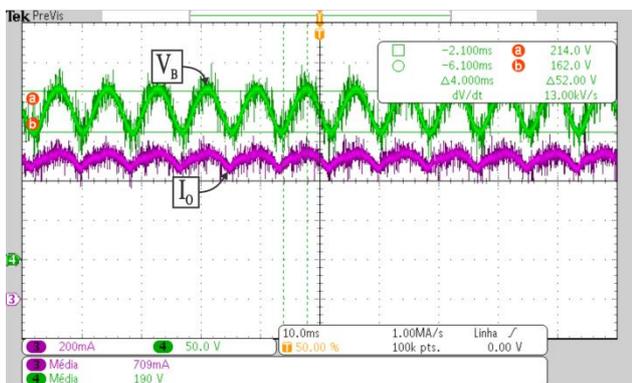


Fig. 18. Tensão de barramento (Ch4 – 50 V/div) e corrente nos LEDs (Ch3 – 200 mA/div) – 10 ms/div. ($C_B = 20 \mu\text{F}$).

Os valores de THD, fator de potência (PF) e eficaz da corrente de entrada são apresentados na Tabela III, para o conversor operando com valor nominal e valor reduzido do capacitor de barramento.

TABELA III
Resultados Experimentais e Teóricos

	$C_{BN} (103 \mu\text{F})$		$C_{BR} (20 \mu\text{F})$	
	Experimental	Teórico	Experimental	Teórico
THD	8,8 %	13 %	19 %	10 %
PF	0,996	1	0,987	0,99

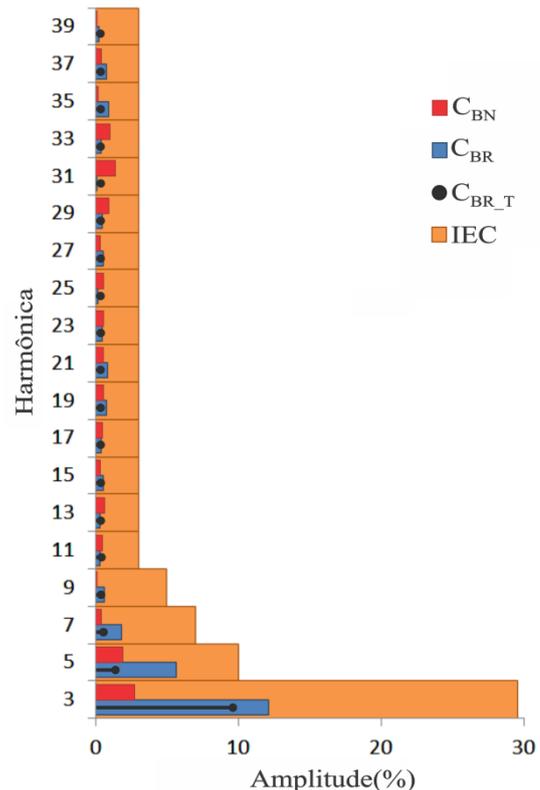


Fig. 19. Harmônicas da corrente de entrada em comparação com os limites estabelecidos pela IEC 61000-3-2 e a previsão teórica.

VI. CONCLUSÃO

Através da técnica de controle ressonante da ondulação da corrente nos LEDs foi possível reduzir o valor do capacitor de barramento em 80,5% (de $103 \mu\text{F}$ para $20 \mu\text{F}$) em uma topologia de estágios integrados. Esta redução foi feita mantendo-se a ondulação da corrente nos LEDs constante, igual a 56 mA.

Foi apresentado o modelo matemático que descreve a distorção da corrente de entrada do conversor IDBB, de forma a explorar os limites da redução proposta. Através deste modelo é possível ter uma estimativa do valor das harmônicas da corrente de entrada em função da redução do capacitor de barramento. E, assim, ter um parâmetro inicial para definir o valor mínimo de capacitância que pode ser utilizada no barramento do *driver*.

É proposta neste trabalho a definição do valor nominal do capacitor em função da ondulação da corrente de saída do conversor. Através da função da transferência do estágio de

controle de potência a ondulação da tensão de barramento pode ser definida a partir da ondulação da corrente no LEDs.

Diferente das soluções apresentadas em [10]-[14], esta proposta se vale de apenas uma malha de controle. Ainda não é realizada nenhuma alteração na estrutura de potência do conversor, como em [15] e [16]. A redução no capacitor de barramento é 1,7 vezes maior que a obtida por [17], que embora projetada para a tensão eficaz de entrada de 90-140 V, ainda é a que possui maior semelhança com o proposto neste trabalho.

A técnica de controle aplicada na redução do capacitor de barramento foi validada pelos resultados experimentais, com elevado fator de potência, baixa distorção harmônica e concordância com a norma IEC 61000-3-2.

AGRADECIMENTOS

Os autores agradecem à Universidade Federal de Santa Maria (UFSM) e à CAPES pelo apoio financeiro, técnico e científico neste trabalho.

REFERÊNCIAS

- [1] E. F. Schubert, *Light-emitting diodes*. Cambridge Univ. Press, Cambridge, 2006.
- [2] U.S. Dept. Energy, Office of Energy Efficiency & Renewable Energy, “Solid-state lighting – LED efficacy: What America stands to gain”. [Online]. Disponível em: https://www.energy.gov/sites/prod/files/2016/10/f33/efficacy-fs_oct2017.pdf.
- [3] J. M. Alonso, D. Gacio, A. J. Calleja, J. Ribas, E. L. Corominas, “A study on LED retrofit solutions for low-voltage halogen cycle lamps”, *IEEE Transactions on Industry Applications*, vol. 48, nº 5, pp. 1673-1682, Setembro/Outubro 2012.
- [4] U.S. Dept. Energy, Office of Energy Efficiency & Renewable Energy, “Lifetime and Reliability”. [Online]. Disponível em: https://www1.eere.energy.gov/buildings/publications/pdfs/ssl/life-reliability_fact-sheet.pdf
- [5] P. S. Almeida, D. Camponogara, M. Dalla Costa, H. Braga, J. M. Alonso, “Matching LED and driver Life Spans: A Review of Different Techniques”, *IEEE Industrial Electronics Magazine*, vol. 9, nº 2, pp. 36-47, Junho 2015.
- [6] Y. Zhou, X. Li, X. Ye, G. Zhai, “A remaining useful life prediction method based on condition monitoring for LED driver”, in *Proc. of PHM*, pp. 1-5, 2012.
- [7] *EN 61000-3-2:2006 +A1 +A2 Electromagnetic compatibility (EMC) — Part 3 – 2: Limits — Limits for harmonic current emissions (equipment input current ≤16 A per phase)*, IEC61000-3-2, 2006.
- [8] B. Lehman, A.J. Wilkins, “Designing to mitigate effects of flicker in LED lighting: reducing risks to health and safety”, *IEEE Power Electronics Magazine*, vol. 1, nº 3, pp. 18-26, Setembro 2014.
- [9] *IEEE Recommended practices for modulating current in high-brightness LEDs for mitigating health risks to viewers*. IEEE Std. 1798-2015, 2015.
- [10] D. G. Lamar, J. Sebastian, M. Arias, A. Fernandez, “On the limit of the output capacitor reduction in power-factor correctors by distorting the line input current”, *IEEE Transactions on Power Electronics*, vol. 27, nº 3, pp. 1168-1176, Março 2012.
- [11] L. Gu, X. Ruan, M. Xu, K. Yao, “Means of eliminating electrolytic capacitor in ac/dc power supplies for LED lightings”, *IEEE Transactions on Power Electronics*, vol. 24, nº 5, pp. 1399-1408, Março 2009.
- [12] A. Shagerdmootaab, M. Moallem, “Filter capacitor minimization in a flyback LED driver considering input current harmonics and light flicker characteristics”, *IEEE Transactions on Power Electronics*, vol. 30, nº 8, pp. 4467-4476, Agosto 2015.
- [13] D. Gacio, J. M. Alonso, A. J. Calleja, J. Garcia, M. Rico-Secades, “A universal-input single-stage high-power-factor power supply for HB-LEDs based on integrated buck-flyback converter”, *IEEE Transactions on Industrial Electronics*, vol. 58, nº 2, pp. 589-599, Fevereiro 2011.
- [14] T.-F. Wu, Y.-K. Chen, “A systematic and unified approach to modeling PWM DC/DC converters based on the graft scheme”, *IEEE Transactions on Industrial Electronics*, vol. 45, nº 1, pp. 88-89, Fevereiro 1998.
- [15] D. Camponogara, D. R. Vargas, M. A. Dalla Costa, J. M. Alonso, J. Garcia, T. Marchesan, “Capacitance reduction with an optimized converter connection applied to LED drivers”, *IEEE Transactions on Industrial Electronics*, vol. 62, nº 1, pp. 184-192, Janeiro 2015.
- [16] H. Valipour, G. Rezaadeh, M. Reza Zolghadri, “Flicker-free electrolytic capacitor-less universal input offline LED driver with PFC”, *IEEE Transactions on Power Electronics*, vol. 31, nº 9, pp. 6553-6561, Novembro 2016.
- [17] G. M. Soares, P. S. Almeida, J. M. Alonso, H. A. C. Braga, “Capacitance Minimization in Offline LED drivers using an active-ripple-compensation technique”, *IEEE Transactions on Power Electronics*, vol. 32, nº 4, pp. 3022-3033, Maio 2017.
- [18] L. Kirsten, M. A. D. Costa, P. C. V. Luz, R. N. do Prado, T. B. Marchesan, T. H. de Oliveira, “Integração de conversores PFC com a topologia Bi-flyback Inversora aplicado a Lâmpadas de Descarga em Alta Pressão”, *Eletrônica de Potência –SOBRAEP*, vol. 18, nº 1, pp. 864-872, Fevereiro 2013.
- [19] J. M. Alonso, J. Vina, D. G. Vaquero, G. Martinez, R. Osorio, “Analysis and design of the integrated double buck-boost converter as a high-power-factor driver for power-LED lamps”, *IEEE Transactions on Industrial Electronics*, vol. 59, nº 4, pp. 1689-1697, Abril 2012.
- [20] J. M. Alonso, D. Gacio, J. Garcia, M. R. Secades, M. A. Dalla Costa, “Analysis and design of the integrated double buck-boost converter operating in full DCM for LED lightning applications”. in *Proc. of IECON*, pp.2889-2894, 2011.
- [21] M. A. Dalla Costa, T. B. Marchesan, J. S. da Silverira, A. R. Seidel, R. N. do Prado, J. M. Alonso, “Integrated power topologies to supply HPS lamps: a comparative study”, *IEEE Transactions on Power Electronics*, vol. 25, nº 8, pp. 2124-2132, Agosto 2010.

DADOS BIOGRÁFICOS

Paulo Cesar Vargas Luz, nascido em 19/02/1988 em Carazinho (RS). Possui graduação (2012) e mestrado (2013) em Engenharia Elétrica pela Universidade Federal de Santa Maria (UFSM). Atualmente é doutorando em Engenharia Elétrica pela mesma universidade, atuando no grupo de pesquisa GEDRE. Durante o ano de 2014 atuou como Professor Substituto no Colégio Técnico Industrial de Santa Maria (CTISM). Atualmente é Professor Substituto no Departamento de Processamento de Energia Elétrica da UFSM. Suas áreas de interesse são: reatores eletrônicos, circuitos de alimentação de LEDs, correção do fator de potência e lâmpadas de descarga.

Jhonatan Antônio Cassol, nascido em Nova Palma, Rio Grande do Sul, Brasil em outubro de 1998. É graduando em Engenharia Elétrica pela Universidade Federal de Santa Maria (UFSM) desde 2016. Formado pelo Colégio Técnico Industrial de Santa Maria (CTISM/UFSM) como Técnico em Eletrotécnica (2015), integra atividades relacionadas à pesquisa desde 2014, quando ingressou na Equipe GaudérioBotz de Robótica, grupo de robótica móvel situado no CTISM. A partir de 2015 atuou como pesquisador do Grupo de Inteligência em Iluminação (GEDRE). Desde 2017, integra o Centro de Excelência em Energia e Sistemas de Potência (CEESP), atuando na área de Proteção do Sistema Elétrico de Potência, através de Relés Digitais. Tem como áreas de interesse Eletrônica de Potência, Sistemas de Iluminação Semicondutora, Fontes de Energias Renováveis, Robótica e Redes de Comunicação sem Fio.

Matheus Farcena Righi, nascido em Santa Maria em 1994. Formado em eletrotécnica pelo Colégio Técnico Industrial de Santa Maria (CTISM) em 2012. Graduando em Engenharia Elétrica pela UFSM desde 2014. Atualmente é membro do grupo GEDRE atuando como bolsista CNPq. Suas áreas de interesse são: Reatores eletrônicos, correção de fator de potência, sistemas de iluminação, comunicação por luz visível e energias renováveis.

Gabriel da Silva Vargas, nascido em São Sepé (RS) em 1996. É graduando em Ciência da Computação na Universidade Federal de Santa Maria (UFSM) desde 2014. É membro do grupo de pesquisas GEDRE - Inteligência em Iluminação, desde 2017, onde atua como bolsista CNPq. Suas áreas de interesse são: comunicação por luz visível,

sistemas de iluminação a LEDs, sistemas inteligentes de iluminação, internet das coisas.

Ricardo Nederson do Prado, nascido em Itapiranga-SC em 1961. Graduação em Engenharia Elétrica pela UFSM em 1984. Mestrado e Doutorado em Engenharia Elétrica pela Universidade Federal de Santa Catarina (UFSC) em 1987 e 1993, respectivamente. De 1987 a 1992 trabalhou como Professor Assistente na Universidade Federal de Minas Gerais (UFMG). Desde 1993 está com a Universidade Federal de Santa Maria, onde atualmente é Professor Titular junto ao Departamento de Processamento de Energia Elétrica. De 2005 a 2006 realizou estágio pós-doutoral junto ao Fraunhofer Institute, Alemanha. É autor de mais de 250 artigos técnicos publicados em congressos e revistas nacionais e internacionais. Seus tópicos de interesse incluem: conversores estáticos, lâmpadas de descarga de alta e baixa pressão, eficiência luminosa, reatores eletrônicos, LEDs como fontes de luz e correção do fator de potência. Dr. Prado é membro fundador da Sociedade Brasileira de Eletrônica de Potência, membro da Sociedade Brasileira de Automática e de várias sociedades da IEEE. Durante o período de 1998 a 2000 foi editor da revista Eletrônica de Potência da SOBRAEP. Participou na organização das Sessões Especiais nos Congressos Internacionais IECON 2012 (Montreal), IECON 2013 (Viena) e ISIE 2015 (Búzios). Editor da seção especial intitulada *Power Electronics Applications to Lighting Systems*, patrocinada pela Sociedade Brasileira de Eletrônica de Potência – SOBRAEP.

André Luís Kirsten, nascido em Santa Maria (RS) em 1986. Possui graduação (2009), mestrado (2011) e doutorado (2014) em Engenharia Elétrica pelo programa de pós-graduação em Engenharia Elétrica da Universidade Federal de Santa Maria (UFSM). De 2014 à 2016 foi Professor Adjunto e Coordenador do curso de Engenharia Elétrica da UFSM (Campus Cachoeira do Sul). Desde 2016 é Professor Adjunto do departamento de Engenharia Elétrica e Eletrônica da Universidade Federal de Santa Catarina (UFSC). Atua como pesquisador no Instituto de Eletrônica de Potência (INEP) e como colaborador nos grupos GEDRE e GSEC da UFSM. É docente permanente do Programa de Pós-Graduação em Engenharia Elétrica da UFSC. Tem experiência e interesses na área de Eletrônica de Potência, atuando principalmente nos seguintes temas: controle digital, sistemas de iluminação, projeto de conversores estáticos e transformadores de estado sólido.