



Received August 22, 2024; accepted December 17, 2024; Date of publication February 03, 2025.
The review of this paper was arranged by Associate Editor Allan F. Cupertino[✉] and Editor-in-Chief Heverton A. Pereira[✉].

Digital Object Identifier <http://doi.org/10.18618/REP.e202513>

Metodologia de Identificação de Falhas de Circuito Aberto para o Conversor CHB

Henrique F. de Souza¹, Felipe J. Zimann¹, Alessandro L. Batschauer^{1,*}

¹Universidade Estadual do Estado de Santa Catarina - UDESC, Departamento de Engenharia Elétrica, Núcleo de Processamento de Energia Elétrica - nPEE, Joinville – SC, Brasil.

e-mail: henri_fsouza@hotmail.com, felipe.zimann@udesc.br, alessandro.batschauer@udesc.br*
*Corresponding author

RESUMO Este artigo apresenta uma metodologia de identificação de falhas de circuito aberto aplicada ao conversor Cascata de Pontes Completa (*Cascaded H-Bridge* - CHB) que não depende da estratégia de modulação adotada. A técnica de identificação de falhas proposta neste artigo utiliza os sinais que são usualmente medidos para o controle deste conversor, tornando-o um método de fácil adaptação, podendo ser considerando de baixo custo de implementação. A identificação do evento de falha de circuito aberto de um dos interruptores é feita através da leitura do valor médio da tensão de saída. Este valor médio é tratado através de um filtro média móvel e, a partir dele, é possível determinar a condição de existência de falha do conversor. Com esta condição de falha ativa, são executados dois procedimentos principais, uma rotina de testes e uma estratégia de identificação e correção do módulo danificado. O método é validado experimentalmente utilizando um conversor CHB monofásico com quatro módulos, com modulação PD-PWM. O estudo se originou da análise de falhas em módulos pontes completa quando operando sobre modulações multiníveis, também apresentado nesse artigo.

PALAVRAS-CHAVE Cascata de Pontes Completa. Conversores Multiníveis. Falhas de circuito aberto. Filtro Média Móvel. Identificação de Falhas.

Open-Circuit Fault Identification Method for the CHB converter

ABSTRACT This paper presents an open-circuit fault detection methodology applied to the Cascaded H-Bridge Converter (CHB) that does not depend on the adopted modulation strategy. The fault identification technique proposed in this paper only uses signals commonly sensed for the control of this converter, making it an universal and low-cost method. For that, the method measures the d.c. output voltage signal after an open-circuit fault in one of the modules's switches. This average value is treated through a moving average filter and, from this, it is possible to determine the existence of a converter fault condition. With this active fault condition, two main procedures are executed, a test routine and an identification and correction strategy of the damaged module. The method is experimentally validated using a four-module single-phase CHB converter, operating with PD-PWM modulation. The study originated from the analysis of H-bridge modules faults when operating under multilevel modulations, also presented in this paper.

KEYWORDS Cascaded H-Bridge. Multilevel Converters. Open-circuit Fault. Moving Average Filter. Fault Identification.

I. INTRODUÇÃO

O consumo industrial e doméstico mais que duplicou o início do século XX até 1950 e atingiu valores dez vezes maiores na entrada do século XXI [1]. A prioridade tecnológica passou a ser a melhoria da eficiência da geração, transmissão e distribuição de energia elétrica. A interligação dos sistemas elétricos nacionais e a adoção de gerações alternativas de energia passou a ser essencial em diversos países que viam sua demanda energética aumentando cada vez mais.

A adoção de gerações distribuídas e o aumento da diversidade de cargas, em especial as eletrônicas, exige que as concessionárias de energia utilizem equipamentos específicos para fazer o controle e gerenciamento das múltiplas unidades geradoras e consumidoras. Estes equipamentos são

capazes de atuar em quesitos de qualidade de energia de diversas maneiras, a depender da necessidade da aplicação. O Compensador Estático Síncrono (*Static Synchronous Compensator* - STATCOM), por exemplo, atua na compensação ativa de reativos, se adaptando as oscilações de carga/geração [2]. Os filtros ativos, série e paralelo (*Shunt Power Active Filter* - SPAF, *Parallel Power Active Filter* - PPAF), são capazes de fazer a correção de harmônicos de tensão e corrente, respectivamente, gerados por cargas não-lineares [3]. O Filtro Ativo Universal (*Unified Power Quality Conditioner* - UPQC), formado pela junção dos filtros ativos série e paralelo, é capaz de compensar os componentes harmônicos de cargas não-lineares, adequar o fator de potência, equilibrar as tensões de um circuito trifásico através do processamento

de energia ativa e, simultaneamente, realizar compensações de componentes harmônicas oriundas da fonte de alimentação [4].

Em aplicações de média tensão, as topologias utilizadas por estes equipamentos devem suportar alto processamento de potência e grandes níveis de tensão e corrente. Pela limitação tecnológica das tensões de bloqueio dos semicondutores, a solução encontrada pela indústria é a de adoção dos conversores multiníveis nestas aplicações, em especial, os modelos ditos como conversores modulares [5], pela facilidade de produção, reposição e manutenção de seus módulos. Um destes conversores é o conversor Cascata de Pontes-Completa (*Cascaded H-Bridge - CHB*), formado pela associação de múltiplos módulos Pontes Completa, alimentados isoladamente.

Estes equipamentos de controle, gerenciamento e compensação da geração e transmissão de energia tornaram-se praticamente de uso essencial, já que o mau funcionamento ou até mesmo a parada total destes pode acabar por colapsando o sistema interligado de energia elétrica nacional. Isso faz com que a utilização do conversor eletrônico nestas aplicações deva apresentar estratégias de controle para mitigação ou eliminação dos efeitos de uma falha, de forma a propiciar funcionamento de forma ininterrupta.

Outra aplicação de média tensão a qual esta topologia é utilizada é no acionamento e controle de velocidade de motores de alta tensão. Estes motores quando utilizados em aplicações do setor petroquímico, naval, alimentícios e de geração de energia, também possui característica de serviço essencial. A parada destes motores pode representar uma situação perigosa para a atividade, como perda do produto não finalizado ou danificação completa do equipamento por impossibilidade de reacionamento, vide a alta inércia destes motores para partida com carga [6].

Inúmeras falhas podem ocorrer nos conversores de potência, sendo elas desencadeadas por um conjunto diverso de fatores, como falhas de capacitores [7], falhas em placas de circuito impressos [8] e semicondutores [9]. Os IGBTs e MOSFETS, muitas vezes em módulos, respondem por cerca de 21% das falhas dos conversores [10]. Diversas medidas podem ser tomadas para minimizar a incidência de falhas destes componentes. Ainda assim, é necessária uma estratégia de identificação/correção das falhas do conversor, já que uma falha dos componentes semicondutores é capaz de levar a uma falha catastrófica de todo sistema [10].

As falhas dos semicondutores são divididas, simplificada, em dois tipos: falhas de curto-circuito e falhas de circuito aberto. As falhas de curto-circuito possuem maior facilidade de identificação [11]. Como os módulos utilizados nos conversores previamente mencionados se tratam de células em ponte completa, sabe-se que a comutação dos interruptores do mesmo braço devem ter comandos complementares, para impedir a conexão direta dos terminais dos capacitores de barramento, sendo este um fator altamente destrutivo. Para impedir esta situação, a indústria de *gate-*

drivers adota a medição da tensão coletor-emissor (VCE), para interruptores do tipo IGBT, ou dreno-fonte, para interruptores do tipo MOSFET [12]. Esta medição possibilita uma limitação da queda de tensão máxima sobre o semicondutor, causada por uma grande circulação de corrente, característica de um curto-circuito. A partir desta medição, é possível desabilitar o comando do interruptor em questão e enviar um sinal para o controlador/modulador, afim de adequar o conversor para as novas condições de trabalho.

Já nas falhas de circuito-aberto o cenário para identificação se torna problemático e requer uma análise aprofundada das implicações de tal modo de falha. Nesta situação de falha, o interruptor não é capaz de circular corrente no sentido coletor-emissor. Para a situação inversa de circulação de corrente, entretanto, dois cenários podem ocorrer. Naturalmente este sentido de circulação de corrente se utiliza do diodo em antiparalelo do próprio semicondutor. Nos casos em que este diodo também é danificado pela falha do IGBT, há uma completa perda da circulação da corrente pelo braço. Isto reflete em uma falha grave, que exige uma parada completa do conversor e uma análise dos danos gerados, com possível substituição de múltiplos componentes/módulos.

Quando a corrente mantém sua característica de circulação no sentido emissor-coletor, através do diodo em antiparalelo, contudo, uma situação incomum aparece: o conversor continua operando com um dos níveis da tensão de saída faltante. Esta situação possibilita que a topologia consiga manter a carga ativa sob falha, já que não há um completo impedimento de circulação de corrente pelo módulo, apenas parcial. Este último cenário, onde a falha ocorre somente no IGBT, é o caso de maior interesse para identificação e ações de correção ou mitigação da falha principal. Define-se este como o tópico principal deste artigo.

Estratégias distintas são estudadas na literatura para fazer a identificação e localização da falha isolada do IGBT, com diodo funcional, tanto para o conversor CHB quanto para o Conversor Modular Multinível (*Modular Multilevel Converter - MMC*). Algumas técnicas mais consolidadas, se utilizam da Modulação com Vetores Espaciais (*Space-Vector Modulation - SVM*) como metodologia de análise. Em [13] os autores comparam o sinal instantâneo de tensão de saída com o valor esperado pelo vetor espacial do modulador para determinar uma condição de falha e, após algumas comutações, é possível identificar o semicondutor atuando em falha. O tempo de identificação desta técnica se mostra como um dos menores, levando em torno de 2-3 ms, considerando as frequências de comutação tradicionais. Resultados experimentais para esta técnica são apresentados em [14] e [15]. Os contrapontos do método são relacionados a modulação SVM, especificamente. Esta apresenta intrinsecamente diversos problemas de *spikes* durante mudanças de setor e a aparição de níveis indesejados impostos pelo tempo-morto do *gate-driver* [16], uma vez que os artigos apresentam uma análise puramente teórica ou simulada, com resultados experimentais sem proporção adequada as aplicações reais.

Uma opção simplificada de identificação de falhas é adotada em [17]–[19]. A técnica adiciona sensoreamento individual da tensão de saída de cada um dos módulos de uma estrutura multinível. Desta maneira a identificação da falha pode ser feita através de um cálculo da tensão média medida, que apresenta valor não-nulo sobre condições de operação sobre falha. O tempo de identificação da falha, para este método, também é extremamente atrativo, porém seu custo de implementação é muito elevado, já que há necessidade de instalação de um sensoriamento de tensão alternada isolado e de grande banda passante em cada um dos módulos do conversor. Uma técnica similar é apresentada em [20], porém exclusiva para conversores MMC. Nesta topologia há a necessidade de medição do valor médio de tensão do barramento dos módulos, para aplicação do balanço do valor médio de tensão. Minimizando os custos de utilização, o autor sugere a remoção do sensor c.c. do barramento, substituindo-o pela medição do valor da tensão de saída de cada módulo. Este sensor se torna então responsável por, simultaneamente, fazer o monitoramento e alimentar a estratégia de balanço da tensão dos capacitores, além de possibilitar a identificação de falhas dos módulos.

Também é possível utilizar-se desta medição do valor médio de tensão do barramento, presente nos conversores MMC, para identificação direta de uma condição de falha. Em [21]–[24] os autores apresentam técnicas que se utilizam de algoritmos, como redes neurais, para determinar o padrão de falha dos módulos e determinar quando esta situação ocorre, se baseando na medição do valor médio de tensão em adição a tensão e/ou corrente de saída dos braços. Com tempos de identificação próximos a 100 ms, a metodologia se mostra eficiente e de baixo custo de implementação, por não utilizar sensores adicionais. Apesar de atrativo, o método é limitado ao conversor MMC, já que conversores CHB raramente possuem sensores de medição do valor médio de tensão do barramento, vide a preferência da indústria pela utilização de retificadores passivos não controlados.

Percebe-se que todas as estratégias apresentadas possuem algum fator limitante. Na maioria dos casos, inclusive, os autores não conseguem comparar suas técnicas utilizando-se dos mesmos parâmetros e/ou topologias em que testaram suas próprias. Na topologia CHB, por exemplo, não é possível (comumente) utilizar-se do método de medição do barramento c.c., enquanto metodologias com modulação baseadas em PWM, não são capazes de utilizar a proposta que exige modulação SVM. Este trabalho propõe, uma técnica de identificação de falhas de circuito-aberto para o conversor CHB, capaz de utilizar as estratégias de modulação amplamente difundidas pela literatura e indústria, sem inclusão de sensores de medição adicionais aos já utilizados para controle do conversor.

Este artigo surgiu da análise inicial feita de módulos ponte-completa operando sobre falha. Sendo esta topologia utilizada na composição do conversor CHB, e em algumas aplicações também do conversor MMC, é preciso analisar as

etapas de operação sob falha de um semicondutor desta, operando com modulações multiníveis. Esta análise é essencial para compreender a operação em modo de falha e é pouco explorada na literatura, com uma abordagem incompleta em [25], que utiliza uma condição de cruzamento por zero da tensão (*Zero Voltage Switching - ZVS*) dos módulos como método de identificação.

II. MÓDULO PONTE COMPLETA EM FALHA

A Figura 1 apresenta as etapas de operação normais com e sem circulação de corrente pelo barramento capacitivo de um módulo ponte-completa. A sintetização do nível positivo de tensão na saída é feita nas etapas (1) e (3), enquanto o negativo é feito nas etapas (2) e (4), com alternância do sentido de circulação da corrente entre estas. As etapas (5) – (8) são responsáveis pela sintetização do nível nulo da tensão de saída.

Para exemplificação de uma situação de falha, supõe-se uma falha em circuito aberto do interruptor superior do braço esquerdo (S_2). Nesta circunstância, as etapas de operação (1) e (7) são as únicas afetadas, já que apenas nestas há circulação de corrente pelo semicondutor do interruptor em questão. Estas etapas são substituídas pelas novas etapas (9) e (10).

Nota-se que a etapa (9) é idêntica a etapa (6) e a etapa (10) é idêntica a etapa (4), previamente apresentadas, no que diz respeito a circulação da corrente pelo módulo. Apesar disto, estas novas etapas geradas pela situação de falha, não possuem o comando dos interruptores que representem a forma de onda de tensão de saída esperada pelo modulador.

Pelas formas de onda apresentadas na Figura 2 é possível compreender melhor este processo. No instante 1,5 T aplica-se uma falha do interruptor S_2 . Previamente a aplicação da falha, ocorre a alternância entre todas as etapas de operação regulares, com exceção das etapas (3) e (4), que apenas operam em situações em que a corrente está atrasada da tensão. Após a aplicação da falha, ocorre a substituição das etapas mencionadas.

Através desta análise é possível determinar ao menos dois fatores que influenciam a forma de onda de tensão de saída pós-falha: o fator de deslocamento e a estratégia de modulação adotada. Este primeiro pode limitar ou completamente excluir alguma etapa de operação, já que o sentido da corrente pode forçar a condução dos diodos ao invés do IGBT danificado. Já a modulação multinível adotada pode implicar na não sintetização de algumas etapas de operação o que, dependendo do interruptor danificado, influencia a operação do conversor pós-falha. A modulação por largura de pulso com disposição das portadoras em fase (*Phase Disposition Pulse-Width Modulation - PD-PWM*) e a modulação com eliminação seletiva de harmônicos (*Selective Harmonic Elimination - SHE*) são exemplos destas modulações. Isto acontece porque não há alternância entre os pares de etapas (5)/(6) e (7)/(8) para geração dos níveis de tensão nulo através do modulador. Desta maneira sempre os mesmos

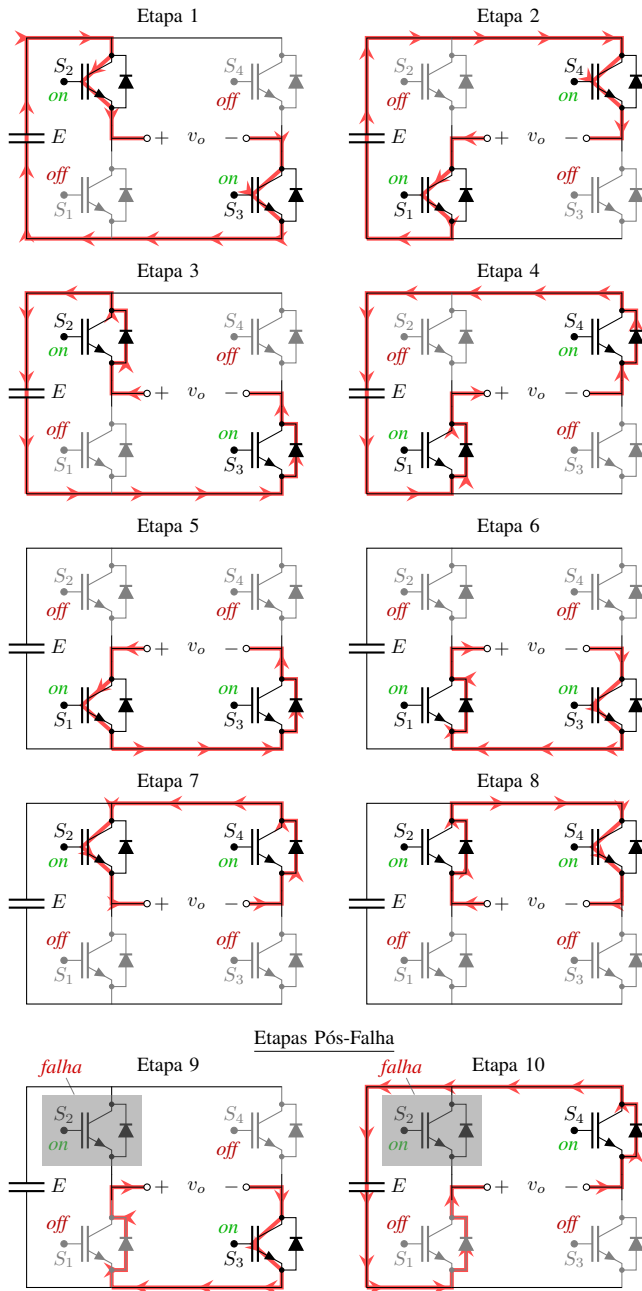


Figura 1. Etapas de operação da topologia ponte completa: tradicionais e pós-falha do interruptor S_2 .

interruptores, sejam os superiores ou inferiores do módulo, fazem a estratégia de roda-livre.

O reflexo desta situação pode ser visto na Figura 3. Nesta situação simulou-se uma topologia CHB monofásica operando com 9 níveis de tensão de saída, modulação PD-PWM, carga com corrente constante sob condições de operação ideal. Nesta configuração do modulador simulado, os interruptores que fazem a circulação da corrente pelo diodo de roda livre (S_1) são sempre os inferiores do módulo. Quando ocorre a falha de um interruptor superior, não há ocorrência das etapas (7) e (8), somente a alteração da etapa (1) para a etapa (9). Isso se reflete na ausência de tensão

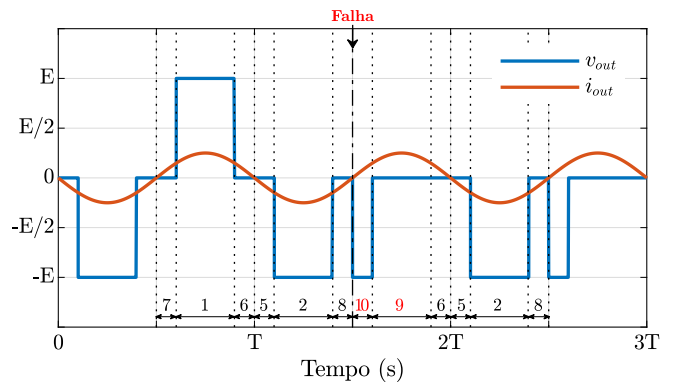


Figura 2. Formas de onda de tensão (Azul) e corrente (Vermelho) pré e pós-falha do interruptor S_2 .

positiva no semiciclo negativo da tensão de saída do módulo. Para a falha de um interruptor inferior, entretanto, a etapa (7) é substituída pela etapa (10) e uma parcela positiva aparece no semiciclo negativo da tensão de saída do módulo.

III. PADRÃO HARMÔNICO DE FALHAS

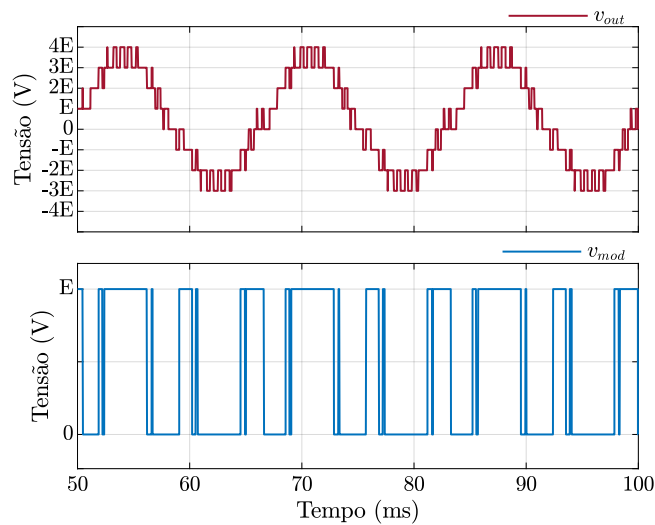
A análise de falhas do módulo ponte completa permite concluir que o conversor CHB sintetiza tensões diferentes durante uma condição de falha.

Desconsiderando o efeito do fator de deslocamento, por este depender da carga utilizada, optou-se por fazer uma análise das modulações multiníveis. Esta análise tem como objetivo determinar alguma singularidade harmônica de falhas em interruptores distintos, que pudesse apontar para o semicondutor danificado.

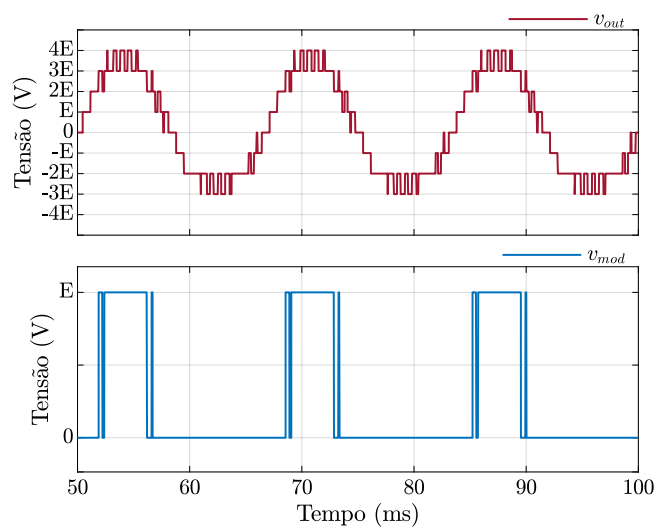
A análise feita por [13] mostra que a modulação SVM se mostra eficaz para identificação de falhas. Contudo esta não é uma modulação amplamente utilizada para os conversores desta natureza [26]. Desta maneira, é feita a análise do padrão harmônico pós-falha para as modulações mais comuns para esta topologia: PS-PWM (*Phase-Shift Modulation*), PD-PWM e SHE [26].

Como conversor utilizado para simulação e experimentação, opta-se pelo conversor CHB monofásico, com quatro módulos por fase, alimentado por retificadores passivos a diodo com filtro capacitivo, isolados via transformador. A tensão de barramento utilizada é de 85 V, para uma tensão eficaz de saída de 220 V em 60 Hz, operando com índice de modulação 0,9 e alimentando uma carga resistivo-indutiva (RL) de 100 VA, com fator de deslocamento de aproximadamente 0,95.

As três modulações são simuladas em condições similares. A modulação PS-PWM é simulada com frequência de comutação de 300 Hz. Para a modulação PD-PWM, a frequência de comutação é ajustada para 1500 Hz, valor escolhido para normalização do número de comutações por período e a distorção harmônica de tensão (*Total Harmonic Distortion - THD*) da tensão de saída. Para a modulação SHE, adotou-se o cancelamento da 5^a, 7^a e 11^a harmônica,



(a) Falha de um interruptor superior.



(b) Falha de um interruptor inferior.

Figura 3. Formas de onda da tensão de saída pós-falha de interruptor superior (a) e inferior (b) de um módulo com modulação PD-PWM.

segundo o padrão de cancelamento amplamente utilizado para conversores trifásicos. Aplicou-se a condição de falha de circuito aberto em todos os dezesseis interruptores do conversor. Os resultados de simulação destas modulações são apresentados na Figura 4.

Para a modulação PS-PWM, nota-se uma padronização de maior parte das harmônicas de tensão durante falhas, como apresentado na Figura 4(a). A diferença de amplitude é insuficiente para determinação do módulo/interruptor danificado, fator que diminui ainda mais com a utilização de mais módulos. Já nas modulações PD-PWM e SHE, os resultados obtidos são similares entre si e diferentes aos da PS-PWM, como apresentado na Figura 4(b) e (c). A distribuição das amplitudes das harmônicas para estas modulações é significativamente maior para este método.

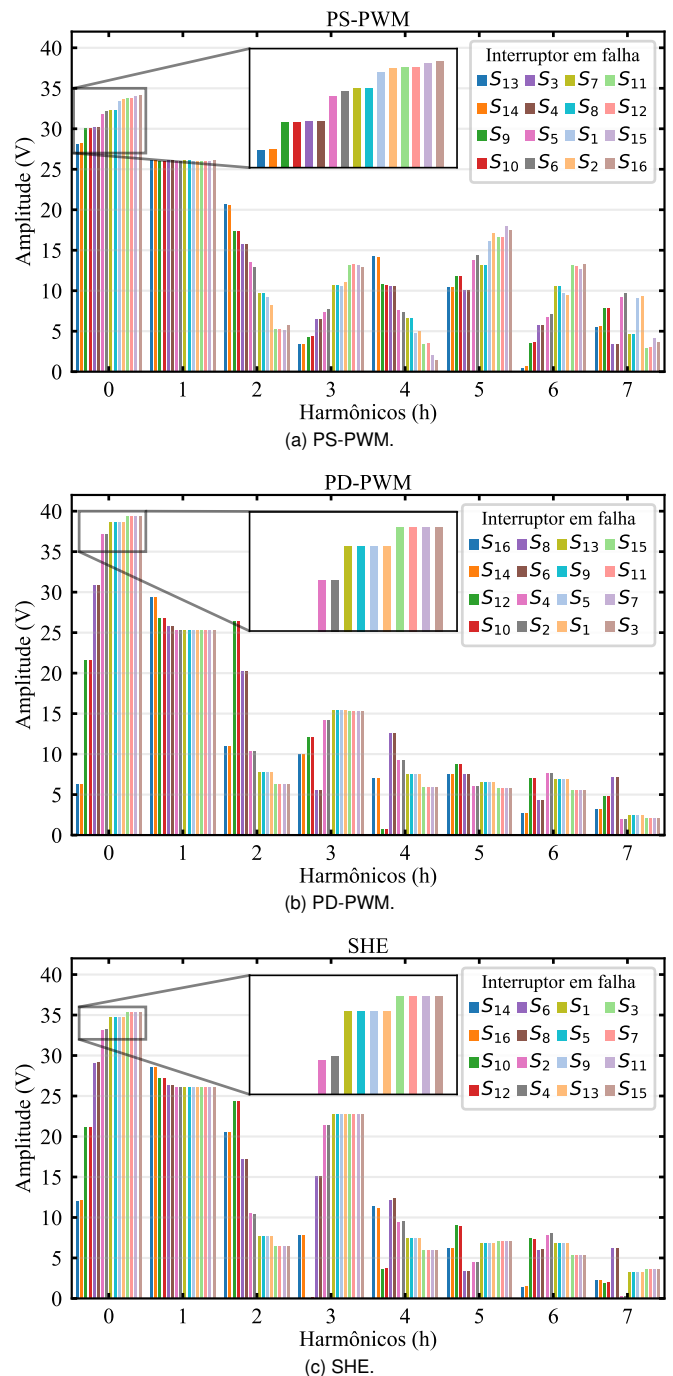


Figura 4. Análise harmônica da tensão de saída do conversor sobre falha individual de um interruptor de um módulo, utilizando as modulações (a) PS-PWM, (b) PD-PWM e (c) SHE.

Entretanto, esta é padronizada em metade dos interruptores. Como estas modulações não utilizam todas as etapas de operação do módulo, as falhas de interruptores superiores (ou inferiores, a depender do modulador) são normalizadas pela adição de uma parcela positiva de tensão no semiciclo negativo da tensão de saída, conforme visto na Figura 3, o que inviabiliza a determinação do módulo defeituoso através desta metodologia de análise do padrão harmônico.

Apesar disso, a conclusão desta análise é de que todas as estratégias de modulação simuladas apresentam componentes harmônicas indesejadas em uma amplitude consideravelmente alta, em especial o valor médio. Contudo, este valor médio de tensão de saída durante falha pode ser adotado como dado base para determinação de uma “condição de falha”. Isto é: sabe-se que o conversor está operando com um interruptor danificado, entretanto, não é possível apontar diretamente em qual dos módulos este interruptor está localizado. Para determinar o módulo danificado, então, uma estratégia indireta de identificação pode ser adotada, utilizando a “condição de falha” como parâmetro inicial do processo.

IV. IDENTIFICAÇÃO DO MÓDULO DANIFICADO

A. Filtro Média Móvel

Para cálculo do valor médio da tensão de saída em tempo real, pode ser feita a utilização de um Filtro Média Móvel (FMM), tal qual [18] utiliza para medição deste valor na tensão de saída individual dos módulos. Durante a operação normal o FMM para frequência de saída deve apresentar resultado nulo de nível médio, já que há o cancelamento da parcela negativa e positiva dos semiciclos da onda senoidal. Entretanto, a presença de uma falha, resulta em um valor médio na tensão de saída, independente do interruptor danificado e da modulação utilizada. A equação (1) apresenta o modelo discreto do FMM utilizado. A implementação discreta do filtro considera a utilização de um *buffer* circular de $L = f_s/f$ posições, onde f é a frequência de saída e f_s a frequência de comutação.

$$y[n] = \frac{1}{M_T} \sum_{k=0}^{M_P} x[n-k] \quad (1)$$

Onde $y[n]$ é o somatório da saída, M_T é o número total de amostras, k é a amostra atual e M_P é a última amostra.

Com esta estratégia o tempo de estabilização do nível médio de saída, pós-falha, é sempre fixado em um período da frequência de saída. Entretanto, não é necessário o conhecimento do valor médio para determinação da condição de falha. É possível utilizar a resposta instantânea do FMM como entrada de um comparador à um valor limiar. Quando o valor limiar é ultrapassado, a condição de falha é identificada. Este valor limiar pode ser ajustado de acordo com a precisão do sensoriamento de tensão de saída e, se corretamente projetado, é capaz de identificar a condição de falha em tempo quase instantâneo.

B. Estratégia de Correção

Uma rotina de testes dos módulos é iniciado após determinada a condição de falha do conversor, afim de determinar qual módulo esta efetivamente danificado. Como não é possível identificar de maneira direta através de algum sinal elétrico, já presente no conversor, qual módulo possui um interruptor em falha, é preciso fazer esta identificação de maneira indireta. Para tal, é proposta uma rotina de testes

sequenciais automatizados em conjunto com a estratégia de correção. Algumas estratégias são apontadas na literatura para correção da falha. Entre estas é possível citar:

- 1) Utilização de módulos redundantes [21]: utilizar dois módulos com a saída em paralelo possibilita que o conversor continue funcionando nas exatas condições originais após a identificação do módulo em falha. Esta solução não é atrativa para indústria, pois duplica o custo do conversor.
- 2) *Bypass* do módulo e limitação do índice de modulação [17]: praticamente todos os módulos utilizados nas aplicações em questão já possuem nos terminais de saída algum circuito de *bypass* que possibilite a retirada do mesmo do sistema. Uma estratégia de correção do problema é curto-circuitar os terminais de saída, promovendo uma desconexão do módulo danificado e limitar o índice de modulação para se adequar as novas condições de funcionamento;
- 3) Aumento da tensão do barramento c.c.: utilizando-se de uma retificação ativa, é possível adequar o nível de tensão do barramento c.c. para este compensar a falta de um dos módulos do braço. Com esta adequação, não há penalidade de limitação da amplitude da tensão de saída, em contrapartida, os interruptores estarão submetidos a um maior potencial de bloqueio e haverá um aumento da THD de tensão, devido ao menor número de níveis para sintetizar a tensão de saída, prejudicando os elementos de filtragem e a carga;
- 4) Compensação na tensão de linha [27]: em operações trifásicas, outra solução possível é a compensação na tensão de linha através de uma tensão de fase desbalanceada. É possível mudar a amplitude e a defasagem das tensões de fase para que a tensão diferencial de linha gerada compense a falta de um dos módulos na tensão de fase.

Como a experimentação deste trabalho propõe a utilização de um conversor CHB monofásico com alimentação passiva não-controlada, não é possível aplicar as técnicas correção citadas nos itens (3) e (4). Por limitação do protótipo e do microcontrolador utilizado nesta aplicação, optou-se então pela utilização da estratégia (2), ao invés da estratégia (1). A metodologia de *bypass* utilizada, então, é feita através de chaves bidirecionais com comando isolado na saída de cada módulo, que suportam a tensão de bloqueio do próprio interruptor do módulo.

C. Rotina de Testes

Com a condição de falha determinada e o método de correção definido é possível iniciar a rotina de testes para identificar corretamente o módulo defeituoso. A rotina de testes proposta se baseia no *bypass* temporário de cada um dos módulos em conjunto com a redução do índice de modulação.

Esta rotina inicia após a condição de falha ser estabelecida. Arbitrariamente inicia-se com o *bypass* do módulo 1 do conversor e passando para os módulos superiores até que o valor médio da tensão de saída retorne a zero. A Figura 5 apresenta um fluxograma simplificado do funcionamento desta estratégia. A leitura do valor médio inicia todo o processo. A partir desta é possível determinar a condição de falha. Caso esta não seja apontada, o processo é reiniciado.

Quando a condição de falha é determinada, a rotina de testes inicia com a limitação do índice de modulação. Para um conversor com N módulos, o índice de modulação é responsável por uma parcela de $1/N$ da máxima amplitude da tensão de saída. Para um índice de modulação unitário, há comutação de todos os módulos durante o período. Quando um dos módulos é danificado, entretanto, o maior índice de modulação possível (m_{max}) é definido através da equação (2). Sendo o índice de modulação maior que este valor, previamente a falha, a tendência natural é o novo índice de modulação ser reajustado para este valor, após a condição de falha ser acusada. Para a aplicação em questão, com quatro módulos, este valor é fixado em 0,75.

$$m_{max} = \frac{N - 1}{N} \quad (2)$$

A próxima etapa do processo é iniciar o processo de *bypass*. Optou-se por, arbitrariamente, começar pelo módulo 1, mais inferior, passando nas próximas interações, se necessário, para o módulo 2 e assim sucessivamente, sempre removendo o *bypass* do módulo anterior. Em seguida é feito o ajuste das portadoras. Esta etapa depende da estratégia de modulação a ser utilizada. Abaixo são apresentadas as adequações necessárias para cada modulação:

- SHE: é necessário que sejam previamente calculados os ângulos de comutação para o novo índice de modulação utilizando apenas $N - 1$ módulos. Estes novos ângulos são então enviados aos módulos ainda atuantes após a falha. Vale salientar que é necessário fazer os cálculos considerando uma harmônica a menos para ser cancelada/mitigada, já que o sistema passa a operar com um módulo a menos.
- PS-PWM: nesta estratégia é preciso reajustar a defasagem das portadoras para trabalhar com um módulo a menos. Em condições normais a defasagem entre as portadoras é definida pela equação (3). Pós-falha, a nova defasagem é definida pela equação (4). Estas portadoras também devem ser referenciadas aos módulos que continuam ativos.
- PD-PWM: neste caso não é necessário nenhum cálculo adicional ou reajuste de amplitude ou ângulo das portadoras. A diminuição do índice de modulação em paralelo ao reajuste da referência das portadoras, para estas estarem atreladas aos módulos ainda ativos, já soluciona o problema.

$$\phi_{old} = \frac{360^\circ}{N} \quad (3)$$

$$\phi_{new} = \frac{360^\circ}{N - 1} \quad (4)$$

Quando todas as etapas do processo de correção de falha são efetuadas é necessário aguardar a tensão de saída atingir o regime permanente. É esperado um período completo da tensão de saída, afim de possibilitar o FMM de determinar o novo valor médio apenas das amostras pós-falha, caso a falha seja sanada e este valor atinja zero.

Para um sistema de N módulos, a topologia possibilita a presença de $2N + 1$ níveis de saída na tensão de fase. Quando uma falha ocorre, esse valor se torna $2N$, gerando assimetria da forma de onda. Ao aplicar o *bypass* de um dos módulos, visa-se tornar o número de níveis $2N + 1$ novamente, mas com um módulo a menos. Caso o módulo danificado não seja o módulo que sofreu o *bypass*, o número de níveis continuará $2N$, ainda possuindo assimetria. Desta maneira o processo se torna cíclico, sendo na próxima interação, retirado o *bypass* do módulo anterior, aplicado o *bypass* no módulo seguinte e reajustadas as portadoras. Este processo se repete até que o módulo danificado seja encontrado e o valor de tensão média visto pelo FMM seja nulo.

V. RESULTADOS EXPERIMENTAIS

A validação da estratégia proposta neste trabalho utiliza-se de um protótipo nas condições e parâmetros previamente apresentados na seção III, validado anteriormente por [28]. O microcontrolador utilizado é o TMS320F28379D.

O padrão de cores das formas de onda apresentadas segue como: tensão de saída (V) - Azul; corrente de saída (A) - Ciano; valor da tensão de saída do FMM, que representa o valor médio da tensão de saída do conversor - Rosa; Módulo

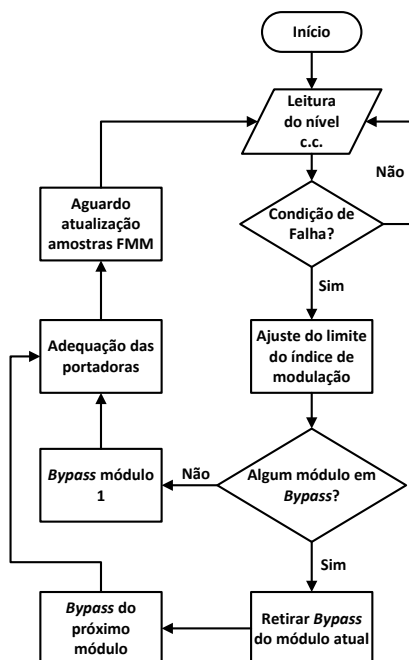


Figura 5. Fluxograma de funcionamento da rotina de testes do módulo danificado.

em *bypass* (digital), com 4 níveis, cada um representando qual módulo está em *bypass* - Verde.

É utilizada a modulação PD-PWM para experimentação em bancada. Esta modulação se mostra como a mais prática para aplicação da rotina de testes para identificação do módulo defeituoso, conforme explicado na seção III.

O primeiro resultado apresentado é o de funcionamento normal dos IGBTs e diodos, sem falha nos módulos de potência, conforme apresentado na Figura 6. O valor médio da tensão de saída já é de aproximadamente 8,5 V para as condições de experimentação. Este valor é gerado pelas não idealidades do sistema, como: tempo-morto analógico; atraso de comutação diferente entre os interruptores dos múltiplos módulos e imprecisões na medição utilizada. Este valor é considerado na rotina de testes, para que o mesmo fosse compensado no cálculo da determinação da condição de falha.

Como emulador de uma condição de falha, utiliza-se um interruptor mecânico que impõe tensão nula a entrada de sinal do CI modulador (FAN7380) de cada um dos interruptores dos módulos. Desta maneira o mesmo não é capaz de comutar, mas mantém a circulação de corrente do diodo em anti-paralelo.

Os resultados obtidos para o teste deste emulador e comprovação experimental da simulação previamente apresentada na seção II, são mostrados na Figura 7. Os mesmos resultados são replicados para todos os interruptores, corroborando com os valores médios e formas de onda obtidos via simulação.

A Figura 8 apresenta a técnica de identificação proposta em funcionamento. O tempo de identificação da condição de falha, conforme esperado, é praticamente instantâneo. Isto ocorre pois o valor limiar de nível médio imposto para acusação da condição de falha é atingido rapidamente pelo FMM. Com esta condição determinada inicia-se então o *bypass* do módulo 1. Na Figura 8 (a), nota-se que após um período da frequência fundamental, o método ainda não havia corrigido a falha e assim é alternado o módulo em *bypass* para o 2. Após mais um período da frequência de saída, o nível médio atinge um valor nulo, comprovando a inexistência de uma falha. Já na Figura 8 (b), logo após

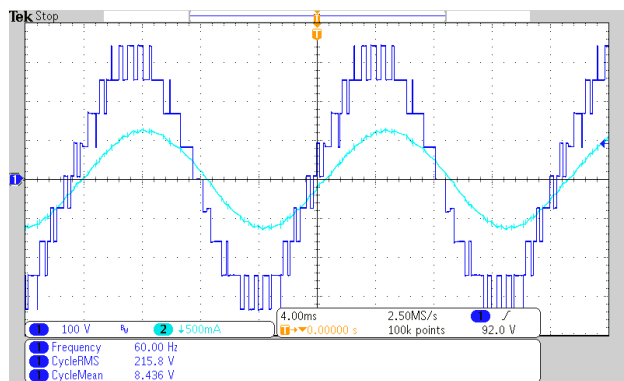


Figura 6. Tensão e corrente de saída para funcionamento normal do conversor.

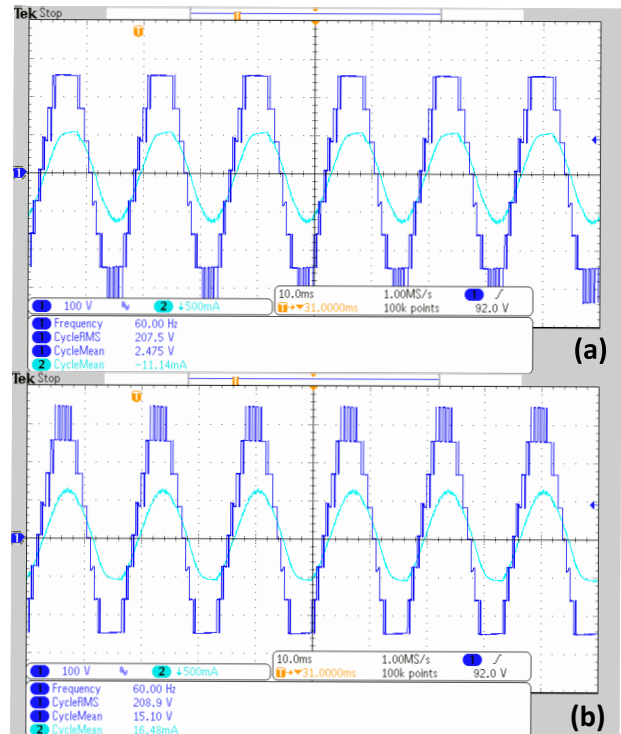


Figura 7. Tensão e corrente de saída para condição de falha de interruptores do módulo 2 (a) e do módulo 1 (b).

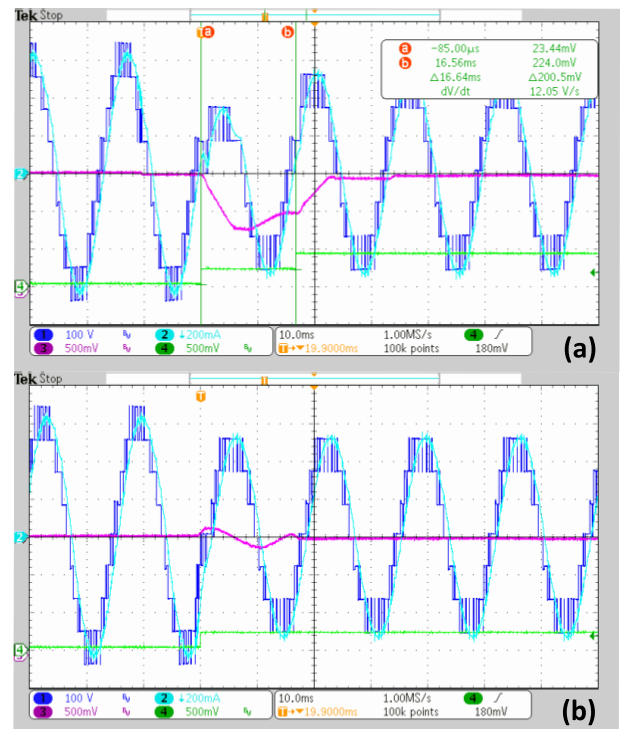


Figura 8. Tensão, corrente e nível c.c. de saída com identificação e correção de falha de interruptores do módulo 2 (a) e do módulo 1 (b).

o primeiro período da inserção do *bypass* do módulo 1, o controlador já identifica que o conversor está rodando sem falhas.

É possível verificar pelos resultados que o tempo total de identificação e correção das falhas difere para interruptores de módulos distintos. Isto é, para interruptores de módulos inferiores, o tempo de identificação é menor do que para os módulos superiores. Isto acontece pela rotina de teste iniciar o processo por estes módulos. É possível visualizar este tempo através do sinal digital de *bypass*, onde o nível 0 representa nenhum módulo em *bypass* e os níveis 1-4, representam o respectivo módulo.

A equação (5) apresenta o tempo médio de correção das falhas para um conversor de N módulos e frequência de saída f . Para o protótipo em questão, o tempo médio de correção é de aproximadamente 25 ms, sendo 0 ms para o módulo 1, 16,66 ms para o módulo 2, 33,33 ms para o módulo 3 e 50 ms para o módulo 4.

$$t_{cor.} = \frac{N - 1}{2 \cdot f} \quad (5)$$

VI. CONCLUSÕES

Esta artigo apresenta uma proposta de identificação de falhas de interruptores em circuito aberto para conversor CHB. O método proposto possui flexibilidade para utilização, principalmente em aplicações de setores essenciais, que necessitam de alta robustez e confiabilidade. A técnica de identificação e de correção de falhas de interruptores em circuito aberto foi verificada experimentalmente utilizando um conversor CHB monofásico com quatro módulos.

A proposta deste trabalho iniciou-se de uma análise de funcionamento de um módulo ponte-completa sobre falha de um semicondutor, operando com modulações multiníveis. Esta análise determinou que algumas destas modulações não utilizam todas etapas de operação sobre funcionamento normal, o que acaba dificultando a identificação do módulo/semicondutor danificado durante uma falha, já que as características de tensão pós-falha são drasticamente afetadas pela modulação. Desta maneira propôs-se a utilização de uma metodologia de identificação e correção de falhas que pudesse ser utilizada com qualquer modulação.

A metodologia utiliza o valor médio da medição do valor da tensão de saída do conversor para determinação de uma condição de falha existente, através de um FMM. Estabelecida a condição de falha, uma rotina de testes opera em conjunto com a estratégia de *bypass* para correção.

Esta metodologia apresenta grande vantagem quanto a sua flexibilidade e fácil implementação, com um tempo de identificação competitivo se comparado às demais estratégias. Para aplicações com número de módulos por braço igual ou inferior a 11, o tempo médio de identificação da falha é de aproximadamente 100 ms, sendo equivalente as demais técnicas. Uma das deficiências encontradas para esta técnica, entretanto, é a utilização para um número muito elevado de módulos, já que o tempo de correção aumentaria proporcionalmente.

AGRADECIMENTOS

Este trabalho foi parcialmente apoiado pela Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) sob processo PROAP/AUXPE DS 1928/2023, Proc. 88881.898694/2023-01 e pelo Conselho Nacional de Desenvolvimento Científico e Tecnológico, sob processo 303278/2023-4. Agradecimentos especiais a Universidade do Estado de Santa Catarina (UDESC) e a Fundação de Amparo a Inovação do Estado de Santa Catarina (FAPESC).

CONTRIBUIÇÕES DOS AUTORES

H. F. DE SOUZA: Conceitualização, Curadoria de dados, Análise de dados, Pesquisa, Metodologia, Desenvolvimento, implementação e teste de software, Validação de dados e experimentos, Design da apresentação de dados, Redação do manuscrito original, Redação - revisão e edição. **F. J. ZIMANN:** Conceitualização, Análise de dados, Pesquisa, Metodologia, Desenvolvimento, implementação e teste de software, Design da apresentação de dados, Redação - revisão e edição. **A. L. BATSCHAUER:** Conceitualização, Análise de dados, Recebimento de financiamento, Pesquisa, Metodologia, Administração do projeto, Disponibilização de ferramentas, Supervisão, Design da apresentação de dados, Redação do manuscrito original, Redação - revisão e edição.

PLÁGIO E SIMILARIDADE

O artigo foi submetido para verificação de similaridade no sistema Crossref Similarity Check (iThenticate).

Referências

- [1] IEA, "Electricity Information: Overview", , August 2021, unpublished.
- [2] Y. Ma, A. Huang, X. Zhou, "A review of STATCOM on the electric power system", in *2015 IEEE International Conference on Mechatronics and Automation (ICMA)*, pp. 162–167, August 2015, doi:10.1109/ICMA.2015.7237475.
- [3] D. Dehury, R. N. Mishra, R. Panda, "Power Quality Enhancement by Shunt Active Power Filter Employing Different Control Strategies: A Concise Review", in *2023 1st International Conference on Circuits, Power and Intelligent Systems (CCPIS)*, pp. 1–6, September 2023, doi:10.1109/CCPIS59145.2023.10291610.
- [4] S. M. Fagundes, M. Mezaroba, "Reactive power flow control of a Dual Unified Power Quality Conditioner", in *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, pp. 1156–1161, October 2016, doi:10.1109/IECON.2016.7793770.
- [5] J. Guo, X. Wang, Z. Bie, Y. Hou, "Reliability modeling and evaluation of VSC-HVDC transmission systems", in *2014 IEEE PES General Meeting Conference & Exposition*, pp. 1–5, July 2014, doi:10.1109/PESGM.2014.6939162.
- [6] WEG, *MVW01 - Inversor de frequência de média tensão*, WEG, January 2023.
- [7] S. Rahimpour, H. Tarzamni, N. V. Kurdkandi, O. Husev, D. Vinnikov, F. Tahami, "An Overview of Lifetime Management of Power Electronic Converters", *IEEE Access*, vol. 10, pp. 109688–109711, October 2022, doi:10.1109/ACCESS.2022.3214320.
- [8] H. Wang, M. Liserre, F. Blaabjerg, "Toward Reliable Power Electronics: Challenges, Design Tools, and Opportunities", *IEEE Ind Electron Mag*, vol. 7, no. 2, pp. 17–26, June 2013, doi:10.1109/MIE.2013.2252958.
- [9] S. Yang, A. Bryant, P. Mawby, D. Xiang, L. Ran, P. Tavner, "An Industry-Based Survey of Reliability in Power Electronic Converters", *IEEE Trans Ind Appl*, vol. 47, no. 3, pp. 1441–1451, March 2011, doi:10.1109/TIA.2011.2124436.

- [10] J. He, Q. Yang, Z. Wang, "On-line fault diagnosis and fault-tolerant operation of modular multilevel converters - A comprehensive review", *CES Transactions on Electrical Machines and Systems*, vol. 4, no. 4, pp. 360–372, December 2020, doi:10.30941/CESTEMS.2020.00043.
- [11] B. Lu, S. K. Sharma, "A Literature Review of IGBT Fault Diagnostic and Protection Methods for Power Inverters", *IEEE Trans Ind Appl*, vol. 45, no. 5, pp. 1770–1777, July 2009, doi:10.1109/TIA.2009.2027535.
- [12] Supplier, *Driver - DRM100D80A*, Supplier, July 2020.
- [13] G. Brando, A. Dannier, A. Del Pizzo, R. Rizzo, "Quick identification technique of fault conditions in cascaded H-Bridge multilevel converters", in *2007 International Aegean Conference on Electrical Machines and Power Electronics*, pp. 491–497, September 2007, doi:10.1109/ACEMP.2007.4510549.
- [14] E. Moradi, H. Iman-Eini, S. Sheikhaei, "A Simple Hardware-Based Fault-Tolerant Method for Cascaded H-Bridge Converters", *IEEE Trans Ind Electron*, vol. 69, no. 10, pp. 9711–9720, December 2022, doi:10.1109/TIE.2021.3130337.
- [15] N. Raj, A. Anand, J. G. S. George, "Experimental validation of a fault diagnostic method in SPWM and SVPWM CHB-MLIs", in *2021 IEEE 5th International Conference on Condition Assessment Techniques in Electrical Systems (CATCON)*, pp. 043–048, December 2021, doi:10.1109/CATCON52335.2021.9670525.
- [16] C. Attaianes, D. Capraro, G. Tomasso, "A low cost digital SVM modulator with dead time compensation", in *2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No.01CH37230)*, vol. 1, pp. 158–163 vol. 1, June 2001, doi:10.1109/PESC.2001.954012.
- [17] S. Mukherjee, M. A. Zagrodnik, P. Wang, "Fast fault detection of open power switch in cascaded H-bridge multilevel inverters", in *2016 IEEE Transportation Electrification Conference and Expo (ITEC)*, pp. 1–5, June 2016, doi:10.1109/ITEC.2016.7547193.
- [18] A. Anand, N. Raj, S. George, J. G., "Open switch fault detection in Cascaded H-Bridge Multilevel Inverter using normalised mean voltages", in *2016 IEEE 6th International Conference on Power Systems (ICPS)*, pp. 1–6, March 2016, doi:10.1109/ICPES.2016.7584128.
- [19] A. Anand, V. B. Akhil, N. Raj, G. Jagadanand, S. George, "An Open Switch Fault Detection Strategy using Mean Voltage Prediction for Cascaded H-Bridge Multilevel Inverters", in *2018 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)*, pp. 1–5, June 2018, doi:10.1109/PEDES.2018.8707768.
- [20] Z. Geng, M. Han, C. Xia, L. Kou, "A currentless multiple switch open-circuit faults diagnosis strategy for modular multilevel converter with nearest level modulation in HVDC system", *CSEE Journal of Power and Energy Systems*, pp. 1–11, May 2022, doi:10.17775/CSEEJPES.2021.01710.
- [21] A. Ghazanfari, Y. A.-R. I. Mohamed, "A Resilient Framework for Fault-Tolerant Operation of Modular Multilevel Converters", *IEEE Trans Ind Electron*, vol. 63, no. 5, pp. 2669–2678, January 2016, doi:10.1109/TIE.2016.2516968.
- [22] X. Qu, B. Duan, Q. Yin, M. Shen, Y. Yan, "Deep Convolution Neural Network Based Fault Detection and Identification for Modular Multilevel Converters", in *2018 IEEE Power & Energy Society General Meeting (PESGM)*, pp. 1–5, August 2018, doi:10.1109/PESGM.2018.8586661.
- [23] S. Yang, Y. Tang, P. Wang, "Seamless Fault-Tolerant Operation of a Modular Multilevel Converter With Switch Open-Circuit Fault Diagnosis in a Distributed Control Architecture", *IEEE Trans Power Electron*, vol. 33, no. 8, pp. 7058–7070, September 2018, doi:10.1109/TPEL.2017.2756849.
- [24] S. Kiranyaz, A. Gastli, L. Ben-Brahim, N. Al-Emadi, M. Gabbouj, "Real-Time Fault Detection and Identification for MMC Using 1-D Convolutional Neural Networks", *IEEE Trans Ind Electron*, vol. 66, no. 11, pp. 8760–8771, May 2019, doi:10.1109/TIE.2018.2833045.
- [25] J.-I. Kwak, D. H. Choi, J.-S. Lee, "Zero Voltage Vector Based Open Fault Detection Method for a Grid-Connected Single Phase CHMI with Phase-Shifted PWM", in *2022 IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 1–6, October 2022, doi:10.1109/ECCE50734.2022.9947477.
- [26] Y. Sinha, A. Nampally, "Modular multilevel converter modulation using fundamental switching selective harmonic elimination method", in *IEEE International Conference on Renewable Energy Research and Applications (ICRERA)*, pp. 736–741, November 2016, doi:10.1109/ICRERA.2016.7884431.
- [27] P. Lezana, J. Pou, T. A. Meynard, J. Rodriguez, S. Ceballos, F. Richardeau, "Survey on Fault Operation on Multilevel Inverters", *IEEE Trans Ind Electron*, vol. 57, no. 7, pp. 2207–2218, September 2010, doi:10.1109/TIE.2009.2032194.
- [28] R. Hock, *Conversor Cascata Interconectado para Compensação de Corrente em Redes de Distribuição*, Ph.D. thesis, Universidade do Estado de Santa Catarina, Centro de Ciências Tecnológicas, Programa de Pós-Graduação em Engenharia Elétrica, Joinville - SC, Março 2020.

DADOS BIOGRÁFICOS

Henrique Fernandes de Souza possui graduação (2017) e mestrado (2023) em Engenharia Elétrica pela Universidade do Estado de Santa Catarina. Atualmente cursa doutorado em Engenharia Elétrica também pela Universidade do Estado de Santa Catarina, com bolsa DS/CAPES. Atua desde 2018 como Engenheiro de Serviço pela empresa GoBR Solutions S.A., fazendo comissionamento e manutenção de fornos de indução industriais de grande porte. Atuou como Engenheiro de Mobilidade Elétrica no setor homônimo da WEG S.A no ano de 2018. Tem experiência na área de Engenharia Elétrica, com ênfase em Eletrônica de Potência, atuando principalmente nos temas: inversores multiníveis, falhas em conversores e acionamento de máquinas elétricas.

Felipe Joel Zimann possui graduação (2013), mestrado (2016) e doutorado (2020) em Engenharia Elétrica pela Universidade do Estado de Santa Catarina, Joinville, Brasil. Em 2016, foi Pesquisador Visitante na Universidade Federal de Pernambuco, Recife, Brasil. Entre os anos de 2021 e 2022 trabalhou como professor colaborador na Universidade Federal de Santa Catarina. Atualmente é professor na Universidade do Estado de Santa Catarina e no Centro Universitário – Católica SC. Tem experiência na área de Engenharia Elétrica, com ênfase em Eletrônica de Potência, com interesse de pesquisa em filtros ativos, controle digital e qualidade de energia. Felipe J. Zimann é membro efetivo da Sociedade Brasileira de Eletrônica de Potência (Sobraep).

Alessandro Luiz Batschauer possui graduação (1999), mestrado (2002) e doutorado (2011) em Engenharia Elétrica pela Universidade Federal de Santa Catarina. Atualmente é pesquisador CNPq com bolsa de produtividade DT2. Desde 2003 é professor efetivo da Universidade do Estado de Santa Catarina e integrante do Núcleo de Processamento de Energia Elétrica – nPEE. Em 2004 foi um dos sócios fundadores da Empresa SUPPLIER onde atua como Diretor. Na UDESC, foi Coordenador do Programa de Pós-Graduação em Engenharia Elétrica, participou do Conselho de Administração e do Conselho Universitário. Atua no Conselho Técnico e como Pesquisador Associado no Instituto Nacional de Ciência e Tecnologia em Geração Distribuída de Energia Elétrica (INCT-GD). Tem experiência na área de Engenharia Elétrica, com ênfase em Eletrônica de Potência e Controle de Conversores, atuando principalmente nos seguintes temas: CFP, comutação suave, filtros ativos e inversores multiníveis. Prof. Alessandro Batschauer atualmente é membro e revisor de artigos da Sociedade Brasileira de Eletrônica de Potência (Sobraep), da IEEE-PELS e IEEE-IES.